Ano 49 • Nº 472 • Ago 2013
Europa € 5,30
Brasil R$15,90

www.sabereletronica.com.br

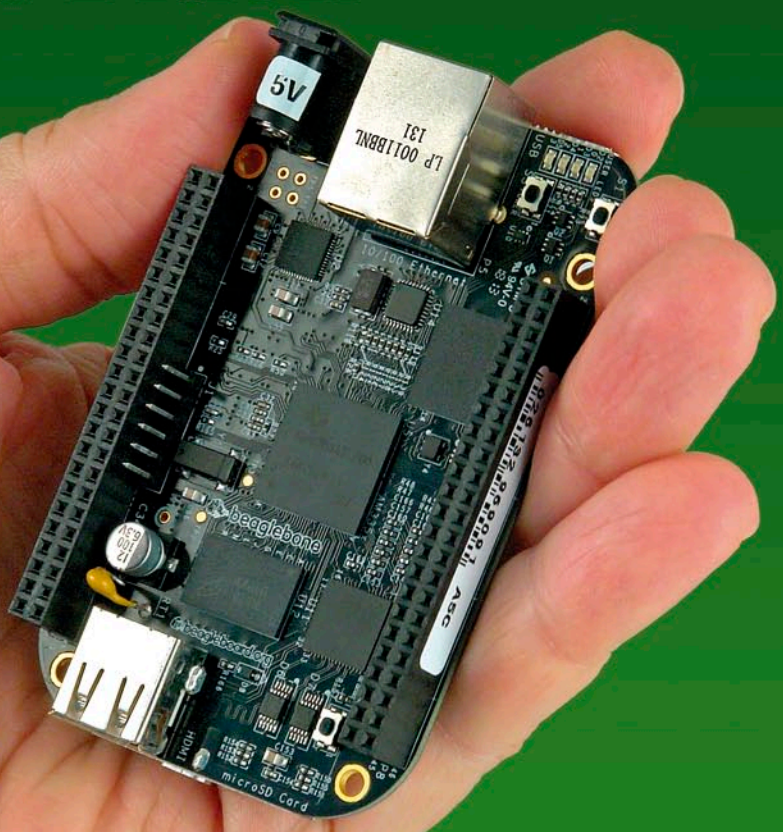
SABER ELETRÔNICA

http://twitter.com/editora_saber

Industrial

BeagleBone Black

Computador de 1 GHz, de arquitetura aberta, pronto para uso e de baixo custo



Plataforma modular NI PXI

Por que trocar seu instrumento tradicional?
Validação paramétrica DC de semicondutores

ISSN 0101-6717

Fonte de Alimentação com Regulador Micromodular, da Linear Technologies e Supercapacitor

Geração de Onda Senoidal com o Circuito Integrado DDS AD9835, da Analog Devices

Mais de 4 milhões de componentes eletrônicos oferecidos.
MOUSER ELECTRONICS
br.mouser.com

skype
Assistência em Português

GO br.mouser.com
Os mais novos produtos para os projetos mais inovadores®

Acesso instantâneo.

Mais de **4 milhões** de componentes eletrônicos oferecidos por mais de **500 fabricantes** líderes reconhecidos da indústria.



Mouser é sua fonte autorizada para os mais novos semicondutores e componentes eletrônicos para os seus projetos mais inovadores



Distribuimos semicondutores e componentes eletrônicos para Engenheiros de Desenvolvimento e Projetistas

MOUSER ELECTRONICS

Mouser e Mouser Electronics são marcas registradas da Mouser Electronics, Inc. Outros produtos, logotipos e nome de empresas mencionados aqui podem ser marcas de seus respectivos proprietários.

Editora Saber Ltda.
Diretor
Hélio Fittipaldi

ELETRÔNICA
www.sabereletronica.com.br
twitter.com/editora_saber

Editor e Diretor Responsável
Hélio Fittipaldi

Conselho Editorial
João A. Zuffo

Redação
Rafaela Turiani

Revisão Técnica
Eutíquio Lopez

Designers
Carlos C. Tartaglioni,
Diego M. Gomes

Publicidade
Caroline Ferreira,
Marileide de Oliveira

Colaboradores
Andy Radosevish,
Arlete Vieira da Silva,
Bill Messner,
Dawn Tilbury,
Eutíquio Lopez,
Guilherme Kenji Yamamoto,
Gustavo G. L. Peixinho,
Jason Kridner,
Mário Marcos de Brito Horta,
Renan Airosa Machado de Azevedo,
Tiago Almeida de Oliveira,
Vitor Amadeu Souza

PARA ANUNCIAR: (11) 2095-5339
publicidade@editorasaber.com.br

Capa
Arquivo Editora Saber

Impressão
EGB Gráfica e Editora

Distribuição
Brasil: DINAP
Portugal: Logista Portugal tel.: 121-9267 800

ASSINATURAS

www.sabereletronica.com.br
fone: (11) 2095-5335 / fax: (11) 2098-3366
atendimento das 8:30 às 17:30h

Edições anteriores (mediante disponibilidade de estoque), solicite pelo site ou pelo tel. 2095-5330, ao preço da última edição em banca.

Saber Eletrônica é uma publicação bimestral da Editora Saber Ltda, ISSN 0101-6717. Redação, administração, publicidade e correspondência: Rua Jacinto José de Araújo, 315, Tatuapé, CEP 03087-020, São Paulo, SP, tel/fax (11) 2095-5333.

Associada da:
anatec
www.anatec.org.br
Associação Nacional das Editoras de Publicações Técnicas, Dirigidas e Especializadas


Hélio Fittipaldi

A eletrônica embutida (*embedded electronic*), de que ultimamente muito se fala, nada mais é do que uma expressão nova para algo que sempre foi feito sem esta definição. O que nós acostumamos foi vê-la aplicada em máquinas, eletrodomésticos, automóveis, e tantas outras coisas. Ela ganhou tantos adeptos pelo mundo afora que temos até novos formatos de feiras organizadas sob a bandeira da "eletrônica embutida", ou, como dizem os portugueses e espanhóis: "embebida".

Aqui, temos a ESC Brazil 2013, que se realizará nos dias 27 e 28 de agosto de 2013, no Transamérica Expo Center, em São Paulo, e será o maior encontro da comunidade de desenvolvimento de projetos eletrônicos do Brasil. A comunidade de engenharia, os especialistas, os fabricantes, e os fornecedores desta área terão, além da feira, um programa de conferências com muita qualidade.

Entre as diversas atrações, a Texas Instruments trará o engenheiro Jason Kridner, gerente de arquitetura de software da empresa, que apresentará o novo BeagleBone Black: um poderoso computador de arquitetura aberta Linux, com o processador Sitara AM335x ARM Cortex-A8 de 1GHz.

Ele é muito rápido em relação às versões anteriores, e duas vezes e meia mais rápido em comparação ao concorrente mais próximo, sendo ideal para o desenvolvimento de impressoras por deposição de plástico para construir peças em 3D, submarino telerobótico, telas de toque LCD, aeronaves teleguiadas, automação residencial, sinalização digital inteligente, robots, e no chão de fábrica (nas máquinas).

Estamos desenvolvendo um projeto prático com o BeagleBone Black para a publicação em uma das próximas edições da revista Saber Eletrônica.

Se o leitor ainda não visitou nosso novo portal **www.sabereletronica.com.br**, irá admirar-se com o novo design e a rapidez de acesso. O mecanismo de busca ficou muito melhor e mais rápido. As imagens e fotos, agora, possuem zoom dando condição de ver até pequenos detalhes em alta resolução. Infelizmente, não conseguimos alterar todas as figuras e fotos no conteúdo mais antigo.

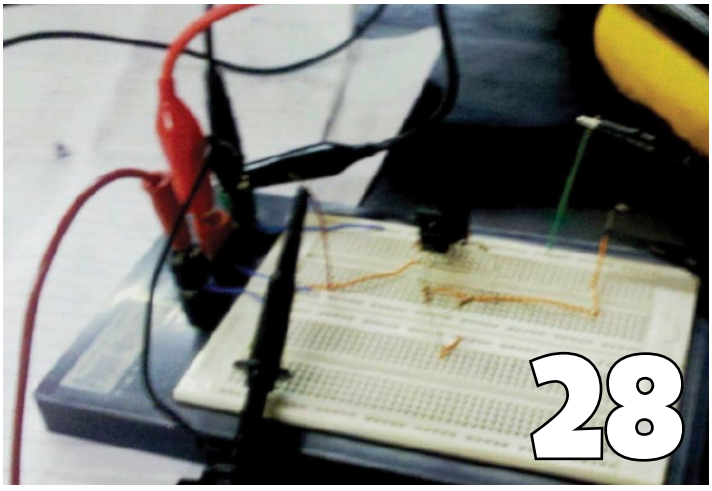
Submissões de Artigos
Artigos de nossos leitores, parceiros e especialistas do setor serão bem-vindos em nossa revista. Vamos analisar cada apresentação e determinar a sua aptidão para a publicação na Revista Saber Eletrônica. Iremos trabalhar com afinco em cada etapa do processo de submissão para assegurar um fluxo de trabalho flexível e a melhor apresentação dos artigos aceitos em versão impressa e online.

Atendimento ao Leitor: atendimento@sabereletronica.com.br

Os artigos assinados são de exclusiva responsabilidade de seus autores. É vedada a reprodução total ou parcial dos textos e ilustrações desta Revista, bem como a industrialização e/ou comercialização dos aparelhos ou ideias oriundas dos textos mencionados, sob pena de sanções legais. As consultas técnicas referentes aos artigos da Revista deverão ser feitas exclusivamente por cartas, ou e-mail (A/C do Departamento Técnico). São tomados todos os cuidados razoáveis na preparação do conteúdo desta Revista, mas não assumimos a responsabilidade legal por eventuais erros, principalmente nas montagens, pois tratam-se de projetos experimentais. Tampouco assumimos a responsabilidade por danos resultantes de imperícia do montador. Caso haja enganos em texto ou desenho, será publicada errata na primeira oportunidade. Preços e dados publicados em anúncios são por nós aceitos de boa fé, como corretos na data do fechamento da edição. Não assumimos a responsabilidade por alterações nos preços e na disponibilidade dos produtos ocorridas após o fechamento.

índice







Instrumentação

12 Por que Trocar seu Instrumento Tradicional para uma Plataforma Modular PXI?

18 Teste de Semicondutores: Validação Paramétrica DC de Semicondutores com NI PXI

Desenvolvimento

22 BeagleBone Black

28 Aplicando o MOSFET de Forma a Reduzir Indutâncias e Capacitâncias Parasitas em Dispositivos Eletrônicos – Parte Final

Componentes

35 Geração de Onda Senoidal com o DDS AD9835

40 Regulador Micromodular e Supercapacitor para Fonte de Alimentação Reserva

42 Como Projetar um Sistema de Controle: Método de Projeto Usando Espaço de Estados para Sistemas de Controle – Parte 5

03 Editorial

06 Acontece

06 ABB Fornece Equipamentos para Parque Eólico da Eletrosul

06 Texas Instruments traz Especialista em Soluções para Sistemas Embarcados para a ESC Brasil 2013

07 SmartCore traz ao Mercado a SARA-G3xx: Nova Família de Modems GSM/GPRS u-blox

08 Participe do "Kinetis L MCU Brazil Challenge" e Concorra a um Vaga para Assistir ao FTF 2014 em Dallas, Texas, Em Abril de 2014

08 Leef Technology Apresenta Bridge, o Pendrive para Smartphones e Tablets

09 Estudantes Podem Desenvolver Sistemas Sofisticados em um Semestre, com o NI myRIO

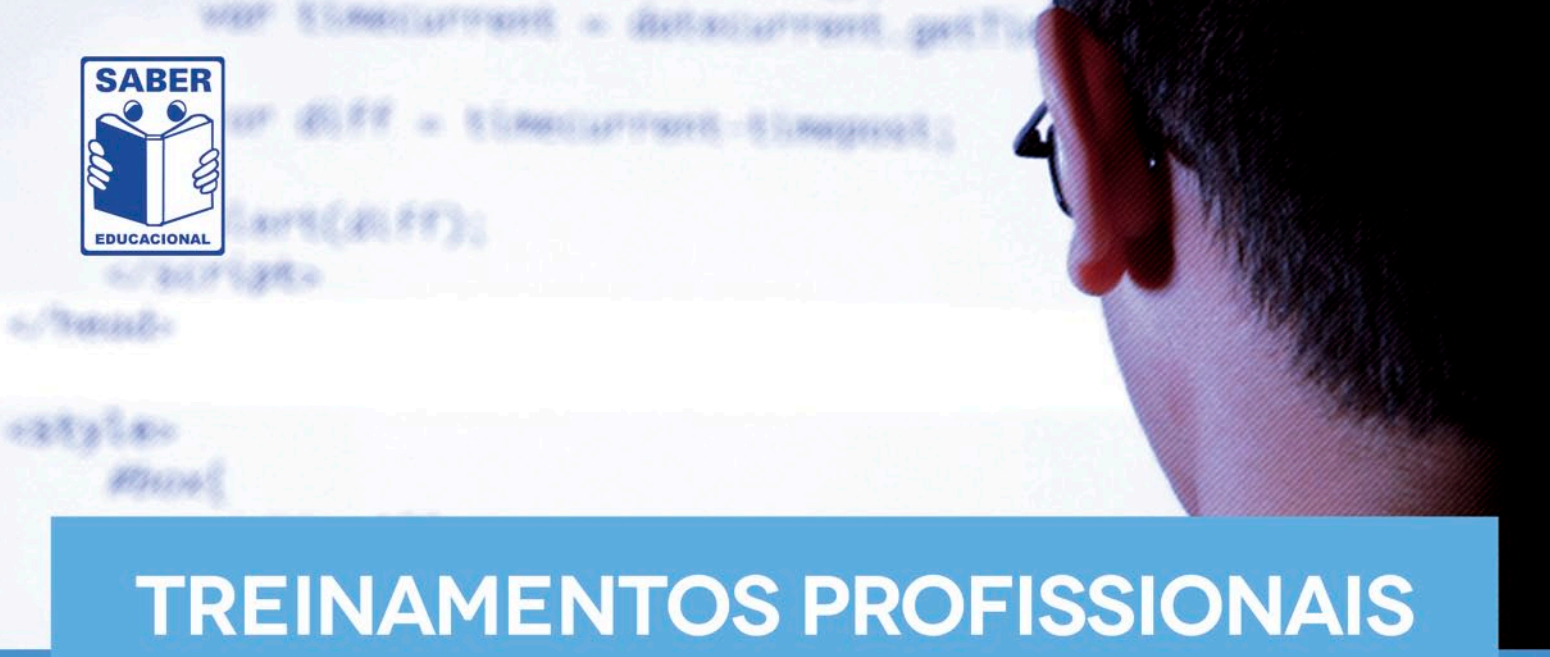
10 Relé de Monitoramento de Sequência e Falta de Fase, tipo 70,62, da Finder

10 Reguladores TinyBuck de Última Geração

11 Philips Lança Lâmpada LED para Uso Residencial com Custo Reduzido

Índice de anunciantes

Curso Saber 05
Circuit Design 07
Macnica 09
Tato 11
Mecatrônica Atual 15
Patola 15
Renesas 17
Texas Instruments 17
Telit 27
Mouser ..... 2ª Capa
ESC ..... 3° Capa
CIKA ..... 4° Capa



TREINAMENTOS PROFISSIONAIS

Agora a SABER está promovendo treinamentos técnicos, fazendo aquilo que mais sabe fazer que é ensinar. Nosso diferencial é saber muito antes, as novidades tecnológicas e preparar um bom material didático teórico, nunca esquecendo da prática (que é a nossa principal característica), para passar para você, leitor.

- **Treinamento Básico e Avançado de Programação de Microcontroladores em linguagem C**
- **Treinamento de Programação de Microcontroladores Atmel / Freescale / Holtek / Infineon / Renesas**
- **Treinamento Prático em SMD com Estações de Solda/Retrabalho**
- **Treinamento de Instrumentação e Controle Aplicados em Caldeiras à Óleo**

Aulas em três sedes:

SÃO PAULO - Rua Jacinto José de Araújo, 309 - Parque São Jorge - Tatuapé - Próximo à estação do Metrô Carrão

CARAPICUIBA - Av. Rui Barbosa, 540 – Piso 1 sala 40 Centro - Carapicuiba próximo à estação de trêm e também em frente de Tamboré e Alphaville.

SÃO BERNARDO DO CAMPO - SP -Rua Ângelo Dusi, 326 - Vila Dusi

CONSULTE A PROGRAMAÇÃO DE 2013

Ligue para: (11) 2095-5330 – Miriam das 10h às 16h.
Mais informações : (11) 2095-5333 - Mari das 10h às 16h.

ABB fornece equipamentos
para parque eólico da Eletrosul

A ABB, líder em tecnologias de energia e automação, fechou um contrato da ordem de R$ 4 milhões para o fornecimento de 38 filtros ativos, modelo PQFM, incluindo serviços de comissionamento e materiais para instalação, para os parques eólicos localizados em Sant'Ana do Livramento, no Estado do Rio Grande do Sul, que têm participação da Eletrosul. Os equipamentos devem ser instalados no segundo semestre deste ano.

Os filtros ativos serão instalados dentro das torres dos aerogeradores para realizar a correção de harmônicas, ou seja, frequências distorcidas da rede, que afetam o nível de tensão no ponto de conexão do parque eólico ao Sistema Interligado Nacional, controlado pelo ONS – Operador Nacional do Sistema. Eles têm a capacidade de monitorar a corrente de linha em tempo real, analisando a frequência distorcida e injetando uma corrente em frequência oposta com a finalidade de cancelar o efeito harmônico.

Essas distorções são causadas por cargas elétricas não lineares que podem afetar o desempenho de outros equipamentos, além de causar superaquecimento de cabos, motores e transformadores, danos a equipamentos sensíveis e envelhecimento precoce da instalação. O filtro é flexível, podendo se adaptar facilmente às mudanças da rede através de configurações do seu software. O diferencial está na capacidade de realizar filtragem de até 20 harmônicas simultâneas, interface versátil com o usuário e características de filtragem programáveis.



Segundo João Pimenta, Coordenador de Vendas para o Centro de Qualidade de Energia da ABB no Brasil, esse fornecimento foi muito significativo, pois se trata de uma solução inovadora. "Nosso objetivo é oferecer soluções eficientes que proporcionem melhor desempenho da rede, com mais segurança e alta confiabilidade", ressalta Pimenta.

Texas Instruments traz especialista em
Soluções para Sistemas Embarcados para a ESC Brazil 2013

A Texas Instruments Incorporated, empresa global líder na fabricação de semicondutores, traz à ESC Brazil (*Embedded System Conference*), de 27 a 28 de agosto de 2013, Jason Kridner, o criador da BeagleBone Black e especialista em Sistemas Embarcados da Texas Instruments, que ensinará como trabalhar com plataformas abertas de maneira mais eficaz.

Segundo Carobrezzi, Diretor Geral da TI para América do Sul, trazer Jason Kridner (membro sênior do Corpo Técnico da TI e criador da BeagleBone) é uma grande conquista e faz parte da estratégia de possibilitar ao nosso mercado embarcar aplicações que permitam o lançamento de produtos mais rapidamente.

Na edição de 2013, a TI apresentará seu portfólio completo de processadores embarcados que vai desde os novos microcontroladores MSP430 de baixo custo com maior capacidade de memória, dispositivos com LCD e conversores AD de alta resolução, ideais para aplicações de baixo custo, alta integração e performance; as ferramentas gráficas de desenvolvimento SMARTRF Studio e TouchPRO GUI, que possibilitam rápido desenvolvimento de bibliotecas de radiofrequência e *touch* para interfaces com o mundo real; a família TIVA de microcontroladores ARM Cortex M4 com a biblioteca de desenvolvimento TivaWARE, ampliando a conectividade e versatilidade de sua aplicação final; os MCUs da família C2000 Insta SPIN com bibliotecas integradas em ROM para controle vetorial de motor; a família dual core Hercules (para as áreas de medicina, transporte e industrial)... até a linha de MPUs Sitara Cortex A8 e seus respectivos *kits* de desenvolvimento, entre eles, a tão esperada BeagleBone Black, o sistema mais integrado e de mais baixo custo disponível no mercado, garantindo inclusive longevidade de produção que permite um rápido "time to market", propiciando agilidade na concepção do produto.

Além disso, a empresa apresentará soluções para as áreas médica e de energia vindas da National Semiconductors, que foi adquirida por ela.

SmartCore traz ao mercado a SARA-G3xx,
nova família de modems GSM/GPRS u-blox

Os novos módulos de comunicação celular u-blox 2G (LEON), 3G (LISA) e 4G LTE (TOBY) permitem criar um *layout* de PCB para que no momento da montagem você escolha qual tecnologia irá utilizar .

Apresentam tamanho reduzido, baixo consumo (< 0,90 mA *standby*) e temperatura automotiva (-40 °C a +85 °C). Com stack TCP/IP, HTTP, FTP, SMTP e outros, facilitam o desenvolvimento de seu projeto. Além da porta UART, possuem uma porta I2C para conexão ao GPS u-blox, permitindo que, através de uma única porta UART, seu microcontrolador controle o *modem* e o GPS.

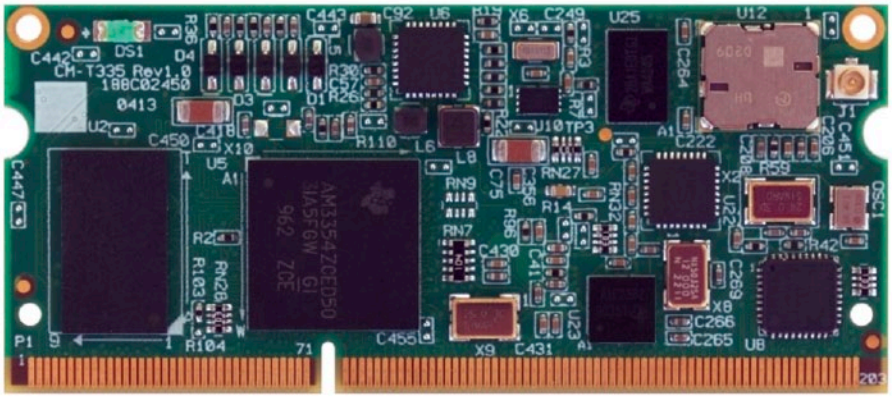
A nova antena multibanda da Taoglas, modelo PCS.07, apresenta montagem SMD, alta eficiência e baixo custo. Produtos que demandem aplicação de comunicação celular 2G e 3G podem se beneficiar deste produto que possui apenas 35 mm x 7 mm.

As novas placas CM-T335 Compulab são "mini-PC / Computer on Module" que ocupam 68x30 mm. Baseado no processador Cortex-A8AM335x, permitem uma grande gama de interfaces como UART, WiFi, Bluetooth, GPIO, SPI, CAN, I2C, audio, Gigabit Ethernet etc.

A nova família de GPS/GNSS u-blox 7 suporta constelações e apresenta baixo consumo (9 mW) e suporta constelações GPS, Glonass e outras. Além da porta UART possuem porta I2C para fácil integração aos módulos 2G/3G/4G LTE u-blox. O recurso *AssistNow Autonomous* faz a projeção da constelação, reduzindo o time to first fix do GPS.

Os módulos ZigBee ETRX357 Telegesis estão no padrão ZigBee PRO. Possuem todo *stack* embarcado, de forma que você não precisa se preocupar com a camada de comunicação ZigBee.

A integração com seu microcontrolador é fácil e feita por comandos AT. São compactos (20x25 mm), soldáveis SMD, e operam de -40 a + 85 °C.



Módulo Embarcado de Rádio de Baixo Consumo para Aplicações Industriais

A Circuit Design é uma empresa líder em projetos e manufatura de produtos de rádio de baixo consumo.

Os módulos de rádio da Circuit Design são destinados a aplicações industriais de transmissão wireless de dados em longo alcance e alimentados por bateria, onde grande confiabilidade é exigida.



Modem rádio embarcado
MU-2R 434 MHz

- Potência RF selecionável 10 mW / 1 mW
- Operação com 3 V, TX 42 mA (10 mW), RX 22 mA
- Interface UART, controle com comandos simples
- 127 canais pré programados, com passos de 25 kHz
- Correção de erros com código Reed-Solomon

Transceptor de rádio DSSS de baixa potência
STD-502-R 2.4GHz

- Distância de comunicação 300 m (LOS)
- Taxa de dados de 9,6 kbps / 19,2 kbps
- Operação em 10 mW, 3,3 V, 65 mA



Procuramos distribuidores locais
Competence in radio solutions
CIRCUIT DESIGN, INC.
JAPÃO
www.circuitdesign.jp info@circuitdesign.jp

Participe do "Kinetis L MCU Brazil Challenge" e concorra
a uma vaga para assistir ao FTF 2014 em Dallas, Texas, em Abril de 2014

Crie uma aplicação focada em uma das tendências de mercado: "Health & Safety", "Net Effect" ou "Going Green", usando a Plataforma de Desenvolvimento Freescale Freedom (FRDM-KL25Z) para os microcontroladores Kinetis L.

Cadastre-se e envie sua inscrição antes de 1° de Outubro de 2013. Conheça os detalhes e as regras do concurso: **www.community.freescale.com/docs/doc-94960**

A seleção do ganhador será durante o "Designing with Freescale Seminar Series" em São Paulo, no dia 24 de Outubro de 2013.

Veja alguns dos projetos feitos com a Plataforma de Desenvolvimento Freedom no *blog*, como este exemplo que a utiliza como um "USB Mouse": **mcuoneclipse.com**

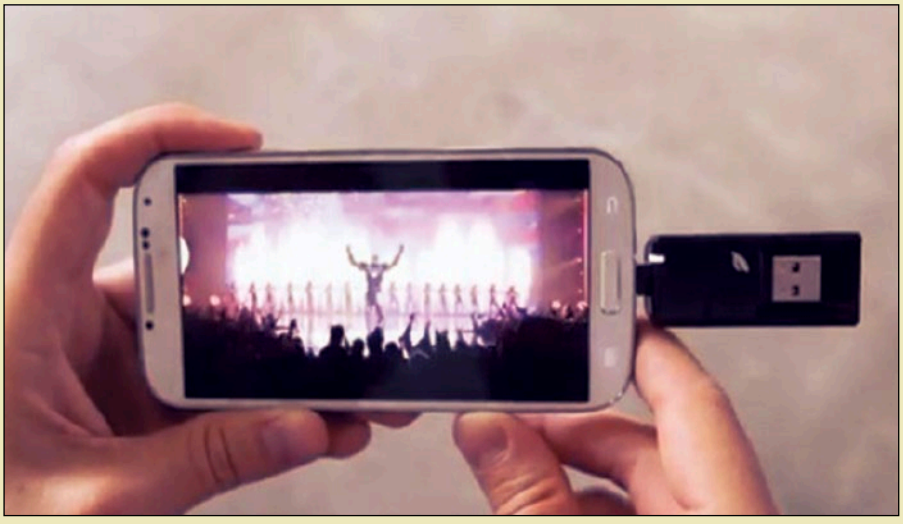


Produtos

Leef Technology apresenta Bridge, o pendrive para smartphones e tablets

A Leef Technology acaba de anunciar o produto Leef BridgeTM, o *flash drive* USB para compartilhamento de arquivos entre smartphones e tablets com plataformas Android, Mac e PC. O Leef Bridge é um "pen drive" simples e inovador que permite aos usuários transferir facilmente arquivos para outros dispositivos sem necessidade de cabos, serviços de computação em nuvem, Wi-Fi ou qualquer tipo de conexão de dados.

Através de conexão USB, o Leef Bridge permite que os usuários compartilhem conteúdo, fotos, vídeos, músicas e documentos para qualquer dispositivo compatível. A memória utilizada dentro do Leef Bridge possui velocidades de leitura e escrita bastante rápidas para garantir excelente reprodução de vídeos e músicas diretamente do drive USB, sem as interrupções ou atrasos que acompanham produtos com "flash drive USB" de baixa qualidade. Projetado na Califórnia pela equipe de *design* da Leef, o Bridge



se destaca também pelo seu design exclusivo, apresentando uma bandeja slide-and-lock (desliza e trava), que permite ao usuário trocar facilmente para o conector USB apropriado para conexão de seus dispositivos.

"O Leef Bridge é uma importante realização técnica", afirmou Jonny Anderson, sócio e diretor de design de produtos da Leef. "Como todos os nossos produtos, queremos que ele seja um objeto de desejo para as pessoas, algo que o usuário queira possuir por sua funcionalidade, design e estilo. O Leef Bridge torna o gerenciamento de conteúdo em um telefone tão simples quanto conectar um pendrive. É realmente um produto revolucionário", completa.

Estudantes podem desenvolver
sistemas sofisticados em um semestre, com o NI myRIO

A National Instruments anunciou o NI myRIO, um dispositivo de hardware embarcado que capacita os estudantes a desenvolverem sistemas complexos de engenharia com maior rapidez do que nunca.

Com a mesma poderosa tecnologia da popular plataforma NI CompactRIO, o NI myRIO é menor e de uso mais fácil para o estudante que seu equivalente industrial. O NI myRIO traz a tecnologia Zynq® de system-on-a-chip (SoC) inteiramente programável, que combina um processador dual-core ARM Cortex-A9 e um FPGA com 28.000 células lógicas programáveis. Usando o poder do ambiente gráfico de programação NI LabVIEW, os estudantes podem programar o FPGA e expandir os seus sistemas em tempo real, dando a eles a flexibilidade de fazer rapidamente as interações entre projeto e prototipagem.

Nick Morozovsky, estudante de pós-graduação e pesquisador da Universidade da Califórnia, em San Diego, afirmou: "O tamanho compacto do NI myRIO, combinado com o poder e flexibilidade do FPGA integrado, tornam a controladora ideal para aplicações embarcadas de robótica."

O NI myRIO também possui dez entradas analógicas, seis saídas analógicas, canais de E/S de áudio e até 40 linhas de E/S digitais. Ele contém Wi-Fi integrado, um acelerômetro triaxial e vários LEDs programáveis em um invólucro robusto.

"Se eu fizesse uma lista de tudo que gostaria que houvesse em um dispositivo de E/S portável, ela seria quase exatamente a lista de especificações do NI myRIO", disse o instrutor de engenharia da Universidade da Flórida, Dan Dickrell III.

A inclusão do NI myRIO à arquitetura de E/S reconfiguráveis do LabVIEW aumenta ainda mais a capacidade da NI de fornecer ferramentas para todos os níveis de usuários.

Garantindo a adaptação à sala de aula e ao laboratório, o NI myRIO é fornecido com material didático gratuito, que pode ser baixado da internet. Além disso, esse produto é compatível com todos os NI miniSystems e pode ser conectado a muitos sensores e atuadores de terceiros. Além do ecossistema cada vez mais amplo de hardware disponível para o NI myRIO, o dispositivo pode ser programado em muitos ambientes, incluindo LabVIEW e C/C++, possibilitando que os professores o incorporem aos seus cursos atuais de controle, robótica, mecatrônica e sistemas embarcados.

"Nós estamos empolgados com o fato de os alunos terem acesso à mesma tecnologia que eles usarão após se formarem", e Dave Wilson, diretor de marketing para o setor acadêmico da NI, disse: "Queremos garantir que alunos e seus futuros empregadores estejam prontos para a inovação a partir do momento em que começarem a trabalhar juntos."

O NI myRIO começa a ser entregue a partir do início de setembro.

Veja mais informações sobre o NI myRIO em **ni.com/myrio**



Relé de Monitoramento de Sequência e
Falta de Fase, tipo 70.62, da Finder



Os relés Série 70, da Finder, são ideais para monitorar a tensão de alimentação de máquinas, equipamentos e instalações elétricas, onde sua falha ou variação fora dos limites aceitáveis pode resultar em danos materiais, risco à vida, interrupção de processos ou procedimentos críticos e perigosos.

A empresa expandiu a sua gama de produtos para monitoramento de tensão, com o lançamento do novo relé Tipo 70.62 para o monitoramento de sequência e falta de fase. O novo tipo possui 2 contatos de saída com capacidade de comutação de 8 A em 250 VAC e tensão nominal de 208...480 VAC (50/60 Hz), com campo de funcionamento de 170...520 VAC . O código do Tipo 70.62 completo é 70.62.8.400.0000.

Principais características técnicas:

- Tensão nominal de 208... 480 VAC (50/60 Hz), com campo de funcionamento de 170...520 VAC;
- 2 contatos reversíveis com capacidade de comutação de 8A / 250 VAC;
- Monitoramento de sequência e falta de fase;
- Modular, largura de 22,5mm (como a série 83), com LED indicador.

Reguladores TinyBuck
de Última Geração

A família dos reguladores-buck síncronos de última geração "TinyBuck", da Fairchild, propicia um rendimento mais alto para o sistema, o que auxilia os projetistas a encontrarem padrões flexíveis de energia e a aumentarem o tempo de vida das baterias.

Os reguladores-buck síncronos permitem aplicações para o usuário final que alcançam um rendimento superior a 96% sobre um range muito grande de cargas.

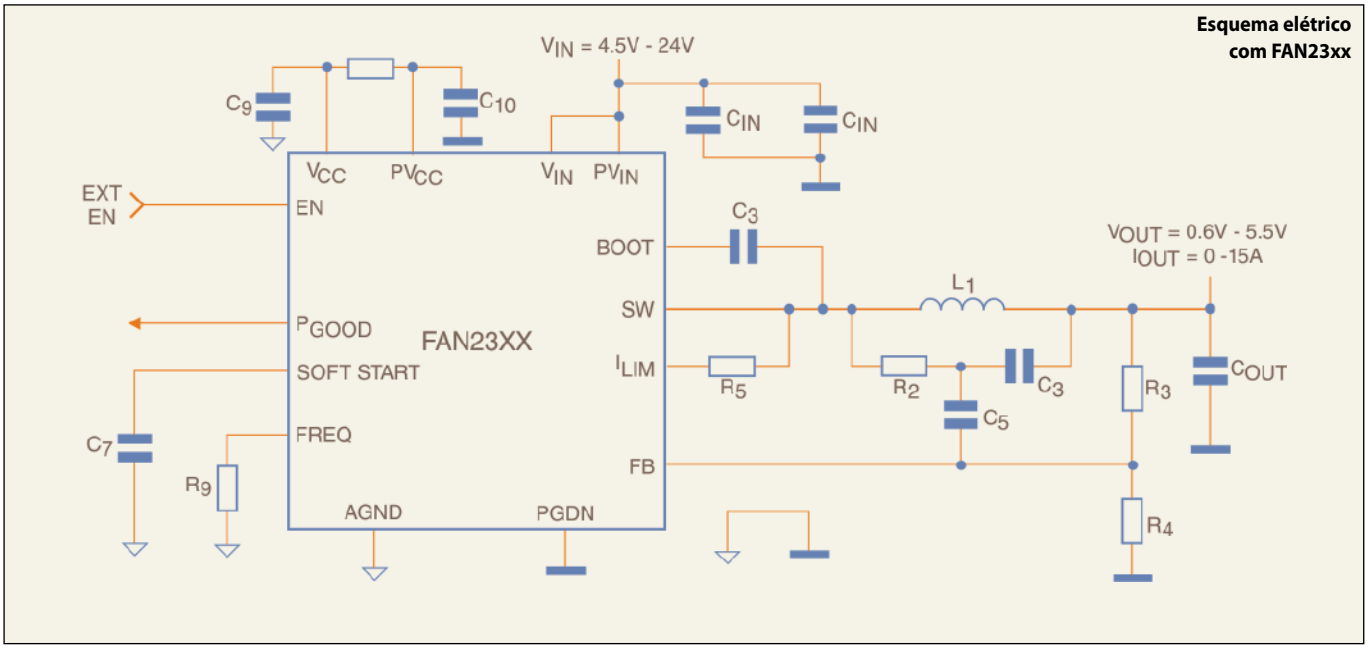
Isso foi conseguido através de múltiplas otimizações:

- Circuitaria com "gate driver" sintonizado, com corrente e tempos "mortos" otimizados para cada Part Number específico, oferecendo rendimentos 2% mais altos;
- Arquitetura "on-time" constante com modulação de frequência de pulsos (PFM).

Otimizações adicionais contribuíram para melhorar o desempenho térmico:

- Um reduzido zumbido de "*switch node*" e um largo "*duty cycle*" otimizado são obtidos com a utilização dos MOSFETs *Power Trench Fairchild* dotados de tecnologia *Shielded Gate*;
- Uma avançada tecnologia de encapsulamento para minimizar as indutâncias e resistências parasitas.

Esquema elétrico com FAN23xx



Philips lança lâmpada LED
para uso residencial com custo reduzido



A Philips do Brasil traz para o país a última inovação em lâmpadas LED com custo reduzido. Além do preço, os diferenciais da Philips LED Bulb são a economia de energia (mais de 80%), a qualidade de luz e a vida útil de 15 anos, ou 15.000 horas, o que equivale a 15 vezes a vida de uma lâmpada incandescente comum.

As lâmpadas Philips LED Bulb substituem as lâmpadas incandescentes, pois seu formato e tamanho são idênticos, permitindo o uso em luminárias e soquetes existentes, sem nenhum problema de encaixe.

Disponíveis nas opções de luz branca e suave, as LED Bulbs oferecem ótima qualidade de iluminação e representam uma escolha sustentável, porque também não contêm substâncias nocivas ao meio ambiente.

A iluminação responde por quase 20% de todo o consumo de energia elétrica no país. O uso dessa energia vem crescendo rapidamente, representando um grande desafio para a sustentabilidade do planeta. De acordo com o Banco Mundial, o Brasil é o sétimo país em consumo de energia. "Medidas simples, como a utilização de uma iluminação eficiente, podem ajudar na busca pelo equilíbrio. A LED Bulb chega justamente como uma opção acessível para o consumidor brasileiro", ressalta Marina Steagall, diretora de Marketing e Produtos da Philips LA.

A Philips investe globalmente 8% das de suas vendas em pesquisa e desenvolvimento. A executiva ainda avalia que, nos últimos anos, o mercado de LED tem crescido uma média de 30% ao ano e que o avanço tecnológico tem proporcionado o aumento da eficácia e redução de custos.

As lâmpadas LED Bulb possuem diversas potências que substituem os modelos de incandescentes até 75 W, trazendo grande economia de energia e diminuindo o custo de manutenção sem qualquer impacto na qualidade da luz. As LED Bulbs são ideais para criar uma atmosfera acolhedora, sendo uma ótima opção para aplicações de iluminação residencial.



Por que trocar seu instrumento tradicional para uma plataforma modular PXI?

A National Instruments tem uma ampla linha de poderosos chassis PXI e PXI Express para aplicações de medição e automação. Aqui você encontrará o chassi certo para a sua aplicação, seja um sistema portátil, de bancada, de montagem em rack ou embarcado, ou um sistema com condicionamento de sinais integrado.

Guilherme Kenji Yamamoto
Renan Airosa Machado de Azevedo
National Instruments

Os chassis PXI Express da National Instruments são compatíveis com módulos PXI Express e CompactPCI Express. Além disso, todos os chassis da National Instruments trabalham com módulos PXI e CompactPCI. Nesta seção, conheça melhor os recursos de projeto específicos da National Instruments que aumentam o desempenho do resfriamento do chassi, melhoram seu desempenho acústico e aumentam a confiabilidade da sua fonte de alimentação. Veja os modelos de Chassis PXI e PXI Express na **tabela 1**.

Resfriamento

Os chassis da National Instruments são projetados e validados para atender ou exceder os requisitos de resfriamento dos módulos PXI de consumo de potência. A especificação PXI requer uma potência mínima de 25 W disponível em cada slot de periférico e que cada um desses *slots* possa dissipar a quantidade de calor equivalente a essa potência. A especificação de potência do PXI Express aumentou esse requisito em cerca de 20 %, estipulando que o chassi deve fornecer uma potência mínima de 30 W e dissipar uma quantidade de calor equivalente.

Os chassis projetados pela National Instruments vão além dos requisitos do PXI e PXI Express, com capacidade de 30 W e 38,25 W de potência e resfriamento em cada slot de periférico dos chassis PXI e PXI Express, respectivamente. Com esse aumento de potência e resfriamento, os módulos de alto desempenho podem utilizar recursos avançados, como digitalizadores, E/S digitais de alta velocidade e módulos de RF para aplicações que exigem aquisições contínuas ou testes em alta velocidade. Veja a **figura 1**.

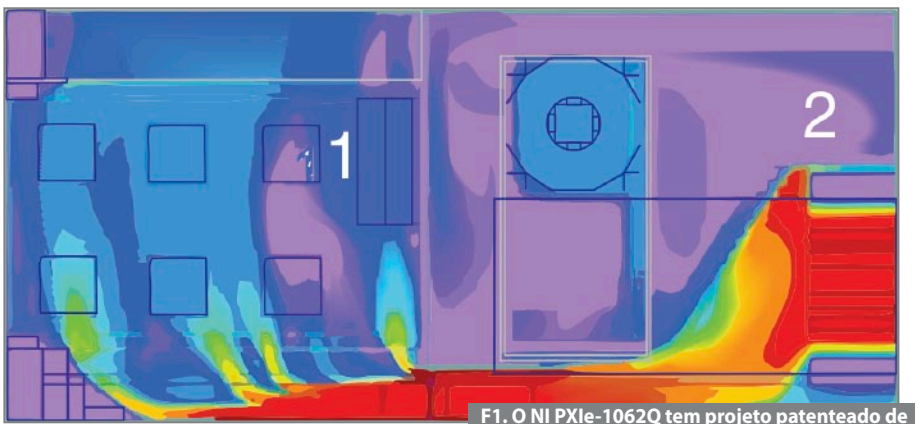
Muitos chassis PXI da National Instruments possuem um projeto patenteado de ventoinha de resfriamento traseira, como o mostrado na figura 1, no qual o ar proveniente da parte de trás do chassi (2) é forçado a passar por uma hélice giratória e distribuído de maneira uniforme por todos os slots do módulo (1). Esse sistema proporciona maior resfriamento e um menor número de pontos de estagnação do fluxo de ar, quando comparado aos projetos de chassi que têm as ventoinhas localizadas diretamente abaixo dos módulos. O posicionamento das ventoinhas na parte de trás do chassi também ajuda a proteger os módulos contra o efeito do ruído elétrico causado pelos motores das ventoinhas.

A National Instruments também oferece bloqueadores de slots - cartões plásticos de preenchimento de módulos PXI, que podem ser instalados nos slots não utilizados do chassi. O uso desses cartões melhora o fluxo do ar nos slots utilizados, reduzindo a saída do fluxo de ar pelos slots vagos, o que resulta em uma redução do aumento da temperatura dos componentes eletrônicos nos módulos instalados de até 20 por cento.

A **tabela 2** mostra a diferença de resfriamento obtida com esse projeto pelos

NI PXI Chassis	NI PXI Express Chassis
PXI-1000B DC	NI PXIe-1062Q
PXI-1031 (DC)	NI PXIe-1065
PXI-1033	NI PXIe-1071
PXI-1036 (DC)	NI PXIe-1073
PXI-1042 (Q)	NI PXIe-1075
PXI-1044	NI PXIe-1078
PXI-1056	NI PXIe-1082
PXI-1056	

T1. Opções de chassis PXI da National Instruments.



F1. O NI PXIe-1062Q tem projeto patenteado de ventoinha de resfriamento traseira.

chassis PXI da National Instruments em comparação com o de outro fornecedor. Essa diferença é avaliada com base na temperatura média dos componentes instalados no chassi de um módulo PXI. O chassi NI PXIe-1075 pode oferecer o mesmo resfriamento utilizando a velocidade Auto da ventoinha, e um melhor resfriamento na velocidade High.

Os chassis PXI Express da National Instruments podem resfriar 38,25 W em cada slot. É muito importante observar que essa especificação é válida para um chassi totalmente preenchido por módulos, onde cada módulo requer 38,25 W de dissipação de potência. O mesmo não é verdadeiro para os chassis oferecidos por outros grandes fornecedores. Esses fabricantes alegam poder fornecer potência e resfriamento superiores a 38,25W, mas esse valor não é obtido em todos os slots, o que muitas vezes obriga o chassi a trabalhar sob restrições que limitam ou dificultam o seu uso.

Por fim, como mostrado na tabela 2, acima, com capacidade de resfriamento de 38,25 W em cada slot, os chassis PXI Express podem oferecer um melhor resfriamento que os de outros fornecedores, que especificam um resfriamento superior a 38,25 W. Dessa forma, podemos concluir que um chassi PXI Express da National Instruments pode ser configurado para oferecer uma capacidade de resfriamento superior a 38,25 W.

Average PXI Module Component Temps, NI Cooling Gauntlet, °C			
Fan Setting	Vendor A	NI PXIe-1075	Compare
Auto (23 °C ambient)	45.3	45.4	-0.2%
High (55 °C ambient)	90.7	81.4	11.4%

T2. Comparação entre os resfriamento do chassi.

	Sound Pressure Level (dBA)			
Ambient Temperature (°C)	NI PXIe-1062Q	NI PXIe-1082	NI PXIe-1075	Vendor A Chassis
0	43.6	43.6	45	57
30	43.6	43.6	45	57
55	62	62	63.3	68

T3. Comparação do nível de pressão sonora do chassi.

Acústica

Apesar de sua alta capacidade de resfriamento, os chassis PXI da National Instruments são projetados para reduzir ao mínimo as emissões acústicas do sistema. Essa é uma característica importante, pois os sistemas PXI podem ser usados em ambientes automatizados de validação de teste que são montados em *rack* e bancada, com diferentes requisitos de emissões acústicas. Combinando o controle da velocidade da ventoinha, o tipo da ventoinha utilizada e o método de montagem da ventoinha, podemos otimizar o resfriamento e minimizar o ruído acústico emitido.

Vários chassis PXI da National Instruments permitem a seleção entre duas velocidades de ventoinha, High ou Auto, através de uma chave de seleção. Em Auto, a velocidade da ventoinha do chassi é controlada de maneira proporcional à temperatura ambiente do ar, lida na entrada da ventoinha no chassi. Com leituras de temperatura abaixo de 30 °C, o sistema de resfriamento do chassi opera de forma a minimizar as emissões acústicas. Se a temperatura ambiente medida ultrapassar 30 °C, a velocidade da ventoinha de resfriamento do chassi será aumentada proporcionalmente. Se a velocidade da ventoinha estiver em High, o chassi fornecerá o fluxo de ar máximo, independentemente da temperatura ambiente. Esse modo é o mais apropriado para aplicações nas quais o ruído acústico não é problema. Nesses casos, você pode estender a vida útil dos módulos PXI do sistema, aumentando o resfriamento. Observe a **tabela 3.**

A National Instruments controla a ventoinha por modulação de largura de pulso (PWM) em muitos de seus chassis PXI para reduzir as emissões acústicas, quando comparado com o controle tradicional das ventoinhas por tensão. O controle de sinais PWM da ventoinha permite que o projetista de chassis da National Instruments use um maior número de valores de RPM, possibilitando um ajuste fino das emissões acústicas e do resfriamento do chassi.

Para cumprir (e ultrapassar) os requisitos de resfriamento da especificação PXI, as ventoinhas selecionadas para serem implantadas em um chassi PXI precisam ter alta potência. Muitos chassis da National Instruments usam suportes de montagem construídos com materiais que amortecem as vibrações. Esses materiais evitam que as vibrações mecânicas das ventoinhas sejam transmitidas para a estrutura do chassi, o que reduz ainda mais o ruído acústico. Em muitos de nossos chassis PXI esses suportes e suas ventoinhas são colocados na parte traseira, o que ajuda a reduzir ainda mais o ruído elétrico (EMI) transmitido aos módulos PXI.

Os chassis PXI da National Instruments são projetados de forma a minimizar as emissões acústicas do sistema e oferecer uma excelente capacidade de resfriamento. Na **tabela 3**, que compara as especificações do NI PXIe-1075 com as do produto do fornecedor A, você pode ver uma diferença de 12 dBA. É importante observar que 10 dBA corresponde a uma diferença de ruído percebida de 2x. Essa informação, em conjunto com as vantagens do projeto de resfriamento, indicam que o NI PXIe-1075 é capaz de fornecer mais resfriamento por slot, emitindo menos ruído que um chassi similar oferecido pelo fornecedor A.

Fontes de alimentação

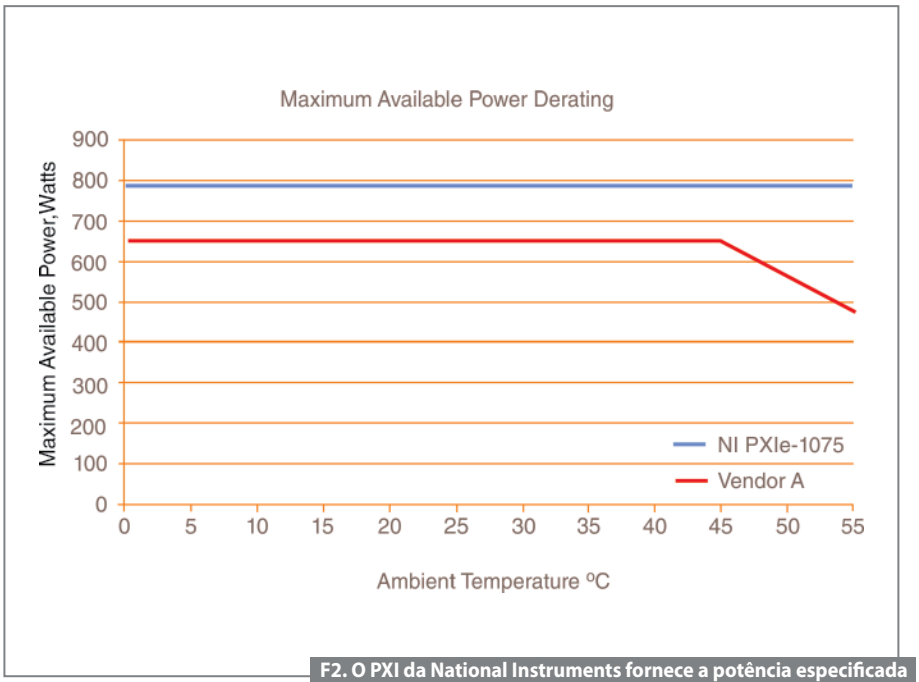
A National Instruments é proprietária dos projetos das fontes de alimentação para instrumentação usadas em muitos de seus chassis PXI e PXI Express de 8 slots ou mais. Como resultado, a empresa pode garantir a disponibilidade a longo prazo dessas fontes de alimentação e menos mudanças em seus chassis impostas por mudanças introduzidas por outros fabricantes em suas fontes de alimentação. Outros fornecedores de PXI, que contam somente com uma fonte de alimentação padrão para PC, têm pouco ou nenhum controle sobre a qualidade de suas fontes de alimentação.

As fontes de alimentação para instrumentos implementadas no chassi PXI da National Instruments são otimizadas para atender os requisitos exclusivos de alimentação do PXI, diferentemente das fontes de alimentação ATX, projetadas

para uso geral em computadores pessoais. Nossas fontes foram projetadas especialmente para os chassis da National Instruments e ultrapassam os requisitos mínimos de potência da especificação PXI. Com essas fontes de alimentação, o chassi PXI Express da National Instruments pode fornecer 38,25 W em todos os módulos de um chassi totalmente ocupado. Atente para a **tabela 4.**

Em sua documentação de produto, a National Instruments especifica a potência total que a fonte de alimentação do chassi coloca à disposição dos módulos. Outros fornecedores especificam somente a saída da fonte de alimentação. Subtraindo a potência consumida pelos componentes do chassi, como ventoinhas e *backplane*, da potência total fornecida pela fonte de alimentação, teremos a potência restante disponível para a controladora e os módulos. Os manuais do chassi PXI da National Instruments indicam claramente a corrente em cada trilho de tensão e a dissipação máxima de potência por slot.

As especificações da plataforma PXI, definidas pela PXI Systems Alliance, exigem que um chassi PXI Express forneça 650 W de potência nos trilhos de 3,3 V e +12 V do backplane para alimentar os slots de controladora e o módulo do sistema. O NI PXIe-1075 vai além desse mínimo, fornecendo 791 W de potência ao backplane. Na comparação de chassis PXI de diferentes fornecedores, é importante usar a especificação de "potência fornecida ao backplane" (ou similar), não apenas a potência total ou a potência por slot. A National Instruments sempre define suas especificações de potência de maneira realista e consistente, seja potência total, potência fornecida ao backplane ou potência por slot. Outros fornecedores muitas vezes divulgam especificações de potência que induzem ao erro e que não podem ser obtidas em ambientes normais de instalação/operação.



F2. O PXI da National Instruments fornece a potência especificada ao backplane em toda a faixa de temperatura.

		PXI Express Spec Minimum Required Current	Current Provided by NI PXI Express
5 V	System	9A	9A
	Peripheral	N/A	N/A
	Hybrid	2A	2.5A
	PXI-1	2A	2.5A
3.3 V	System	9A	9A
	Perpheral	3A	6A
	Hybrid	3A	3A
	PXI-1	2A	2A
+ 12 V	System	11A	11A
	Perpheral	2A	3A
	Hybrid	2A	3A
	PXI-1	0.5A	0.5A
- 12 V	System	N/A	N/A
	Perpheral	N/A	N/A
	Hybrid	0.25A	0.25A
	PXI-1	0.25A	0.25A

T4. Os chassis NI PXI Express são projetados para ultrapassar a especificação PXI de corrente mínima.

Há uma demanda cada vez maior nas novas aplicações de sistemas PXI pela operação em ambientes de altas temperaturas (até 55 °C). O chassi PXI da National Instruments pode atender essa demanda com mínima redução de potência. Redução de potência refere-se à perda de potência fornecida aos slots do chassi quando colocados em operação em altas temperaturas ou outras especificações ambientais extremas. Muitos chassis PXI de outros fornecedores atendem a especificação PXI necessária para potência disponível a temperaturas de operação ambiente mais baixas (20 – 35 °C), mas podem se tornar instáveis ou inoperantes a temperaturas mais altas (> 40 °C). Observe a **figura 2**.

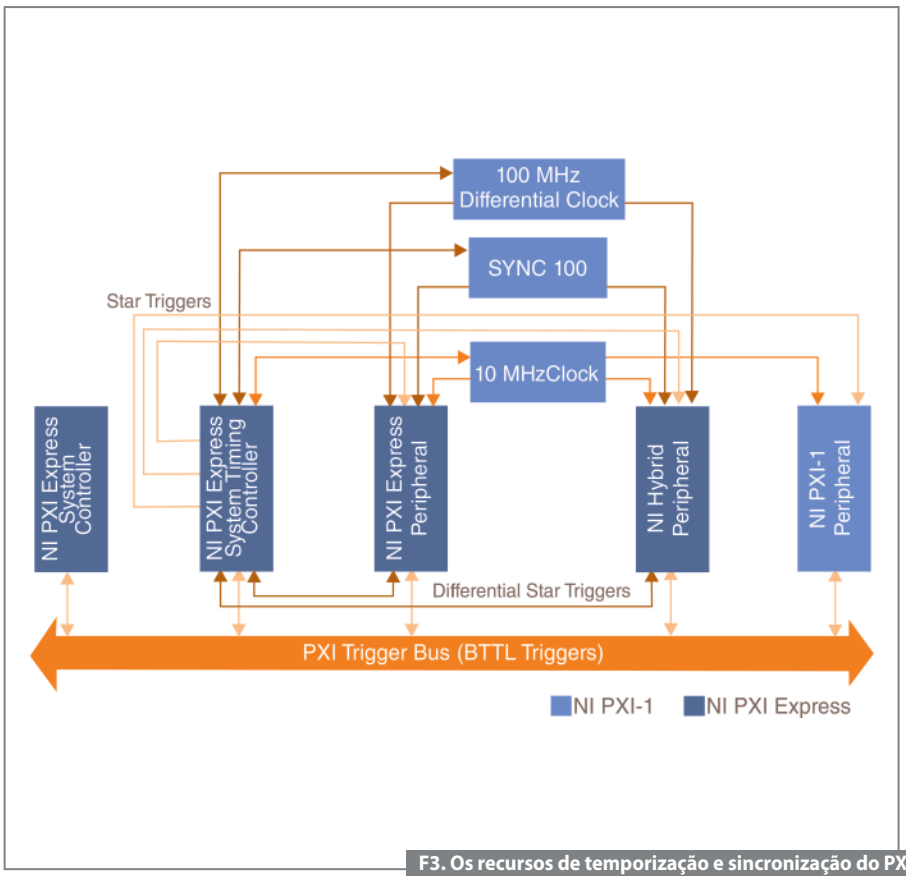
Os chassis PXI da National Instruments utilizam fontes de alimentação próprias para instrumentos; dessa forma, podem fornecer a potência mínima exigida por toda a faixa de temperatura de operação especificada (0 – 50/55 °C) sem sofrer redução de potência. Vale a pena lembrar: usando o chassi PXI da National Instruments, você pode operar um chassi totalmente preenchido por módulos na temperatura mais alta especificada no *datasheet* (veja as faixas de temperatura de operação de cada modelo de chassi PXI da National Instruments nos manuais dos produtos).

O ruído elétrico gerado pelas partes mecânicas móveis no chassi, especialmente ventoinhas de resfriamento, pode degradar a exatidão da medição dos módulos perifé-

ricos do PXI e PXI Express. Para evitar esse problema, muitos chassis da National Instruments não apenas têm suas ventoinhas de resfriamento na parte de trás do chassi como também implementam uma fonte de alimentação dedicada de 12 V. Essa fonte alimenta as ventoinhas de resfriamento do chassi, o slot da controladora do sistema e, em alguns casos, as ventoinhas da fonte de alimentação, de forma a evitar o acoplamento do ruído desses componentes com os trilhos que alimentam os módulos de medição.

A maior parte dos chassis da National Instruments também possui detecção remota da tensão de saída dos trilhos de potência do backplane, para compensar eventuais quedas de tensão. Esse recurso do projeto é importante para os chassis PXI e PXI Express, particularmente em aplicações com módulos de alta potência, por fornecer uma melhor regulação no backplane na presença de variações de carga significativas.

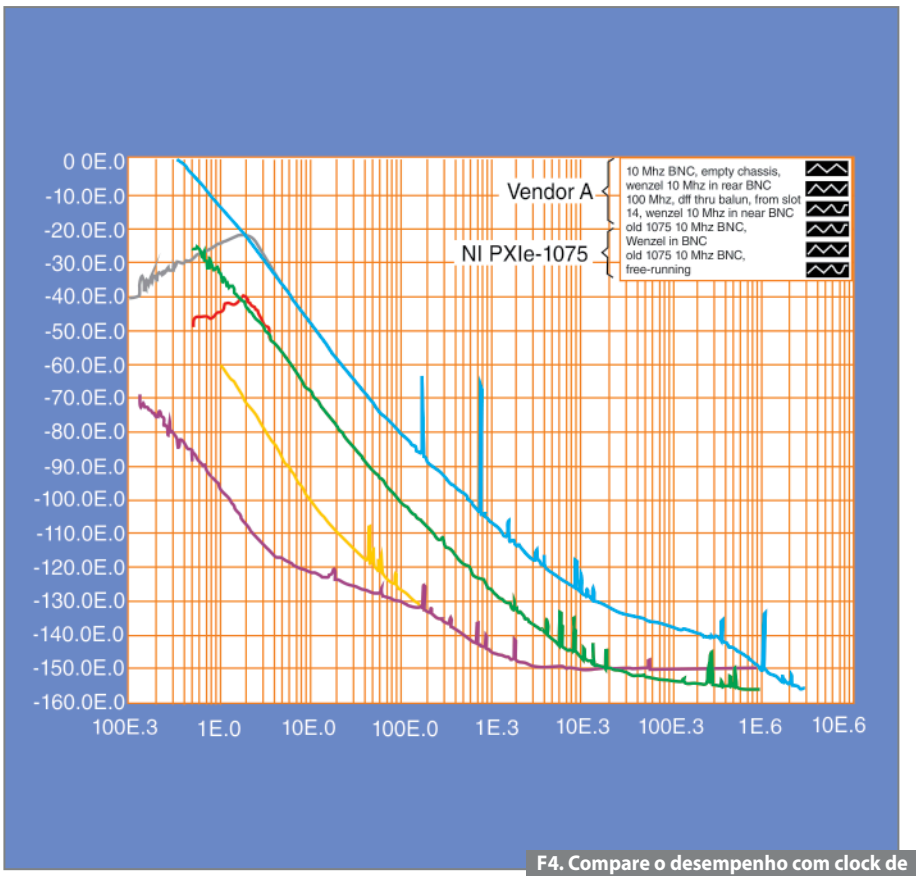
Para os sistemas que têm a alta disponibilidade como preocupação, a National Instruments projetou um conjunto removível de fonte de alimentação e ventoinha



F3. Os recursos de temporização e sincronização do PXI Express são vantagens importantes.





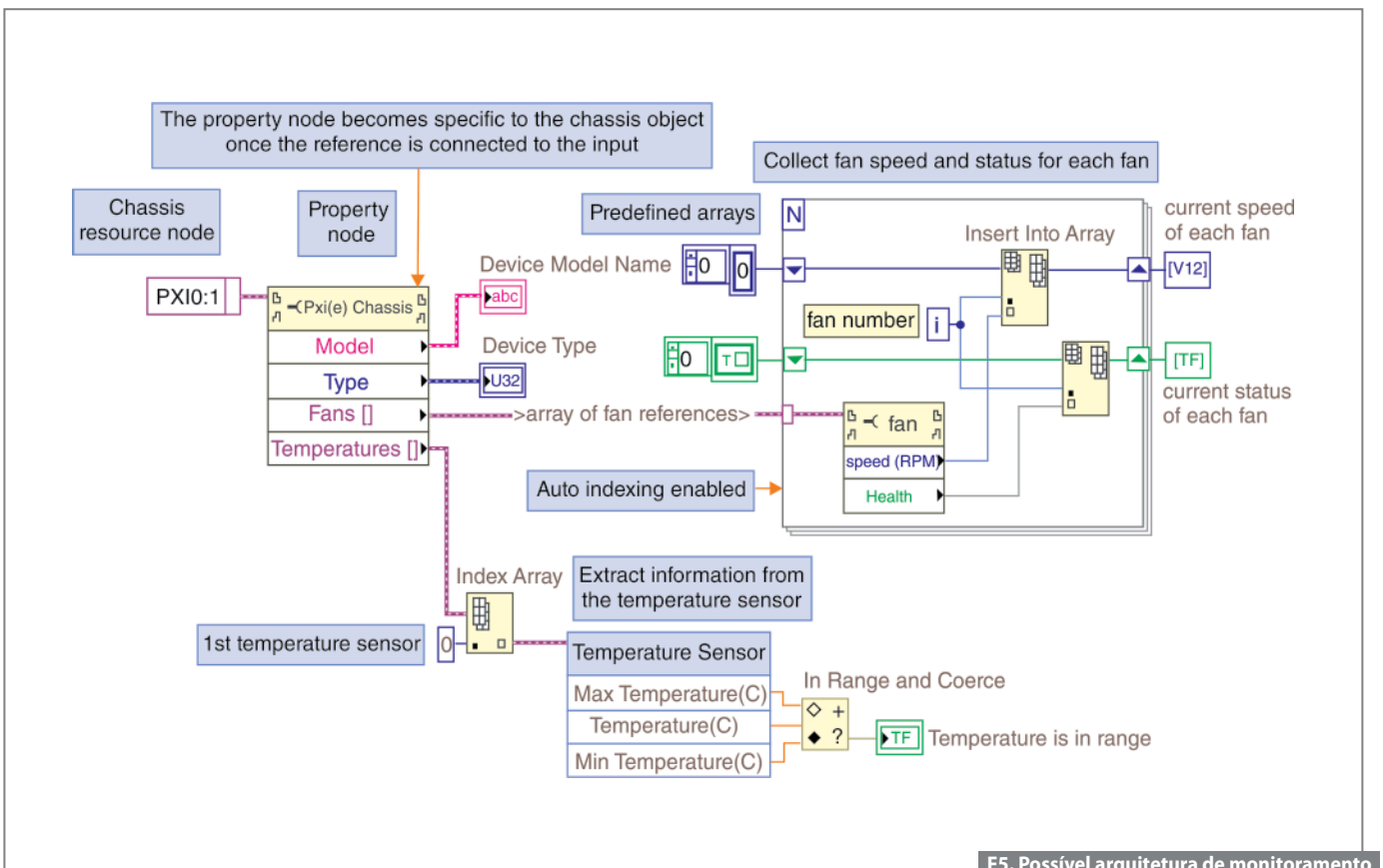


F4. Compare o desempenho com clock de referência do PXI Express.

de fácil substituição, que pode ser usado na maior parte de seus chassis de 8 ou mais slots, para o caso de haver falha na fonte de alimentação. Esse conjunto pode ser substituído pela parte de trás do chassi. Para retirar o conjunto defeituoso, retire os parafusos que prendem o conjunto de fonte de alimentação e retire-o do chassi. Para instalar o conjunto substituto, faça-o deslizar para dentro do chassi e prenda os parafusos que seguram o conjunto no lugar. Esse projeto reduz o tempo médio de reparo (MTTR) da fonte de alimentação a menos de cinco minutos. Se o chassi estiver instalado em rack que permita acesso pela parte de trás do chassi, você poderá substituir o conjunto de fonte de alimentação e ventoinha sem ter de remover módulos ou reconectar qualquer E/S.

Qualidade de temporização e sincronização

Uma grande vantagem de um sistema PXI são seus recursos de integração de temporização e sincronização. Para oferecer temporização e sincronização avançadas, o chassi PXI contém um *clock* de referência de sistema dedicado de 10



F5. Possível arquitetura de monitoramento com a API NI System Monitor LabVIEW.

MHz, barramento de *trigger PXI*, barramento de trigger em estrela e barramento local entre slots, enquanto que o chassi PXI Express inclui um clock de sistema diferencial de 100 MHz, sinalização diferencial e triggers diferenciais em estrela. Atente para a **figura 3**.

O ruído de fase e a estabilidade dos clocks de referência do sistema do backplane são características importantes do chassi PXI, pois eles indicam a confiabilidade que você pode esperar na sincronização de módulos no sistema. Com as opções de componentes e projeto de backplane do PXI da National Instruments, o ruído de fase do clock do sistema diferencial de 100 MHz do PXI Express no chassi de 18 slots NI PXIe-1075 é aproximadamente 1000x (30 dB) melhor que a dos chassis da mesma categoria de outros fornecedores.

Você pode colocar os clocks de referência do sistema de 10 MHz e 100 MHz em uma malha de controle de fase (PLL) para obter uma fonte de clock de maior estabilidade do que a fornecida no backplane do chassi. Isso ajuda os módulos PXI com maiores taxas de amostragem a alinhar melhor suas amostras entre vários instrumentos. Os circuitos eletrônicos de PLL do chassi PXI da National Instruments foram projetados para suprimir uma maior quantidade de ruído quando alinhados a uma referência externa, permitindo uma transmissão mais limpa da fonte de clock de maior estabilidade. Nos chassis de outros fornecedores, dependendo do ruído de fase da fonte de clock exigido pela aplicação, talvez você precise sincronizar o clock de referência externo a cada módulo individualmente, em vez de fazê-lo para todo o sistema no backplane do chassi, o que resulta em um aumento da complexidade e custo do sistema. Acompanhe na **figura 4**.

Suporte ao monitoramento do sistema

Em aplicações que exigem alta disponibilidade do sistema PXI, é importante ser capaz de monitorar os diversos componentes do sistema. Com o software NI System Monitor, disponível em muitos chassis PXI e PXI Express da National Instruments, você pode monitorar os parâmetros de operação dos chassis e controladoras PXI de um sistema PXI por meio de uma API, tanto pelo software ANSI C quanto pelo NI LabVIEW. Com essa API gratuita, você pode coletar os valores dos componentes de maneira programática, dando-lhe também a liberdade de processar os valores necessários para diagnosticar a integridade do sistema.

O NI System Monitor monitora os seguintes parâmetros:

- Temperatura de entrada no chassi;
- Temperatura de exaustão no chassi;
- Velocidade da ventoinha no chassi;
- Integridade da ventoinha no chassi;
- Tensões da ventoinha no chassi;
- Informações do chassi;
- Informações da controladora;
- Utilização da CPU;
- Utilização da memória;
- Temperatura da CPU da controladora.

Dessa maneira, você terá tal flexibilidade no gerenciamento do sistema que poderá monitorar os recursos do sistema enquanto desenvolve uma aplicação e, se necessário, ampliar o desenvolvimento para ter maior estabilidade na operação dos recursos. Veja a **figura 5**. E





Teste de semicondutores:

Validação paramétrica DC de semicondutores com NI PXI

A validação de semicondutores é geralmente segmentada em duas partes: estrutural e funcional. Este artigo discutirá os componentes de hardware de um sistema de teste de validação paramétrica DC de semicondutores.

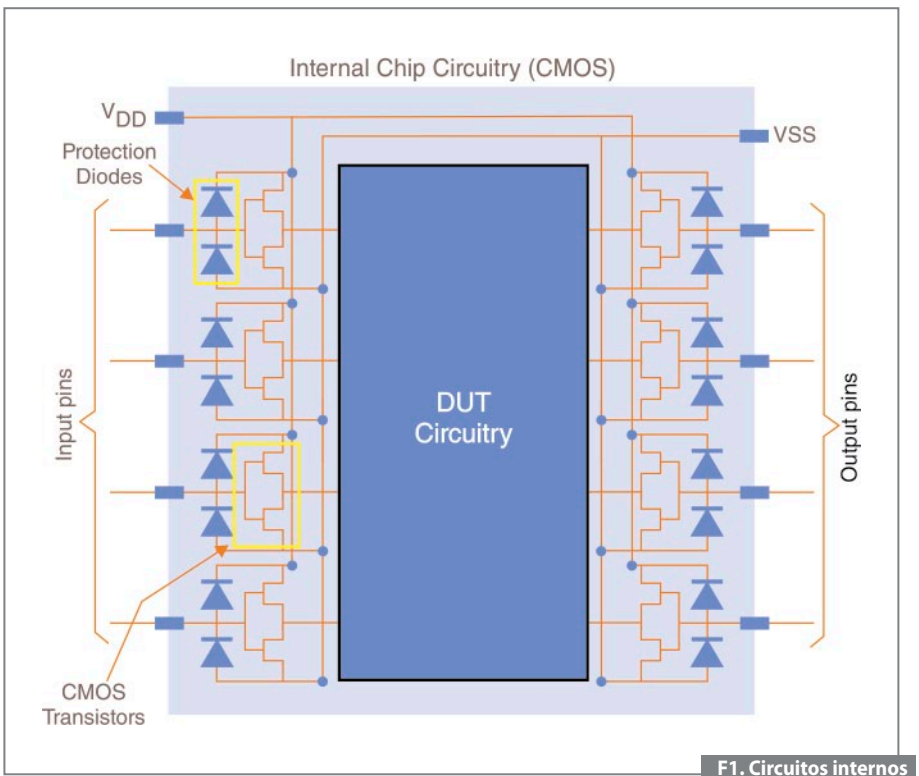
Guilherme Kenji Yamamoto
Renan Machado de Azevedo
Gustavo G. L. Peixinho
National Instruments

Os testes estruturais garantem que o chip foi construído corretamente. Os testes funcionais determinam se o chip atende às especificações do projeto e que funcionará corretamente no seu ambiente final. Os componentes de hardware listados neste documento podem ser usados para conduzir os testes estruturais para determinar os parâmetros DC em um chip CMOS. Os projetos de referência listados abaixo incluem descrições detalhadas das instalações de teste e também do código-exemplo para realizá-lo.

Os testes são realizados através do conhecimento dos circuitos internos do chip sob teste. O conjunto de referência dos projetos nesta arquitetura foi escrito para um chip CMOS padrão como mostrado a seguir. O teste de curto-circuito e circuito aberto, que é normalmente o primeiro teste realizado, testa a continuidade polarizando os diodos de proteção no chip. Os testes de consumo de energia verificam a drenagem de corrente pelos circuitos internos do chip em uma variedade de estados lógicos. Finalmente, os testes de vazamento e limiar de tensão caracterizam o desempenho dos transistores de entrada e saída do chip, conforme mostra a **figura 1.**

O que é PXI?

O PCI Extensions para Instrumentação (PXI) é um robusto PC que oferece uma alta performance, solução de implantação de baixo custo para medição e sistemas de automação. O PXI combina o barramento elétrico *Peripheral Component Interconnect* (PCI) com os robustos barramentos de sincronização, como os módulos mecânicos de embalagem Eurocard com o CompactPCI, e ainda acrescenta recursos especializados de software. O PXI também

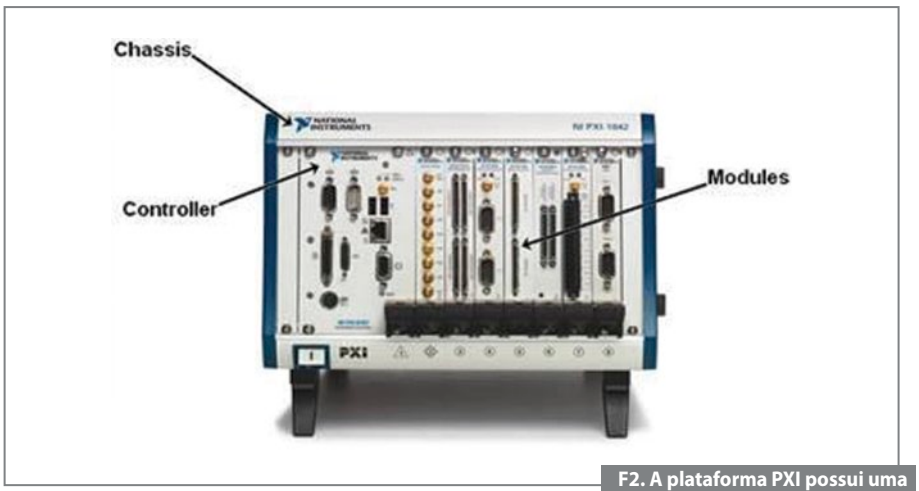


F1. Circuitos internos de um chip CMOS.

adiciona recursos mecânicos, elétricos e ferramentas de software que complementam os sistemas de teste e medição, aquisição de dados e aplicações de produção. Esses sistemas são aplicados em testes de fabricação militar e aeroespacial, monitoramento de máquinas, automotivos e testes industriais, como por exemplo, teste de semicondutores.

Arquitetura de Hardware

Os sistemas PXI são compostos por três componentes básicos: Chassi, Controlador e Módulos de Periféricos. Veja a **figura 2.**



F2. A plataforma PXI possui uma arquitetura modular e escalável.

As vantagens que a controladora embarcada oferece ao projeto

Com as controladoras embarcadas PXI da National Instruments, você tem à disposição uma solução com computador embarcado de alto desempenho e tamanho compacto para o seu sistema de medição PXI. Essas controladoras embarcadas são fornecidas com recursos-padrão, como E/S periféricas integradas, Microsoft Windows e todos os *drivers* de dispositivo já instalados.

Vantagens com relação a temporização e sincronização

Com temporização e sincronização compartilhada, você pode melhorar consideravelmente a exatidão das medições, aplicar esquemas avançados de *trigger* ou sincronizar vários dispositivos de forma que eles atuem como um só em aplicações com quantidades extremamente grandes de canais.

Opções para um armazenamento de dados rápido e flexível

A National Instruments oferece uma ampla linha de dispositivos de *data streaming* em alta velocidade, que inclui desde produtos portáteis e de montagem em chassis até soluções externas de montagem em rack, podendo ainda incluir recursos para atender às necessidades de aplicações de maior complexidade, como a gravação e reprodução de RF e o streaming de FI ou banda-base.

Líderes em inovação

Desde a introdução da plataforma PXI no mercado, em 1997, a National Instruments tem criado paradigmas, tecnologias e produtos inovadores para o mercado de teste, medição e controle. Conceitos como instrumentação virtual e projeto gráfico de sistemas e tecnologias (entre eles PCI Express e FPGA) já ajudaram um número incontável de engenheiros e cientistas a criar sistemas de alta capacidade e excelente custo-benefício para aplicações, tais como o teste automatizado da produção e sistemas de controle industrial com *loop* de controle de alta velocidade.

Componentes de hardware necessários para o teste de semicondutores

A implementação do teste de circuito aberto e curto-circuito em semicondutores requer os dispositivos mostrados na **tabela 1**.

A plataforma PXI é adequada para a validação paramétrica DC de semicondutores. A sua ampla oferta de produtos (mais de 1500 produtos) e arquitetura modular adicionam escalabilidade e flexibilidade ao sistema. A incorporação de pontos de teste adicionais é tão fácil quanto adicionar um módulo de *switch* em um *slot* disponível. A redução do tempo de teste também é possível por meio da adição de instrumentos como, por exemplo, SMU ou um dispositivo digital de alta velocidade, além da realização de medições em paralelo.

Esse sistema de teste de validação DC de semicondutores é arquitetado usando o chassi de 18 slots PXI-1045 e a controladora embarcada "dual core" de 2.0 GHz PXI-8105. O chassi de 18 slots é particularmente útil na construção de um sistema de teste para validação de semicondutores, pois pode abranger diversos instrumentos, como placas de RF, digitalizadoras, geradoras de forma de onda arbitrária e produtos digitais de alta velocidade, que também estão disponíveis no formato PXI.

Esse sistema, que é projetado para testar os parâmetros DC em 128 pinos de um único *chip*, usa três componentes principais, a Source Measure Unit PXI-4130, o analisador/gerador de forma de onda digital PXI-6552 e a matriz de chaveamento FET de 544 pontos de cruzamento PXI-2535.

A placa PXI-4130 da National Instruments é uma Source-Measure Unit (SMU) programável de alta potência em um módulo PXI de um único slot 3U. A placa NI PXI-4130 tem um único canal de SMU isolado que oferece uma

Componente	Modelo	Descrição
Chassi PXI	PXI-1045	Chassi PXI de 18 slots 3U com fonte de alimentação CA universal
Controladora PXI	PXI-8105	Controladora embarcada PXI Dual-core 2.0 GHz
SMU	PXI-4130	Source Measure Unit
Switch	PXI-2535	Matriz de chaveamento FET de 544 pontos de cruzamento
Digital de alta velocidade	PXI-6552	Gerador/analisador de forma de onda digital de 100 MHz
Cabo do switch	SHC68-68	Cabo de 68 pinos VHDCI para SCSI
Bloco terminal do switch	TBX-68	Bloco terminal de 68 pinos externos

T1. Componentes de hardware necessários para teste de circuito aberto e curto-circuito em PXI.



F3. Source Measure Unit PXI-4130.



F4. O gerador/analisador de forma de onda digital de 100 MHz PXI-6552.



F5. A matriz de chaveamento FET de 544 pontos de cruzamento PXI-2535.

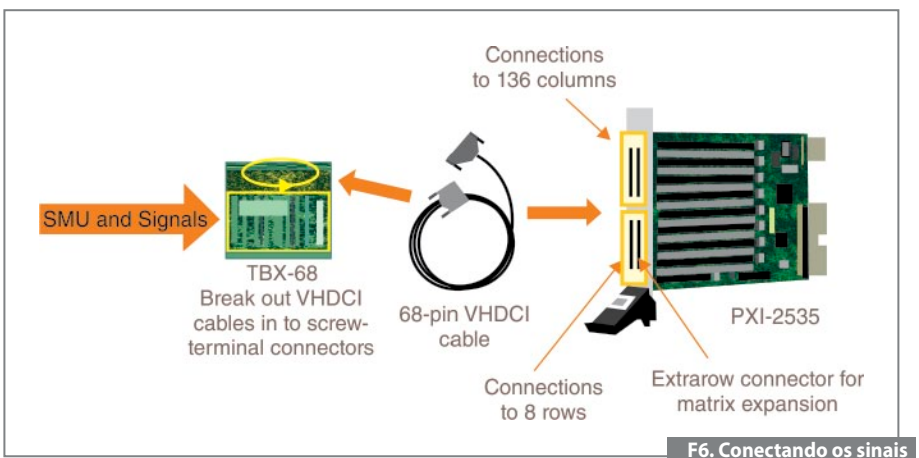
saída de ± 20 V de quatro quadrantes e que incorpora sensoriamento remoto (4 fios). Esse canal é capaz de fornecer até 40 W nos quadrantes I e III, e drenar até 3 W nos quadrantes II e IV. Com cinco faixas de corrente disponíveis oferecendo resolução de medição de 1 nA, essa fonte de precisão é ideal para aplicações que requerem varredura e fornecimento programático, além de medições de alta precisão, como aquelas necessárias para testes de validação de semicondutores. Observe a **figura 3**.

A placa PXI-6552 da National Instruments é um gerador/analisador de forma de onda digital de 100 MHz. Ela possui 20 canais com níveis de tensão programáveis e controle de direção por ciclo de *clock* e por canal. O módulo contém memória *onboard* com trigger e sequenciamento de padrões. Ele é usado para programar o chip CMOS para um estado conhecido. Atente para a **figura 4.**

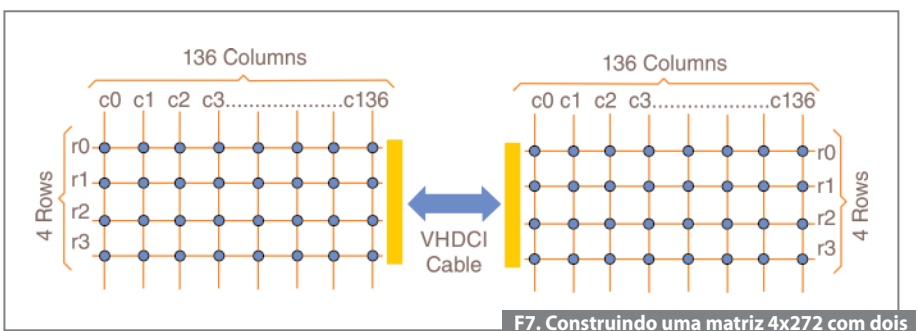
A placa matriz de chaveamento FET de alta densidade PXI-2535 da National Instruments possui 544 pontos de cruzamento em um formato compacto, de um slot 3U PXI. Ela é configurada como uma matriz 4x136 de um fio. Devido ao fato da placa PXI-2535 usar a tecnologia de chaveamento com transistor de efeito de campo (FET), ela oferece benefícios únicos como tempo de vida mecânico ilimitado, conexões simultâneas de pontos de cruzamento ilimitadas e velocidades de chaveamento de 50000 pontos de cruzamento por segundo. Essas características tornam este switch ideal para o teste de dispositivos produzidos em massa como chips semicondutores. Nesse sistema, a placa PXI-2535 age como um *front-end* para a Source Measure Unit PXI-4130. **Figura 5.**

Outros componentes importantes desse sistema de teste incluem cabos e blocos conectores que facilitam as conexões dos sinais ao switch. As conexões à placa PXI-2535 podem ser feitas usando um bloco conector externo e cabos VHDCI. Os dois conectores de cima na matriz 4x136 PXI-2535 são usados para as conexões das 136 colunas. Você precisará de dois cabos VHDCI e dois blocos terminais TBX-68 para poder fazer conexões a todas as 136 colunas. O conector de baixo, na esquerda, pode ser usado para conectar sinais às fileiras. Você precisará de um cabo VHDCI e um bloco terminal TBX-68 para fazer essa conexão. Acompanhe na **figura 6.**

O conector de baixo também fornece acesso às fileiras da matriz e facilita a expansão dela. A construção de grandes matrizes com a placa PXI-2535 é muito simples e pode ser feita ligando os conectores de baixo de dois módulos usando um cabo VHDCI. Veja a **figura 7.**



F6. Conectando os sinais à placa PXI-2535.



F7. Construindo uma matriz 4x272 com dois módulos de matriz de FET PXI-2535.

DESEMPENHO **PERFEITO**

14.753,000007 m^3

14.753,000004 m^3

14.753,000002 m^3

14.753,000001 m^3



Novas soluções para um novo mundo demandam novas tecnologias.

Desenvolva ou atualize sua solução M2M.

A Telit possui um portifólio completo de módulos de comunicação 2G, 3G, 4G, CDMA, EVDO, SHORT RANGE, GPS e GLONASS, diminuindo tempo de desenvolvimento, custos e riscos.

Localicação precisa e transmissão de dados confiáveis – combinamos nossos módulos GPRS com o novo Jupiter SE868 V2 GPS + GLONASS.

- Opera com os principais satélites de navegação do mundo – GPS, GLONASS e QZSS;
- Melhor performance se comparado com produtos só GPS devido ao uso combinado dos satélites GLONASS + GPS;
- TTFF habilitado em menos de 1 segundo no modo "hot-start" e menos de 35 segundos em "cold-start".

Adquira a melhor solução do mercado para produtos m2m usando os módulos da Telit produzidos no Brasil.

Principais características do SE868 V2:

- GPS + GLONASS;
- A-GPS;
- Ultra low power consumption;
- Jamming Rejection;
- Data logging;
- 165 Sensitivity.



Participe do Fórum Técnico da Telit

- Navegue na 1ª plataforma aberta de comunicação que atende a todos os mercados m2m;
- Tenha suporte direto e local no mundo todo;
- Faça parte do crescente mercado m2m e troque experiências.

www.telit.com/techforum

Telit® wireless solutions

Making machines talk.®

www.telit.com | www.telit.com/ebook | www.telit.com/facebook | www.telit.com/twitter

*Original size

BeagleBone Black

O BeagleBone Black é um computador de arquitetura aberta de 1 GHz, pronto para uso, que está disponível em BeagleBoard.org - uma comunidade iniciada por algumas pessoas interessadas em criar dispositivos incorporados(embedded), abertos e avançados.

Jason Kridner
Gerente de arquitetura de software da Texas Instruments

Este artigo é baseado em documentação de Jason Kridner, gerente de arquitetura de software da Texas Instruments. Foi escrito para aqueles desenvolvedores que costumeiramente possuem diversas placas de avaliação e *kits* para desenvolvimentos e com isto, podem rapidamente implementar suas ideias de novos produtos, ganhando um tempo precioso para o lançamento no mercado.

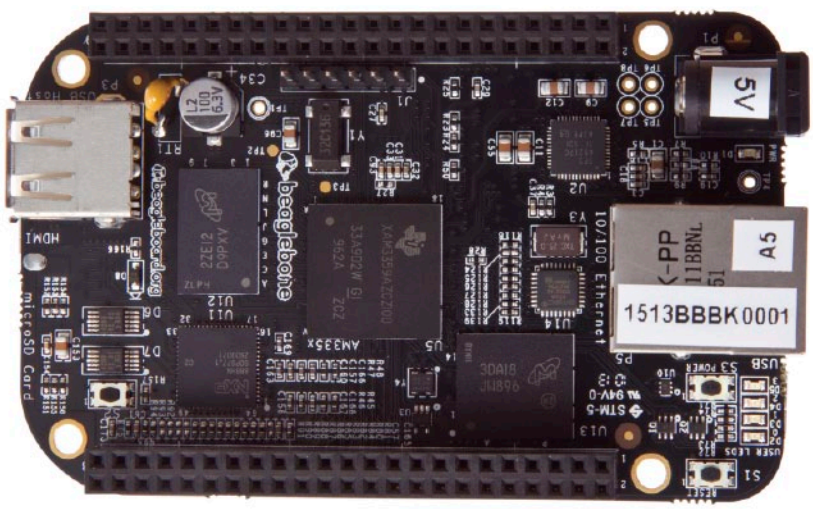
Há um ano, na edição Nº 462, a revista Saber Eletrônica publicou a matéria "BeagleBone: Placa de desenvolvimento de baixo custo" apresentando esta plataforma de prototipagem *open source* de hardware aos desenvolvedores de língua portuguesa, para criarem projetos inovadores. O sucesso foi tão grande que, em pouco mais de um mês, tivemos mais de 400.000 *downloads* desta edição em nosso portal. Sua aplicação é adequada para rede de robôs autônomos sem fio, kits de educação eletrônica, sinalização digital inteligente, dispositivos de jogos, automação residencial e muito mais. Veja a **figura 1**.

A BeagleBone Black é a proposta de última geração do BeagleBoard.org, que torna mais fácil a inovação para os desenvolvedores de todos os níveis de habilidade. Uma das melhores coisas a respeito do BeagleBone Black é a experiência imediata. Os desenvolvedores têm tudo que precisam para tirar a placa da caixa e começarem a desenvolver em menos de cinco minutos.

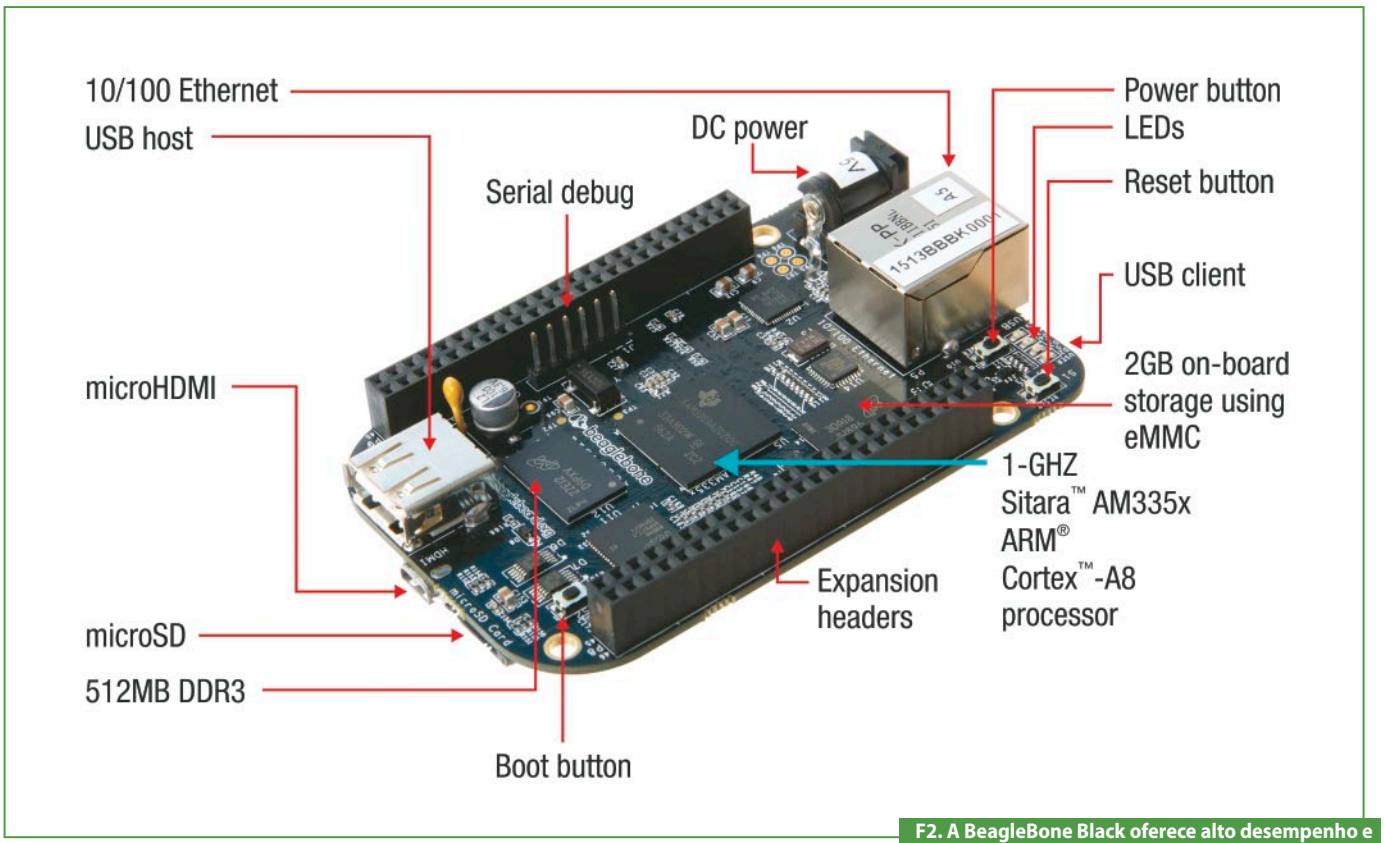
Podemos simplesmente conectar a placa no computador por meio do cabo USB (incluído na caixa) e começar a desenvolver usando o navegador do Google Chrome.

Depois que a BeagleBone Black for conectada, o PC reconhecerá a placa e iniciará o processo com uma interface de desenvolvimento.

Os usuários com experiência poderão usar o cliente **ssh** baseado na Web para efetuar *logon* na placa e obter acesso a ferramentas de baixo nível imediatamente. Novos desenvolvedores podem seguir o tutorial no navegador para saber a respeito dos recursos da placa através da biblioteca do JavaScript, bem como exa-



F1. A BeagleBone Black, proposta de última geração do BeagleBone.org, torna fácil e divertida a inovação para desenvolvedores de todo os níveis de habilidade.



F2. A BeagleBone Black oferece alto desempenho e diversas opções de conectividade.

minar a biblioteca para desenvolver uma compreensão mais profunda dos sistemas Linux *embedded* .

Depois que obter êxito ao conectar novos hardwares de computação física para entender e controlar o mundo em volta, poderão recortar e colar exemplos no IDE baseado na Web e em programas de arrastar e colar na pasta de execução automática.

É rápido

A BeagleBone Black quebra os limites de velocidade dos computadores BeagleBoard antigos e executa duas vezes mais rápido a velocidade do concorrente mais próximo, graças ao poder do processador Sitara™ AM335x ARM® Cortex™-A8 da Texas Instruments (TI).

Oferece cerca de 2.000 Dhrystone MIPS a 1 GHz, e além de processar de forma mais rápida, apresenta MMC (eMMC) incorporado de 8 bits *on-board* para um armazenamento mais rápido e econômico.

A placa também apresenta 512 megabytes de RAM DDR3L de baixo consumo, dobrando o tamanho e a velocidade da memória volátil, e garantindo a execução mais rápida do software.

Fácil conexão

Interfaces periféricas de alta velocidade como USB, Ethernet e HDMI na BeagleBone Black, do tamanho de um cartão de crédito, permitem praticamente que qualquer dispositivo periférico seja conectado a esses computadores rápidos de baixo consumo.

As interfaces de usuários aprimoradas facilitam a conexão com dispositivos como um teclado, *mouse ou* uma tela LCD HD. Observe a **figura 2**.

A BeagleBone Black oferece alto desempenho e diversas opções de conectividade. Além dos vários dispositivos periféricos em circulação que são compatíveis com as interfaces da BeagleBone Black, uma variedade de placas de plug-in denominadas "capes" estão disponíveis para a comunidade.

As *capes* podem ser adicionadas ao sistema, conectando uma ou mais capes em cabeçotes de expansão da placa.

Até quatro capes podem ser empilhadas na parte superior para permitir que os fabricantes estendam a funcionalidade da placa e criem uma variedade ainda maior de projetos inovadores.

Os desenvolvedores podem criar protótipos dos sistemas com as impressoras 3D, um controlador de iluminação DMX, um contador Geiger, um submarino telerrobótico, telas de toque LCD, e muito mais, sem gastar tempo demasiado e energia ao integrar esses dispositivos periféricos.

Essas capes têm fornecido projetos que são pura diversão, como uma câmera com um bigode, luzes de LED e sons, computadores pequenos com sensores que cabem na palma da mão e fantasias de super-heróis em tempo real.

Elas também forneceram projetos profissionais, como as impressoras 3D, robôs autônomos subaquáticos, aeronaves teleguiadas, sinalização digital inteligente, domótica e muito mais.

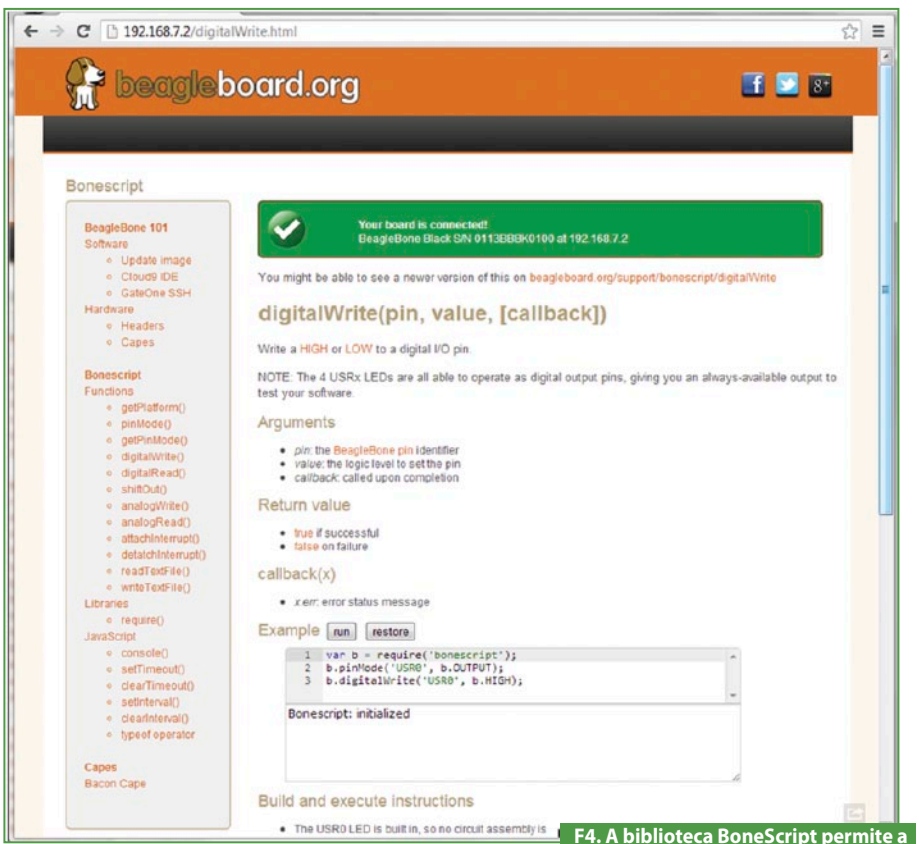
Mais de 30 capes estão disponíveis hoje e muitas mais estarão disponíveis no futuro. Muitas capes estão disponíveis para expandir a funcionalidade do BeagleBone Black. Atente para a **figura 3**.

Código-fonte aberto

Um benefício adicional do BeagleBone Black é que ele realmente oferece hardware e software com código-fonte aberto.



F3. Muitas "capes" estão disponíveis para expandir a sua funcionalidade.



F4. A biblioteca BoneScript permite a simplicidade com o Arduíno.

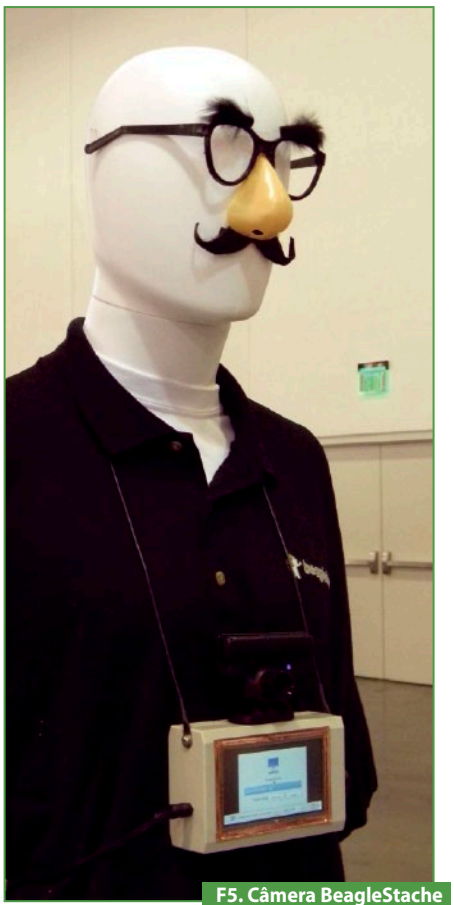
Todos os componentes da placa, como o processador Sitara AM335x da TI, estão disponíveis comercialmente, mesmo em pequenas quantidades. Isso permite aos desenvolvedores irem além da criação de protótipos e para o Kickstarter.

Para acelerar o desenvolvimento e dar novo ânimo ao processo de inovação, o BeagleBone Black vem pré-carregado com a distribuição Ångström Linux e o IDE Cloud9 - um ambiente de desenvolvimento *online* para aplicativos Javascript baseados em Node.js, bem como HTML, CSS, PHP, Java, Ruby e outras 23 linguagens - em um eMMC.

Isso também libera o *slot* do cartão microSD da placa para o armazenamento adicional.

O software Linux foi otimizado, permitindo que até os novos usuários do Linux incorporado desenvolvam soluções criativas.

Com um ecossistema que inclui livre acesso à documentação, código de exemplo e suporte recente para kernel Linux



F5. Câmera BeagleStache coloca bigode na pessoa.



F6. Ajuda a regular a temperatura da cerveja no projeto BeagleBone Beer.

para outras distribuições, como Ubuntu, Android™ e Fedora, o BeagleBone Black permite que os usuários com experiência criem protótipos funcionais do sistema mais rapidamente e forneçam produtos inovadores para o mercado em pouco tempo.

O suporte está disponível nas comunidades TI, Linaro e Ubuntu e Yocto Project™.

Devido à flexibilidade do kernel e do *driver* do BeagleBone Black, os novos hardwares e drivers podem ser integrados rápida e perfeitamente. A biblioteca BoneScript - inicialmente criada para o BeagleBone original - também é compatível com o BeagleBone Black.

BoneScript é uma biblioteca baseada em node.js e otimizada para computação física no Linux incorporado com suporte para o BeagleBone Black. Ela usa funções como Arduino escritas em JavaScript para simplificar tarefas de computação física.

A biblioteca BoneScript permite que os desenvolvedores aproveitem totalmente o potencial do processador Sitara AM335x de 1 GHz e a funcionalidade de alto nível oferecida pelo Linux, enquanto simplifica e documenta a funcionalidade complexa do programador.

O recurso de mensagens oferecido pela biblioteca node.js socket.io permite que os programas com JavaScript executados no navegador utilizem as funções da biblioteca BoneScript, oferecendo ambientes de tutoriais interativos para conhecer a biblioteca e como conectar vários componentes de hardware de computação física. Acompanhe na **figura 4.**

A biblioteca BoneScript permite simplicidade como o Arduino. Além disso, o setor de TI criou o site **www.arowboat.org** para os desenvolvedores das plataformas do BeagleBoard.org e processadores ARM da TI.

Os recursos do *site* se estendem aos recursos Android™, incluindo o código-fonte compartilhado.

Com o Android, os desenvolvedores podem executar jogos, como o Fruit Ninja e o Angry Birds, bem como outros aplicativos Android.

Comunidade do código-fonte aberto do BeagleBoard.org

O BeagleBoard.org é a chave para desbloquear todo o potencial do BeagleBone Black. Trata-se de uma comunidade de código-fonte aberto em grande expansão que torna fácil e divertido o processo de inovação e desenvolvimento, e algo de que os fabricantes do mundo todo querem fazer parte.

Qualquer pessoa que deseje interagir com outros desenvolvedores para aprender, responder a perguntas e compartilhar ideias pode participar utilizando as mentes brilhantes e contribuições dos desenvolvedores do código-fonte aberto.

Há fóruns para desenvolvedores de todos os níveis de habilidade e experiência, desde estudantes até desenvolvedores profissionais. Verifique os fóruns para ver se alguém já respondeu à sua pergunta. Há também mais de 300 projetos registrados pelos desenvolvedores no beagleboard.org/project, muitos dos quais são projetos de código-fonte aberto direcionados para o BeagleBone Black.

Os desenvolvedores estão aceitando contribuições para expandir ou aprimorar seus projetos.

Novos desenvolvedores podem descobrir informações de contatos desses desenvolvedores por meio da página de registro de projetos e participando dos projetos existentes que os estimulam.

Projetos inovadores nas áreas do BeagleBoard Black

A BeagleBone original estimula excelentes inovações, como o submarino OpenROV - um robô de exploração e aventura subaquática - e os Ninja Blocks - dispositivos pequenos que podem conectar, monitorar e controlar as portas, janelas e outros dispositivos em uma residência para permitir que ela se torne uma verdadeira "Internet das coisas".

Com maior desempenho, mais funcionalidades e menor preço que o BeagleBone original, a BeagleBone Black também permitirá uma ótima variedade de desenvolvedores.

Muitos projetos baseados no BeagleBone Black já foram desenvolvidos. O primeiro desses é a câmera BeagleStache. A câmera captura a imagem de uma pessoa e adiciona um lindo bigode.

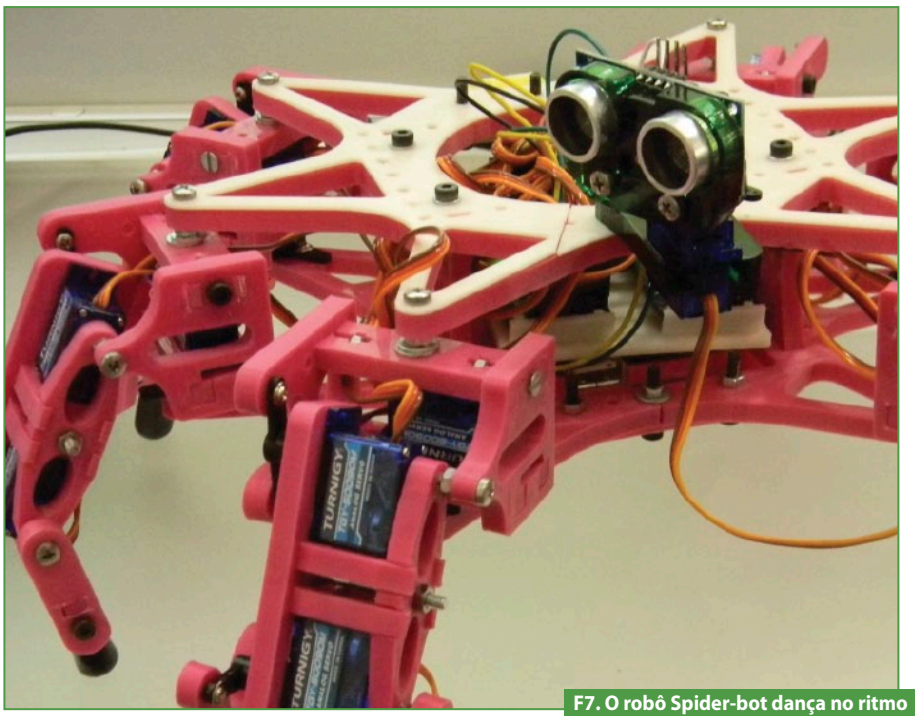
A alegria normalmente toma conta! **Figura 5.**

A BeagleBone Black ativa a câmera BeagleStache e coloca um lindo bigode na pessoa.

A demonstração do BeagleBone Beer ajuda a produção de cerveja, controlando o trocador de calor e a bomba de água para manter a temperatura constante durante o processo de fermentação. É necessário manter essa temperatura constante durante a fermentação para evitar que surjam sabores indesejados na cerveja.

Para manter a temperatura constante, uma bobina de metal por onde a água correrá é inserida na cerveja. A água corrente é envolvida por uma troca de calor a fim de refrigerar a água, conforme ela circula no sistema. O calor é removido da cerveja por meio da bobina e, em seguida, é removido da bobina através do trocador de calor de ar para líquido.

Todo o sistema é controlado pelo BeagleBone Black, que mede a temperatura da cerveja, controla o trocador de calor e a bomba de água. Os dados são conectados ao banco de dados MySQL para que a temperatura possa ser acompanhada "online".



F7. O robô Spider-bot dança no ritmo graças ao BeogleBone Black.

A temperatura desejada e as substituições manuais também podem ser controladas "online" por meio do servidor da Web instalado no BeagleBone Black. Veja na **figura 6.**

O BeagleBone Black ajuda a regular a temperatura da cerveja no projeto do BeagleBone Beer.

Outra iniciativa do projeto do BeagleBone Black é o robô SpiderBot fabricado com uma impressora 3D baseada no BeagleBone.

Esta impressora 3D foi criada usando a cape BeBoPr, que oferece todas as E/S (I/O) necessárias para controlar os componentes mecânicos da impressora 3D Mendel/Reprap. O BeagleBone Black oferece a velocidade para aprimorar as rotinas de movimento da impressora, que cria todos os componentes do SpiderBot. Depois de montado, o SpiderBot poderá dançar em qualquer ritmo. Observe a **figura 7**.

O robô SpiderBot dança com ritmo graças ao BeagleBone Black. Com o crescimento da popularidade das impressoras 3D, é provável que muito mais impressoras 3D sejam fornecidas pelo BeagleBone Black no futuro.

Uma desvantagem ao criar sua própria impressora 3D, até hoje, é que você precisa ter um *laptop* ou outro computador dedicado à impressora, uma vez que ela consome muitos recursos. O BeagleBone Black, que oferece 1 GHz de desempenho de processamento e 512 MB de memória DDR, permite que os projetos sejam processados *on-board* sem a necessidade de outro computador.

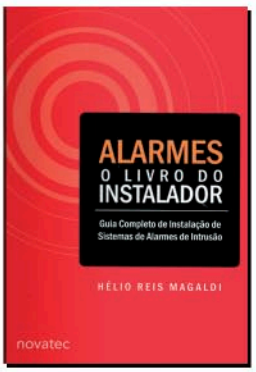
Ao conectar o BeagleBone Black a um BeBoPr ou à placa de plug-in cape Replicape, os desenvolvedores podem criar de forma rápida e fácil suas próprias estações da impressora 3D. O co-processador gráfico 3D integrado permite que a placa forneça perspectivas dinâmicas de pré-visualização.

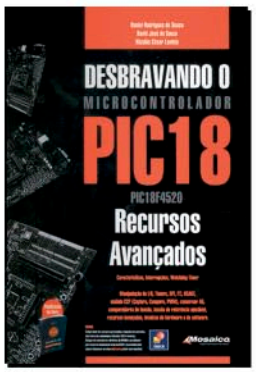
Uma vez que a BeagleBone Black tem Ethernet, a placa também poderá interagir de forma fácil e direta com os servidores Web, como o Thingiverse, ou com redes de amigos no trabalho para compartilhar projetos. Esses estão entre os primeiros projetos a serem desenvolvidos no BeagleBone Black. Falta conhecer as incríveis inovações que serão criadas nessa plataforma.

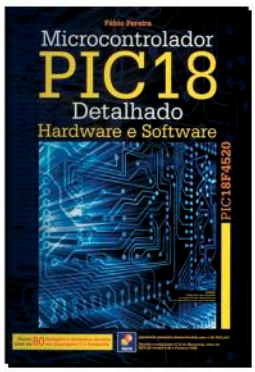
A BeagleBone Black já está à venda no mercado e mais de mil são enviadas diariamente para os clientes. Se deseja saber mais sobre a nova BeagleBone Black e tudo que pode ser feito, visite o site **www.beagleboard.org** para obter as informações mais recentes.

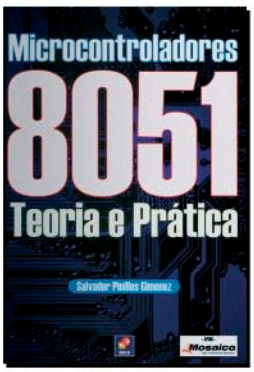
novasaber
www.novasaber.com.br

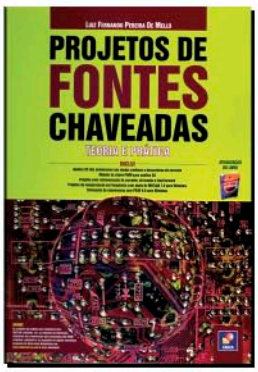
Sua loja de livros técnicos na internet
Promoções especiais e brindes



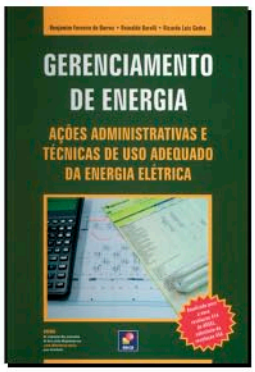


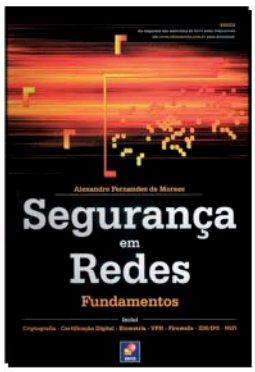


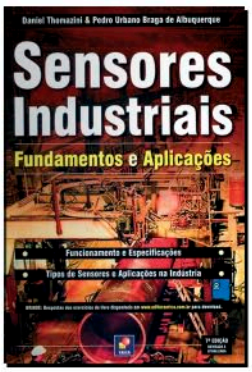


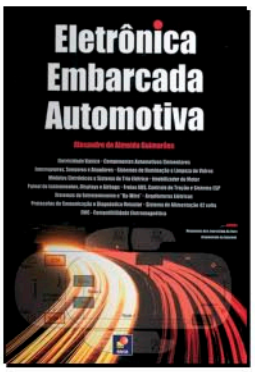


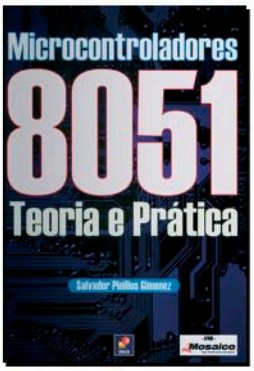


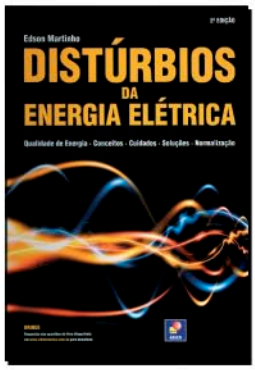


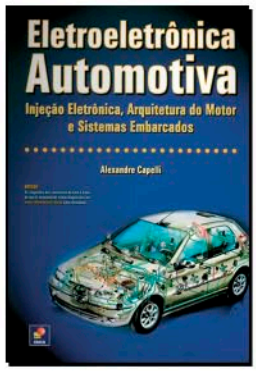












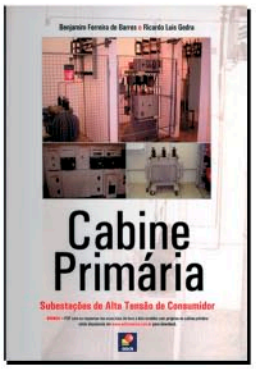














Parte Final

Aplicando o MOSFET
de forma a reduzir indutâncias e capacitâncias parasitas em dispositivos eletrônicos

Este artigo dá continuidade ao desenvolvimento da análise do MOSFET abordando suas principais características em diversas situações. Além disso, ele desvenda as principais causas e natureza do problema abordado, possibilitando a prevenção e meios de evitá-lo.

Tiago Almeida de Oliveira
Mário Marcos de Brito Horta
Arlete Vieira da Silva

Resultados e Discussão

Nesta discussão foram enfatizados os efeitos da indutância parasita em circuitos lógicos digitais. Assim, supondo-se que temos o circuito da **figura 1** onde há um inversor e um longo caminho na conexão entre a saída v_o e o dreno do MOSFET – **figura 1a**. Dessa forma, esta conexão é grande o suficiente para ser modelado por um indutor conforme mostra a **figura 1b** e ter-se seu circuito elétrico equivalente representado na **figura 1c**.

Então, supondo-se uma entrada em degrau 0 – Vs neste circuito no instante $t_o = 0\ s$, em que o indutor estaria carregado e como a chave está aberta não haveria meios de se descarregar a energia armazenada no indutor e se em algum momento esta chave fechasse (a entrada retornasse a *0 V*), o circuito digital poderia ser seriamente danificado pela descarga desta energia armazenada.

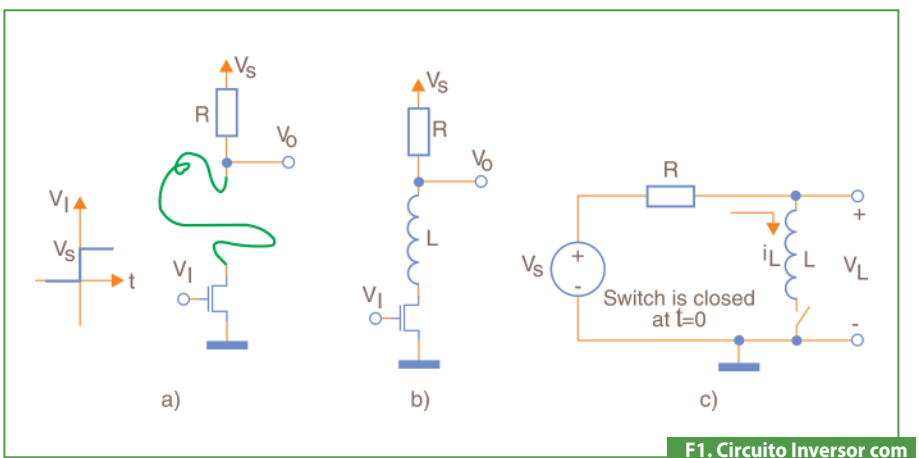
Analisando a figura 1 percebe-se que se deve, em circuitos lógicos digitais, evitar conexões que possam ocasionar indutâncias parasitas, sob pena de danificar o MOSFET com Forças Eletromotrizes Induzidas.

Equacionando delays em chaveamento e escolhendo o MOSFET correto para frequência de operação

O principal objetivo deste tópico foi demonstrar os parâmetros que envolvem os *delays* (atrasos de propagação) em chaveamentos com MOSFET e chegar aos principais fundamentos que devem ser observados em projeto a fim de se minimizar ao máximo os fenômenos que ocasionam atrasos nestas comutações, e se escolher o MOSFET correto para a frequência de operação de forma que os atrasos de propagação sejam desprezíveis.

Assim, retomando o exemplo de discussão: dois inversores em cascata na figura 6 (apresentada no outro artigo). Deve-se, então calcular o atraso de propagação t_{pd}, *0→1* (relativo ao delay nos terminais de saída de um inversor quando em seus terminais há uma subida dos níveis lógicos de 0 para 1) e t_{pd}, *0→1* (relativo ao delay nos terminais de saída de um inversor quando em seus terminais há uma descida dos níveis lógicos de 1 para 0).

O atraso de propagação t_{pd} resulta de uma quantidade finita de tempo em que nos terminais de saída demora entre



F1. Circuito Inversor com Indutância parasita.

um nível de tensão lógico e o outro. E a transição demorada entre estes níveis é atribuída aos efeitos da constante de tempo RC. Portanto, a análise deste circuito inversor se dá em duas situações: quando é aplicada nos terminais de entrada uma tensão $v_{IN\ 1}$ maior ou igual a v_r (tensão limiar, que é a diferença de potencial mínima aplicada na porta do MOSFET Intensificação para que haja uma condução entre a Fonte e o Dreno) e quando $v_{IN\ 1}$ é menor que v_r.

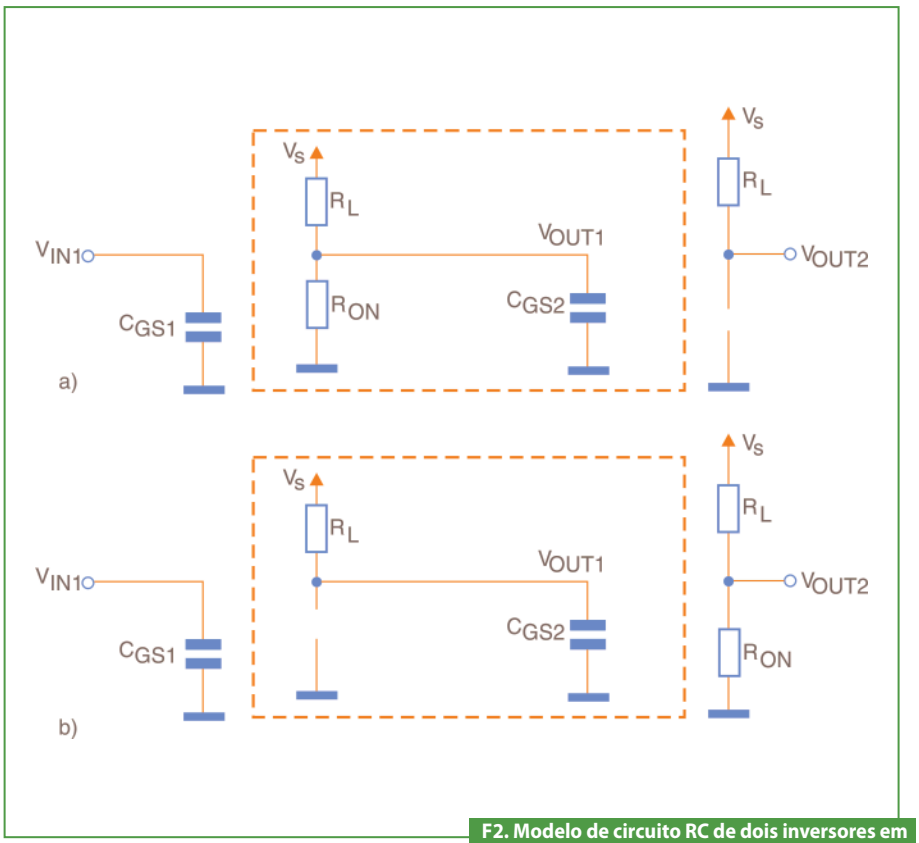
Assim, na primeira situação tem-se o primeiro inversor em seu estado ligado e na saída $v_{OUT\ 1}$ uma tensão referente ao nível lógico 0, e na segunda situação tem-se o primeiro inversor em seu estado desligado e na saída $v_{OUT\ 1}$ uma tensão referente ao nível lógico 1.

Os circuitos RC equivalentes destas duas situações estão representados na **figura 2**, na qual está incluído um resistor de carga R_L e o resistor R_{ON} - que é uma representação da pequena resistência relativa entre o Dreno e a Fonte, quando o MOSFET está em seu estado Ligado, uma fonte V_S e um modelamento da capacitância C_{GS} na porta dos inversores.

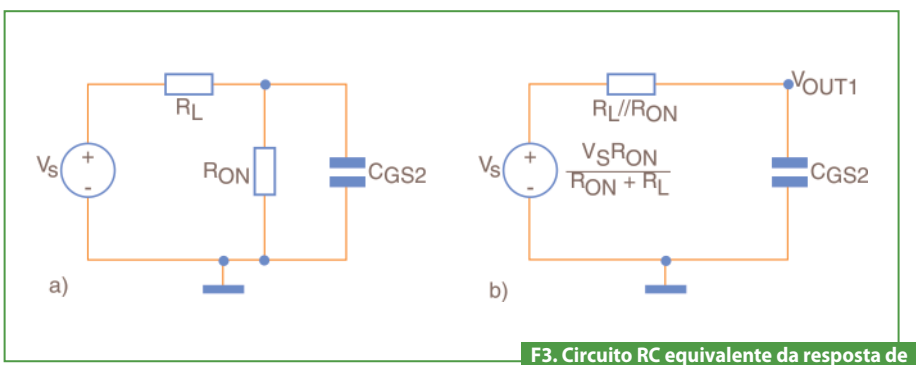
Desta forma, para que o dado circuito tenha um comportamento esperado, duas condições devem ser satisfeitas. A primeira é que $R_{ON} >> R_L$ para que v_{OUT1} seja um valor pequeno o suficiente para que quando o inversor estiver em seu estado ligado, ele assuma o estado lógico 0 (baixo), e a segunda é que a constante de tempo RC tem que ser muito menor que o período do chaveamento para que não haja grandes atrasos de propagação.

Assim, ao se enfatizar na primeira situação da **figura 2,** cujo $v_{IN\ 1} \geq v_r$, no circuito dentro da caixa pontilhada desta figura e em sua resposta $v_{OUT\ 1}$ tem-se o circuito equivalente da **figura 3** com os teoremas de Norton e Thevenin permitindo, portanto, analisar quantitativamente o problema como um circuito RC de primeira ordem.

Desta forma, continuando a análise, ao se considerar a segunda situação da figura 2, onde no $v_{IN\ 1} < v_r$ circuito dentro da caixa pontilhada desta figura e em sua resposta $v_{OUT\ 1}$ tem-se o circuito equivalente da **figura 4**. Portanto, pode-se fazer uma análise quantitativa como um circuito RC de primeira ordem.



F2. Modelo de circuito RC de dois inversores em cascata a) com vIN 1 ≥ vr e b) vIN 1 < vr.

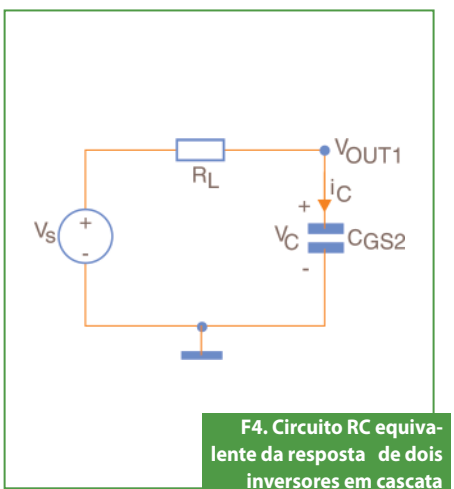


F3. Circuito RC equivalente da resposta de dois inversores em cascata quando.

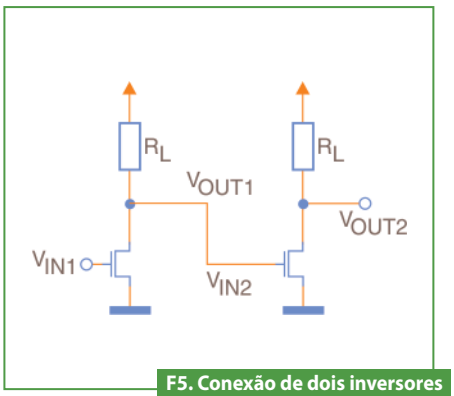
Calculando t_{pd}, 0→1

Este cálculo se aplica quando $v_{IN\ 1} \geq v_r$, tendo, portanto, seu circuito equivalente de acordo com a figura 3. E assume-se para o restante do cálculo que o nível de tensão lógico equivalente ao 0 máximo v_{OL} é 1volt e que o nível de tensão equivalente ao 1 mínimo v_{OH} é 4 volts, R_{on} é 1 kΩ, a tensão limiar v_T é 1 volt, o resistor de carga R_L é 10 kΩ e a tensão CC V_S é 5 volts.

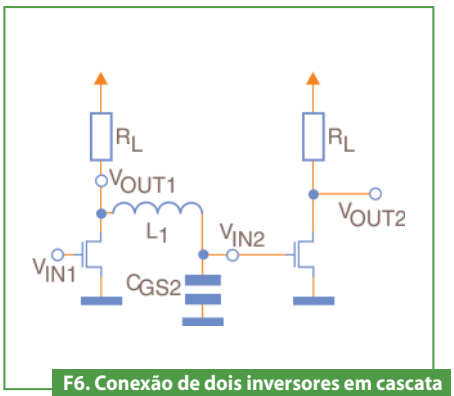
Assim, considerando este circuito em regime permanente, o capacitor C_{GS2} estará carregado com sua tensão em 5 V. Então, precisa-se calcular t_{pd}, $0 \rightarrow 1$ que é o tempo necessário para que a tensão



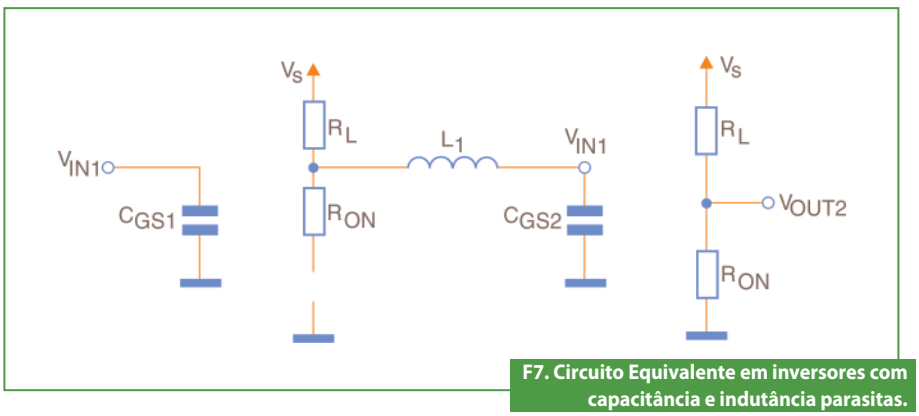
F4. Circuito RC equivalente da resposta de dois inversores em cascata quando vIN 1 < vr.



F5. Conexão de dois inversores em cascata.



F6. Conexão de dois inversores em cascata com Indutância e Capacitância Parasitas.



F7. Circuito Equivalente em inversores com capacitância e indutância parasitas.

caia de 5 para 1 volt. Assim, fazendo esta análise a partir da equação 9 (do artigo anterior) e a figura 3 (deste artigo) tem-se a seguinte equação:

$$vc(t)=V_{TH}+(V_S-V_{TH})e^{-t/(R_{TH}C_{GS2})}$$

Como o objetivo é saber o atraso de propagação t_{pd}, $0\rightarrow1$, a equação acima deve satisfazer a condição proposta na próxima equação.

$$V_{TH}+(V_S-V_{TH})e^{-t/(R_{TH}C_{GS2})}<1$$

Após isolar o t, resulta na equação:

$$t>-R_{TH}C_{GS2}\ln\left|\frac{1-V_{TH}}{V_S-V_{TH}}\right|$$

Como

$$R_L=10\ k\Omega \text{ e } R_{ON}=1k\ \Omega,$$

$$R_{TH}=\frac{10}{11}k\ \Omega,\ V_{TH}=\frac{V_S}{11}$$

Tem-se a equação abaixo.

$$t>-\frac{1000}{11}C_{GS2}\ln\left|\frac{3}{25}\right|$$

Agora, supondo-se que C_{GS2} = 100 *fF*, encontra-se a equação:

$$t>-\frac{10}{11}\cdot10^{3}\cdot100\cdot10^{-15}\cdot\ln\left(\frac{3}{25}\right)=0{,}1928\,ns$$

Assim, tem-se o cálculo e resultado do tempo de atraso de propagação t_{pd}, $0\rightarrow1$. t_{pd}, $0\rightarrow1 = 0{,}1928\ ns$

Calculando t_{pd}, $0\rightarrow1$

Este cálculo se aplica quando $v_{IN\,1} < v_T$, tendo, portanto, seu circuito equivalente de acordo com a **figura 4**. E, como assume-se que para o restante do cálculo o nível de tensão lógico equivalente ao 0 máximo v_{OL} é 1volt, e que o nível de tensão equivalente ao 1 mínimo v_{OH} é 4 volts, R_{ON} é 1 kΩ, a tensão limiar v_T é 1volt, o resistor de carga R_L é 10 kΩ e a tensão CC V_S é 5 volts.

Assim, quando a entrada $v_{IN\,1}$ vai para o nível lógico 0, o capacitor C_{GS2} já estava carregado com uma tensão V_{CO} que é determinada pela equação:

$$V_{CO}=\frac{V_S R_{ON}}{R_{ON}+R_L}=5/11\ V$$

O objetivo aqui foi verificar o tempo gasto para que a tensão no capacitor se eleve até V_{OH} = 4 volts. Assim, novamente utilizando a equação 9 do artigo anterior, o resultado está representado na seguinte equação.

$$vc(t)=Vs+(V_{CO}-V_S)e^{-t/(R_LC_{GS2})}$$

Logo, para esta equação satisfazer o objetivo, tem-se:

$$5-(50/11)e^{-t/R_LC_{GS2}}>4$$

Que após isolar o t, resulta em:

$$t>R_LC_{GS2}\ln\left|\frac{11}{50}\right|$$

Cujo resultado é representado por: $t > -10 \times 10^{3} \times 100 \times 10^{-15} \ln(11/50)$

Encontrando-se o valor de atraso de propagação: $t_{pd,1\rightarrow O} = 1{,}5141$ ns

Calculando t_{pd}

Segundo Argawal e Lang (2005), o atraso de propagação da porta t_{pd} é o maior valor entre os delays de subida e descida, sendo representado por: $t_{pd} = max(t_{pd,\,O\rightarrow1}, t_{pd,\,1\rightarrow O})$

Portanto, neste exemplo $t_{pd} = 1{,}5141ns$.

Após os cálculos de atraso de propagação, quando o nível lógico de entrada é alto e baixo, e posteriormente, calculando o maior delay entre estes se chegou a duas considerações.

A primeira consideração consiste em que o período de chaveamento T é o inverso de sua frequência f. Portanto, suponha-se que o máximo de delay tolerável seja de 10%. Assim, pode-se mensurar a máxima frequência de processamento que este MOSFET pode ser submetido, de acordo com a equação: $0{,}1T > t_{PD} = 1{,}5141 \times 10^{-9}\ s$

Sintetizando esta equação tem-se: $T > 0{,}15141ns$. Portanto: $f_{max} \approx 6{,}6\ GHz$

Esta frequência é aplicável à maioria das frequências utilizadas na atualidade.

A segunda consideração se faz ao verificar o tempo de atraso de propagação, onde se conclui que $t_{PD} \approx R_L\, C_{GS\,2}$. Sendo, $XT > t_{pd} \approx R_L\, C_{GS}$.

Pode-se entender que:

$$C_{GS(\max)} \simeq \frac{XT}{R_L}$$

Portanto, a equação abaixo resulta em uma função onde se pode escolher o MOSFET de acordo com frequência de processamento adequada e por meio da capacitância $C_{GS\,2}$ que também é especificada em Folha de Dados do fabricante.

$$C_{GS(\max)} \equiv \frac{X}{fR_L}$$

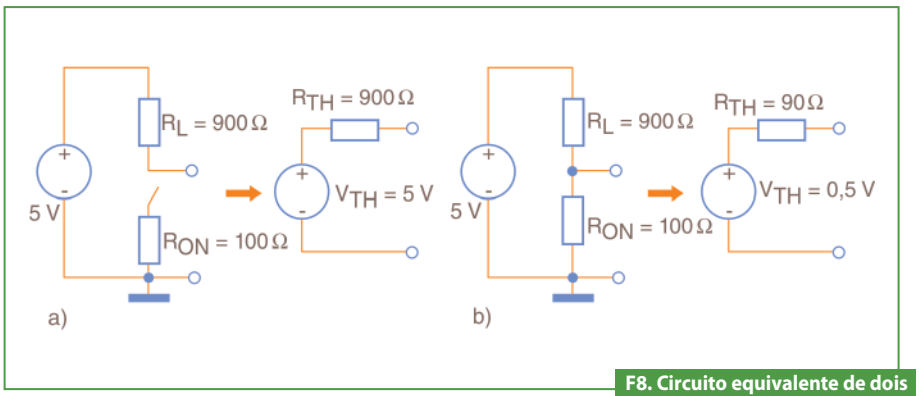
Onde $C_{GS\,(MAX)}$ é a capacitância máxima aceitável, X é a tolerância máxima de delay, f é a frequência de chaveamento e R_L é a resistência da carga.

A importância da expressão é grande, pois pode auxiliar qual MOSFET deve ser escolhido de acordo com sua frequência de trabalho.

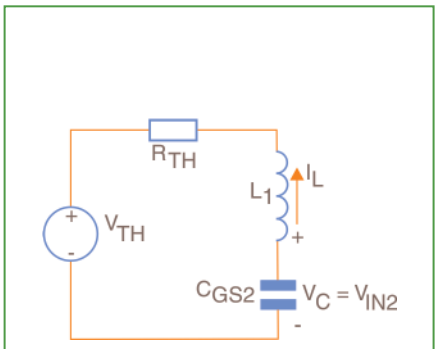
Equacionando os efeitos de circuitos de 2ª ordem em circuitos lógicos

O objetivo deste tópico foi demonstrar os efeitos de sistemas de 2ª ordem em circuitos lógicos, enfatizando a importância de se prevenir este fenômeno. Assim, a Capacitância e Indutância Parasitas em Chaveamentos com MOSFET, e o exemplo de dois inversores em cascata representado na **figura 5**, supõe-se, então, que a capacitância de entrada C_{GS} passa a ser significativa neste exemplo e que na ligação entre a saída do primeiro inversor e a entrada do segundo inversor seja suficiente para se considerar uma indutância parasita.

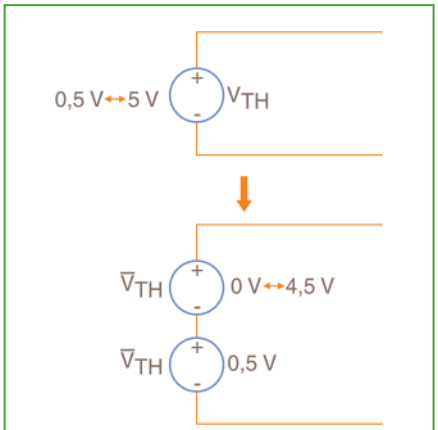
Nessa situação tem-se, portanto, uma Indutância e Capacitância Parasitas, fazendo com que o circuito se comporte como um circuito de segunda ordem.



F8. Circuito equivalente de dois inversores em cascata.



F9. Circuito equivalente de dois inversores em cascata.



F10. Divisão de VTH em duas fontes.

A **figura 6** ilustra os inversores com capacitância e indutância parasitas enquanto que a **figura 7** mostra o circuito elétrico equivalente nesta situação.

Assim, para a figura 7, se tem os seguintes valores:

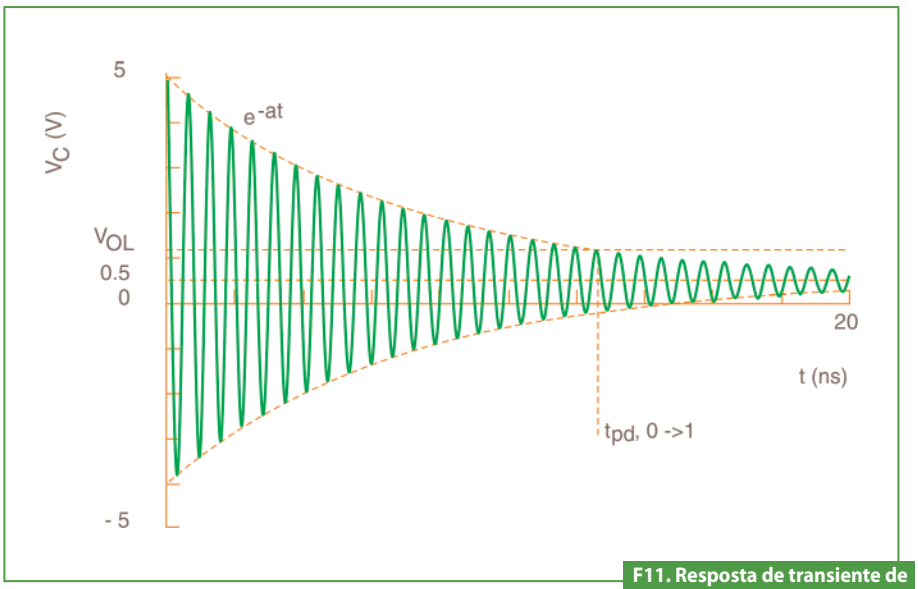
$R_L = 900\ \Omega$
$R_{ON} = 100\ \Omega$
$V_S = 5\ V$
$C_{GS\,2} = 0{,}1\ pF$
$L_1 = 100\ nH$
$vc = vin2$

Supõe-se uma entrada na forma de uma onda quadrada entre 0 e 5 V. Têm-se, então, dois circuitos elétricos equivalentes: circuito elétrico relativo ao transiente de descida (entrada em 0 V) e o relativo ao tempo de subida (entrada em 5 V). Desta forma, para a primeira situação espera-se um circuito equivalente semelhante ao da **figura 8a** e para o segundo caso espera-se um circuito equivalente da **figura 8b**.

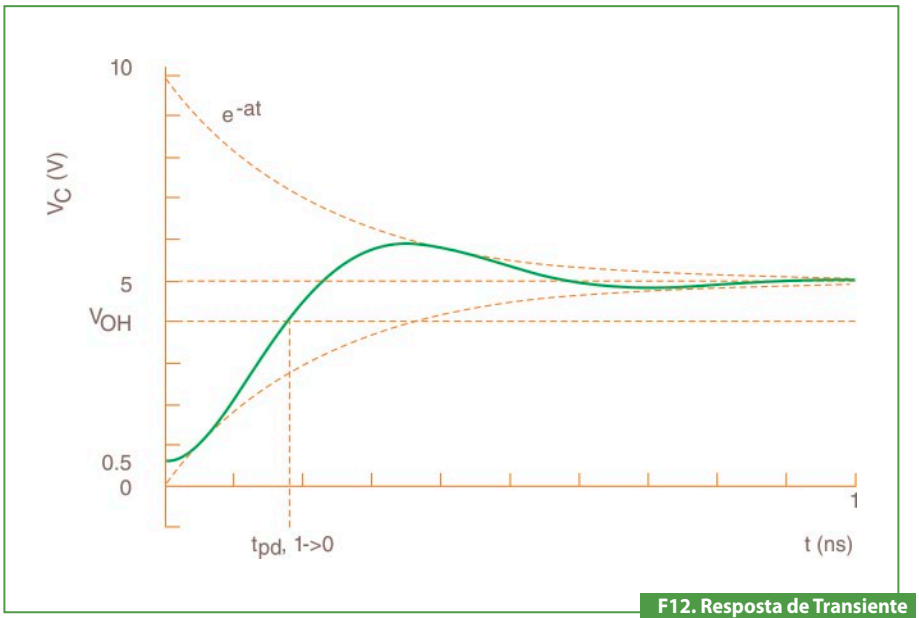
Assim sendo, para as duas situações da figura 8 têm-se dois circuitos equivalentes de Thevenin distintos. Contudo, para os dois casos tem-se um modelamento de circuito semelhante ao da **figura 9**, que representa um circuito RLC de segunda ordem. Portanto, como um circuito que possui duas fontes de armazenamento de energia, um indutor e um capacitor, deve ser analisado como um circuito de segunda ordem.

As duas complicações que o exemplo da figura apresenta é que, primeiramente, apresenta valores de R_{TH} diferentes para valores de transiente de subida e de descida e, em segundo lugar, também apresenta valores de V_{TH} não variando para 0 V, mas 0,5V.

Para simplificar os cálculos, pode-se dividir V_{TH} em duas partes. Como V_{TH} varia entre 0,5 V e 5 V, pode-se dizer que em V_{TH} tem uma parte constante que permanece em 0,5 V e outra que varia entre 0 e 4,5 V. O motivo que torna possível esta divisão é que o circuito da figura é linear. Assim, chama-se a primeira de V_{TH} que permanece em 0,5V de $-V_{TH}$ e a parte que varia de $\sim V_{TH}$. Esta divisão é ilustrada na **figura 10**.



F11. Resposta de transiente de descida com Repique.



F12. Resposta de Transiente de Subida.

Transiente de descida

Nesta situação, tem-se uma resposta natural de um circuito de segunda ordem onde se admite que V_{TH} permaneceu 5 V por um longo tempo, desde que o capacitor e o indutor, respectivamente, se comportam como um circuito aberto e um curto-circuito depois de um longo período de tempo e a saída *vc* é 5 V e *iL* = 0 A. Portanto, para a componente variante de V_{TH} tem-se as equações a seguir:

$$\tilde{vc}(0)=vc(0)-\tilde{vc}=5.0V-0.5V=4.5V$$
$$\tilde{iL}(0)=iL(0)-\tilde{iL}=0A-0A=0A$$

Assim, também se podem determinar os outros parâmetros para definir o comportamento da resposta *vc* do circuito, que será subamortecido, superamortecido ou criticamente amortecido através das próximas equações.

$$\alpha=\frac{R_{TH}}{2L_1}=4,5\,x\,10^{8}\,rad/s$$
$$\omega_0=\frac{1}{\sqrt{L_1 C_{GS2}}}=1,0\,x\,10^{10}\,rad/s$$

$$\omega_d=\sqrt{\omega_0^2-\alpha^{s2}}=0,999\,x\,10^{10}\,rad/s$$
$$Q=\frac{\omega_0}{2\alpha}=11$$

Como $\alpha<\omega_0$, o circuito é subamortecido e, então, a resposta devido a componente variante de V_{TH}, ~*vc* e ~*iL* terá a seguinte resposta:

$$\tilde{vc}(t)=4,5\,e^{-(4,5x10^{10}t)}\cos(0,999\,x\,10^{10}t-0,045)V$$
$$\tilde{iL}(t)=4,5\,x\,10^{-3}e^{-(4,5x10^{8}t)}\,sen(0,999\,x\,10^{10}t)A$$

A resposta total *vc* do circuito, somando à componente variante e constante do circuito, é representada nos seguintes resultados e ilustrada na **figura 11**.

$$vc(t)=0,5\,V+4,5\,e^{-(4,5x10^{10}t)}\cos(0,999\,x\,10^{10}t-0,045)V$$
$$iL(t)=4,5\,x\,10^{-3}e^{-(4,5x10^{8}t)}\,sen(0,999\,x\,10^{10}t)A$$

Transiente de subida

Nesta situação, tem-se uma resposta de um circuito de segunda ordem onde se admite que V_{TH} permanece em 0,5 V por um longo tempo, desde que o capacitor e o indutor, respectivamente, se comportem como um circuito aberto e um curto-circuito depois de um longo período de tempo e a saída *vc* é 0,5 V e *iL* 0 A. Portanto, para a componente variante de V_{TH} tem-se como resultado:

$$\tilde{vc}(0)=vc(0)-\tilde{vc}=0,5V-0.5V=0V$$
$$\tilde{iL}(0)=iL(0)-\tilde{iL}=0A-0A=0A$$

Assim, também se podem determinar os outros parâmetros para definir o comportamento da resposta *vc* do circuito e será subamortecido, superamortecido ou criticamente amortecido.

$$V_0=\tilde{v_{TH}}=4,5\,V$$
$$\alpha=\frac{R_{TH}}{2L_1}=4,5\,x\,10^{9}\,rad/s$$
$$\omega_0=\frac{1}{\sqrt{L_1 C_{GS2}}}=1,0\,x\,10^{10}\,rad/s$$
$$\omega_d=\sqrt{\omega_0^2-\alpha^2}=8,9\,x\,10^{9}\,rad/s$$
$$Q=\frac{\omega_0}{2\alpha}=1.1$$

Como $\alpha<\omega_0$, o circuito é subamortecido e, então, a resposta devido a componente variante de V_{TH}, e ~*vc* ~*iL* terá a seguinte resposta:

$$\tilde{vc}(t)=4{,}5\left(1-1.1e^{-(4{,}5x10^{8}t)}\cos(8{,}9x10^{9}t-0{,}47)\right)V$$
$$\tilde{iL}(t)=5.1x10^{-3}e^{-(4{,}5x10^{8}t)}sen(8{,}9x10^{9}t)A$$

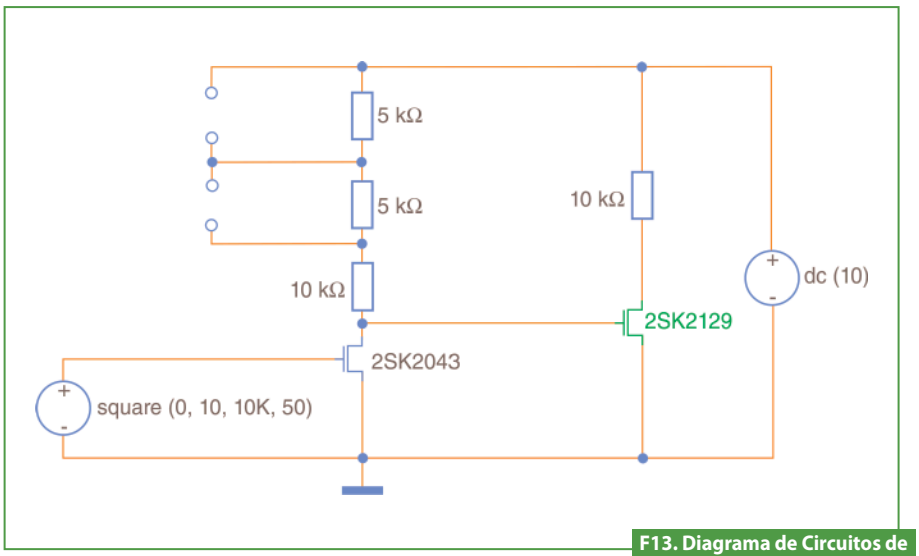
A resposta total *vc* do circuito, somando a componente variante e constante do circuito tem como resultado os dados a seguir, sendo ilustrada na **figura 12**.

$$vc(t)=0{,}5\,V+4{,}5\left(1-1.1e^{-(4{,}5x10^{10}t)}\cos(8{,}9x10^{9}t-0{,}47)\right)V$$
$$iL(t)=5.1x10^{-3}e^{-(4{,}5x10^{8}t)}sen(8{,}9x10^{9}12t)A$$

Após os cálculos de transientes de subida e de descida, verificou-se que os efeitos de circuitos de segunda ordem em circuitos lógicos podem ser muito prejudiciais. Pois, ao analisar a figura 11, percebe-se que os níveis lógicos de saída podem variar uma série de vezes entre 0 e 1 num mesmo período onde deveria haver estabilidade e o atraso de propagação também existe. Assim, têm-se dois sérios problemas: o atraso e o chamado repique, que é o efeito de resposta subamortecida na saída do circuito lógico.

Pode-se perceber também que a situação é mais crítica no transiente de descida. Mas isto é esperado, pois no circuito equivalente deste caso tem uma resistência equivalente R_{TH} dez vezes menor que o transiente de subida e como esta resistência é o elemento dissipativo da energia armazenada no indutor e capacitor. Ou seja, quanto menor esta resistência, maior será o efeito subamortecido e o valor de *Q* (que é o número de oscilações que ocorre no circuito antes da resposta se estabilizar) na saída *vc* do circuito.

Este valor de R_{TH} é alto, pois o ideal era que este valor fosse zero para se ter uma saída em 0 V nesta situação. O valor de R_{TH} no MOSFET 2SK2043 é de, no máximo, 4,3 Ω. Este no circuito acima seria desastroso, aumentando em muito o valor de *Q* e o efeito do subamortecimento. Assim, deve-se evitar ao máximo, capacitância e indutância parasitas em circuitos lógicos.



F13. Diagrama de Circuitos de Experimento prático.

Outra possível solução detectada é que em uma situação que fosse impossível se evitar este fenômeno seria a aplicação de filtros RC para se eliminar os efeitos da resposta subamortecida.

Teste prático: apurando o atraso de propagação

No dia 19/04/2013, no laboratório de Circuitos Elétricos do UNI-BH, foram realizados experimentos práticos para apurar o atraso de propagação (delay) em chaveamentos com MOSFET. Além disso, verificou-se a eficiência da equação 12, que pode ser usada no dimensionamento do MOSFET adequado de acordo com frequência de operação e a tolerância de delay aceitável.

Os materiais utilizados no experimento foram: 1 Transistor MOSFET 2SK2129; 1 Transistor MOSFET 2SK2043; 1 Resistor 10 kΩ; 2 Resistores 5 kΩ; 1 Osciloscópio TEKTRONIX; 1 Fonte Vcc; 1 Gerador de Sinais; 1 Protoboard; e 1 Multímetro FLUKE.

O presente experimento trata-se de dois inversores em cascata com cargas de 10 kΩ, 15 k Ω e 20 k Ω. Na entrada do primeiro inversor tem-se uma entrada em onda quadrada que varia entre 0 e 10 V. Tem-se, também uma fonte Vcc de 10 V e a capacitância de entrada do MOSFET 2SK2129 (do segundo inversor) é de *730 pF*. O diagrama deste circuito é demonstrado na **figura 13**.

Foram testadas cargas com valores de 10 kΩ, 15 kΩ e 20 kΩ a fim de se verificar os atrasos obtidos com cada uma delas. A **figura 14** mostra o circuito da figura 13 montado em laboratório.

O objetivo primordial desta prática consistiu em verificar a eficiência e viabilidade prática da equação 12. Assim, no primeiro cálculo foi verificada a frequência de operação no Transistor MOSFET para que se tenha um atraso de propagação de no máximo 10% do período de chaveamento. Desta forma, têm-se os seguintes valores:

$X = 0{,}1$
$C_{GS} = 730\ pF$
$R_L = 10\ k\Omega$

Realizando os cálculos por meio da equação 12 tem-se como resultado:

$$f=\frac{X}{C_{GS}R_L}=\frac{0{,}1}{730\,pF*10\,k\,\Omega}=13{,}7kHz$$

Assim, também se pode calcular a máxima frequência de operação para R_L = *15 kΩ* e R_L = 20 kΩ , que resultam respectivamente em: *f* (15 kΩ) ≈ 9,13 kHz; *f* (20 kΩ) ≈ 6,85 kHz

Analisando os resultados para uma carga R_L = 10 kΩ obteve-se as curvas das **figuras 15, 16, 17 e 18** relativas, respectivamente, as frequências de 5 kHz, 10 kHz, 15 kHz e 53 kHz. Nessas figuras, a curva na parte de cima do osciloscópio diz respeito à tensão de entrada, enquanto a de baixo diz respeito à curva de saída.

Pode-se observar o atraso de propagação progressivo de acordo com o aumento de frequência. Para cargas de 15 kΩ e 20

kΩ obteve-se curva semelhante à figura 17, com frequências de 10 kHz e 7,5 kHz, respectivamente.

Analisando os resultados obtidos confirmou-se a veracidade da equação 12, pois para frequência de 13,7 kHz esperava-se um atraso de 10% em relação ao período da onda de entrada, enquanto na figura 17, se apresentou uma saída relativa a uma frequência de 15 kHz com uma inclinação relativa ao atraso de propagação esperado.

Outras observações também são interessantes. O atraso de propagação progressivo evidenciou a capacitância parasita na entrada do MOSFET 2SK2129. E os resultados obtidos para cargas de 15 kΩ e 20 kΩ indicaram que o delay depende apenas da carga, pois a capacitância de entrada no MOSFET não varia.

Conclusão

Foram abordados aspectos e fenômenos que envolvem a utilização do MOSFET em chaveamentos de frequências diversas. E dentre estes fenômenos, se analisou, de uma forma profunda, a Capacitância e Indutância Parasitas nestas comutações. Investigou-se seus efeitos negativos através pesquisas bibliográficas e experimentos práticos, culminando-se em um modelamento matemático e em diagrama de circuitos elétricos que representaram o problema a fim de tratá-lo e de investigar suas soluções através da análise de circuitos RC, RL (ambos, circuitos de primeira ordem) e RLC (circuitos de segunda ordem).

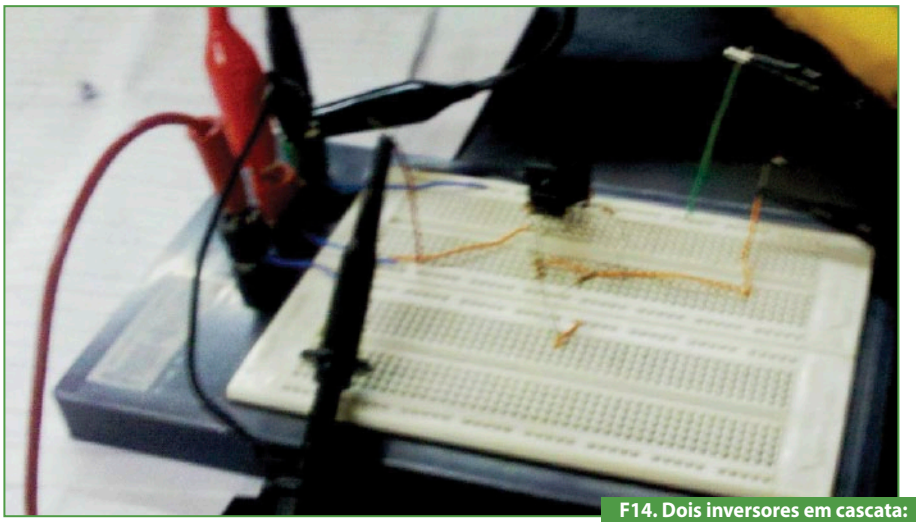
No que diz respeito à Capacitância Parasita, não há como retirá-la da entrada do transistor MOSFET, pois este transistor é de Efeito de Campo – FET, logo essa capacitância em sua entrada é um parâmetro fundamental para seu funcionamento. Assim, o que se pode fazer é conhecer os fundamentos que a envolvem para se escolher o MOSFET com capacitância de entrada adequada para determinada frequência de operação.

Esta equação foi muito útil, pois se conseguiu dimensionar o MOSFET adequado a partir da carga , R_L da frequência de operação f e da tolerância de atraso de propagação aceitável X. Assim, esta equação passou a ser um resultado relevante neste trabalho e para sua veracidade foram feitos experimentos práticos, onde se obteve resultados aceitáveis.

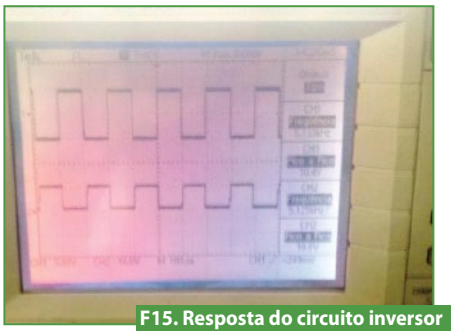
Já a Indutância Parasita pode ser minimizada de acordo com as conexões realizadas entre circuitos lógicos. Assim, foi demonstrado que há necessidade de se aperfeiçoar ao máximo estas conexões para se evitar a indutância parasita, pois esta pode danificar o circuito pela energia potencial magnética armazenada.

No caso em que se tem a Capacitância e Indutância Parasitas em um mesmo circuito lógico, o mesmo está sujeito a sofrer fenômenos de repique ocasionando erros nos níveis lógicos e atrasos de propagação. Deve-se, também, otimizar ao máximo as conexões de dispositivos eletrônicos para se inibir a ocorrência deste fenômeno. Mas, uma vez que não se consiga evitar, se devem procurar outras soluções e uma delas é a utilização de Filtros LC, onde se atenua sinais de repique com frequências superiores a de operação.

Portanto, conclui-se que conhecer os fenômenos que envolvem o uso do MOSFET em comutações é muito importante. Pois, a partir dos estudos e experimentos demonstrados neste trabalho constatou-se que, se não tratados os efeitos da Capacitância e Indutância Parasitas, o desempenho dos circuitos lógicos pode ser comprometido.



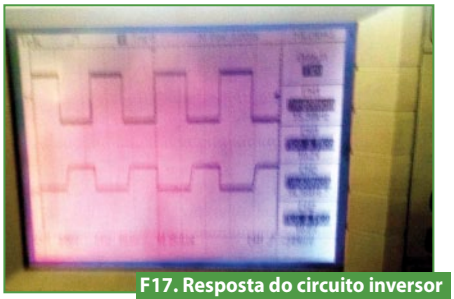
F14. Dois inversores em cascata: experimento prático.



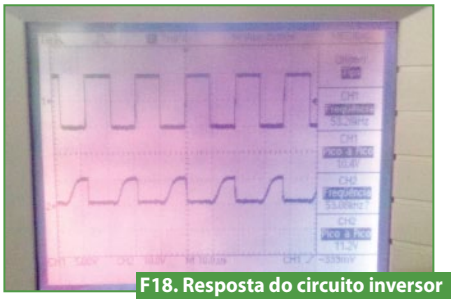
F15. Resposta do circuito inversor a uma frequência de 5 kHz.



F16. Resposta do circuito inversor a uma frequência de 10 kHz.



F17. Resposta do circuito inversor a uma frequência de 15 kHz.



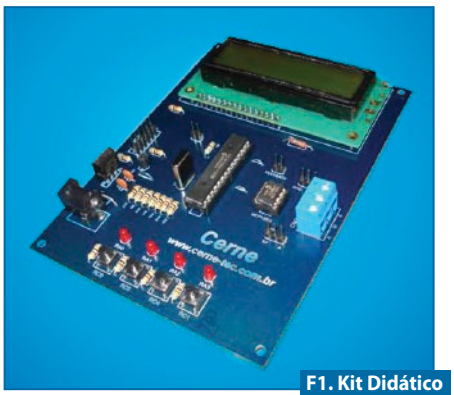
F18. Resposta do circuito inversor a uma frequência de 53 kHz.

Geração de Onda Senoidal com o DDS AD9835

Veja, neste artigo, a aplicação de um gerador de onda senoidal com o circuito integrado AD9835 a partir da tecnologia DDS.

Vitor Amadeu Souza
vitor@cerne-tec.com.br

Para demonstrar o funcionamento do experimento foi utilizado o *kit* didático Cerne DDS, que é mostrado na **figura 1**.



F1. Kit Didático Cerne DDS.

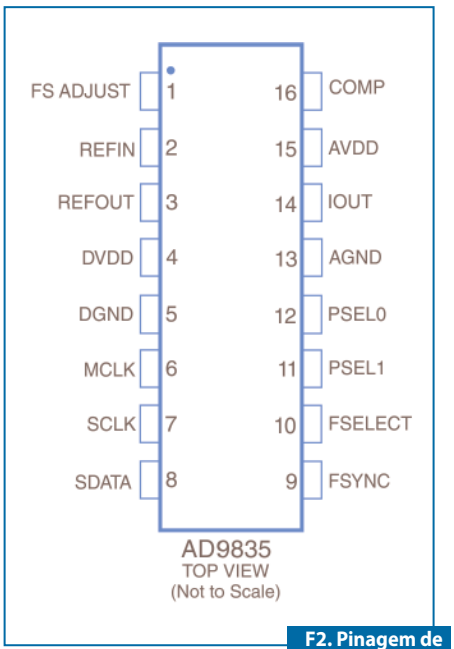
O DDS AD9835

Um DDS (*Direct Digital Synthesis*) corresponde a uma tecnologia de sintetizador de frequências usado para gerar sinais através de uma frequência de referência. Diversas aplicações podem ser utilizadas com ele, tais como geradores de sinal, osciladores locais, geradores de função, moduladores, sintetizadores de som e PLL (*Phase Locked Loop*). Diversos *chips* que estão disponíveis no mercado implementam esta tecnologia, porém neste artigo o modelo adotado é o AD9835 da Analog Devices.

Este componente permite gerar sinais senoidais entre 0 MHz e 10 MHz e possui uma porta de comunicação SPI de forma que um microcontrolador possa controlar o seu funcionamento. A pinagem deste componente é apresentada na **figura 2**. Suas principais características estão descritas na **tabela 1**.

Características
Pode gerar sinais senoidais de até 10 MHz
Alimentação de 5 V
Resolução de 10 bits
Faixa de operação de -40ºC a 85ºC
Encapsulamento de 16 pinos TSSOP

T1. Principais características.



F2. Pinagem de um AD9835.

Aplicações típicas que fazem uso deste componente estão presentes em geradores de função, onde a frequência de saída pode ser ajustada através de chaves seletoras, por exemplo. A **tabela 2** descreve o funcionamento da pinagem do AD9835.

O oscilador utilizado tem a aparência da **figura 3**, na qual diversas frequências poderão ser utilizadas até o limite de 50 MHz.



F3. Aspecto do oscilador com saída digital

Eles são alimentados normalmente em 5 V e possuem o pino de saída com a frequência especificada para o mesmo. Na experiência proposta neste artigo, a frequência usada foi de 10 MHz. A geração do sinal senoidal será proporcional ao *clock* de entrada, sendo cinco vezes menor. Ao usar um clock de 50 MHz, o AD9835 poderá gerar um sinal senoidal de até 10 MHz. No nosso caso que emprega uma frequência de entrada de 10 MHz, a frequência senoidal máxima será de 2 MHz.

Esquema elétrico

O hardware básico para o funcionamento do AD9835 pode ser visualizado na **figura 4**.

Os pinos que fazem a comunicação com o microcontrolador são os pinos SCLK, SDATA e CS (FSYNC). No pino IOUT, ou seja, no pino 14, teremos a saída do sinal senoidal onde poderemos acoplar um AOP (amplificador operacional) com ganho determinado para aumentar o sinal de saída. Os outros pinos serão adotados para alimentar o DDS e conectar resistores e capacitores que o mesmo precisa para funcionar. Acompanhe nas próximas figuras alguns sinais retirados em diversas frequências do sinal de saída do DDS através de um osciloscópio: a **figura 5** mostra um sinal de 1 MHz obtido na saída do DDS. Já a **figura 6** ilustra um sinal com frequência de 500 kHz.

A **figura 7** apresenta o hardware do microcontrolador que ficará conectado ao AD9835.

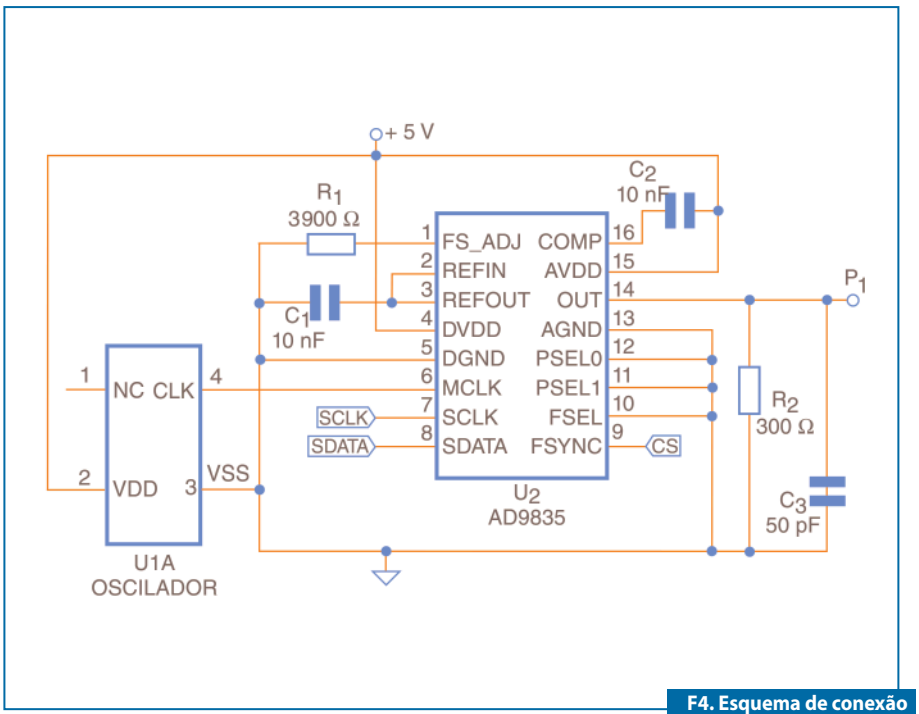
A ideia do exemplo proposto será de gerar duas frequências, neste caso de 500 kHz e 1 MHz de acordo com o botão que estiver pressionado (note que no esquema há dois botões). Para isso, assim que um dos botões for pressionado, será enviado um comando para o AD9835 de modo a ajustar sua frequência de saída.

Fluxograma

O fluxograma com o algoritmo para este experimento pode ser visto na **figura 8**.

Comandos do DDS

Conforme informado, a frequência máxima que o AD9835 irá gerar nesta aplicação será de 2 MHz, já que o clock utilizado no mesmo é de 10 MHz. Há um



F4. Esquema de conexão do AD9835.

Pino	Função
1 – FS ADJUST	Determinar a tensão de saída do DAC. Tipicamente, um resistor de 3,9 kΩ é ligado em série para GND.
2 – REFIN	Pino de entrada de referência. Tipicamente, este pino fica conectado ao pino REFOUT.
3 – REFOUT	Pino de saída de referência. Tipicamente, este pino fica conectado ao pino REFIN com um capacitor de 10 nF em série para GND.
4 – DVDD	Entrada de alimentação de 5 V com capacitor de 100 nF conectado a GND.
5 – DGND	Entrada de GND.
6 – Entrada de Clock	Através deste pino iremos conectar uma fonte de clock de até 50 MHz que determinará a máxima frequência de operação do DDS.
7 – SCLK	Entrada de clock da comunicação serial, onde cada bit é transmitido na borda de descida de SCLK.
8 – SDATA	Pino de entrada de dados.
9 – FSYNC	É o pino de seleção da comunicação, ou seja, sempre que quisermos transmitir uma informação deveremos deixá-lo em nível baixo.
10 – FSELECT	Entrada de seleção de frequência. Tipicamente este pino fica conectado a GND.
11 – PSEL1	Pino de seleção de frequência. Tipicamente este pino fica conectado a GND.
12 – PSEL0	Pino de seleção de frequência. Tipicamente este pino fica conectado a GND.
13 – AGND	Entrada de GND.
14 – IOUT	Saída de sinal senoidal. Como a saída é de corrente, devemos conectar um resistor tipicamente de 300 Ω e um capacitor de 50 pF a este pino - ambos ligados a GND.
15 – AVDD	Entrada de alimentação de 5 V.
16 – COMP	Pino de compensação. Capacitor de 10 nF fica conectado a 5 V.

T2. Funcionamento da pinagem.

Palavra de 32 bits			
Byte MSBH	Byte MSBL	Byte LSBH	Byte LSBL

T3. Composição de 32 bits.

Palavra de 32 bits			
Byte MSBH	Byte MSBL	Byte LSBH	Byte LSBL
0x3F	0xFF	0xFF	0xFF

T4. Organização de 32 bits.

registrador de 32 bits que permite configurar a frequência na qual o AD9835 irá gerar. Desta forma, para encontrarmos o valor a ser carregado no registrador de 32 bits com a frequência a ser ajustada no DDS, deveremos recorrer ao cálculo apresentado a seguir:

$$Valor = 0\,xFFFFFFFF \cdot \frac{f_{DES}}{f_{MAX}}$$

Onde **0xFFFFFFFF** refere-se ao valor de 32 bits, f_{DES} é a frequência desejada e f_{MAX} é a frequência máxima em que o DDS está funcionando (no nosso caso 2 MHz ou $2x10^6$ Hz). Digamos que a frequência esperada no DDS seja de 1 MHz, neste caso o valor a ser configurado no mesmo seria:

$$Valor = 0\,xFFFFFFFF \cdot \frac{1}{2} = 0x7\,FFFFFFF$$

Como o esperado é gerar frequências de 500 kHz e 1 MHz, os valores a serem carregados são **0x3 FFFFFFF** e **0x7 FFFFFFF** respectivamente.

Um valor de 32 bits é composto por 4 de 8 bits separadamente, como está indicado na **tabela 3**.

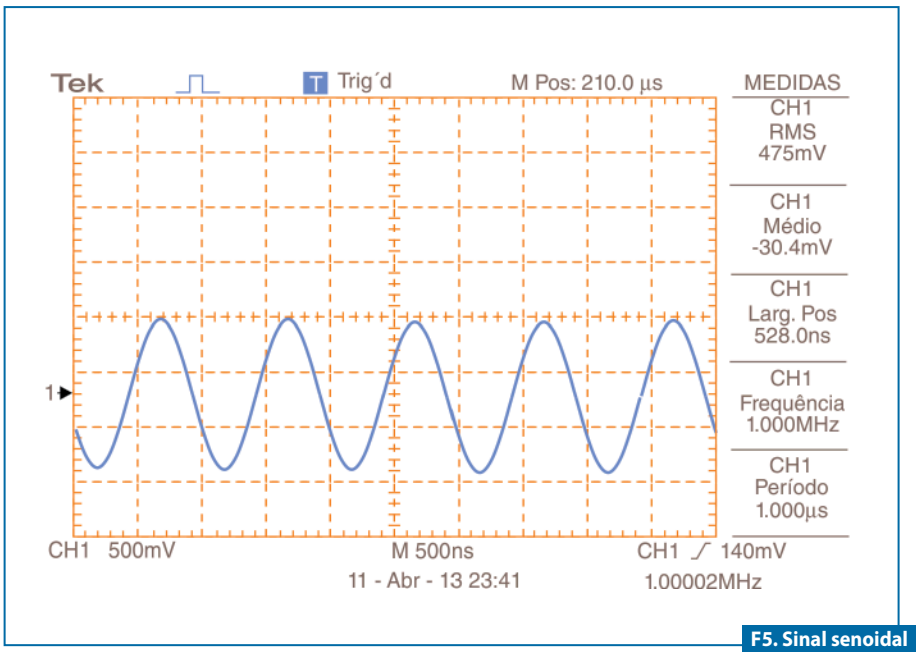
Ou seja, o valor referente a 500 kHz (**0x3 FFFFFFF**) poderia ser organizado de acordo com a **tabela 4**.

Esta análise é importante, pois precisaremos enviar 4 *bytes*, cada um com o respectivo byte da palavra de 32 bits para configurarmos a frequência de saída do AD9835. Iremos utilizar o registrador de saída FREQ0 (interno ao AD9835) onde os bytes MSBH, MSBL, LSBH e LSBL estão alocados nos endereços vistos na **tabela 5**.

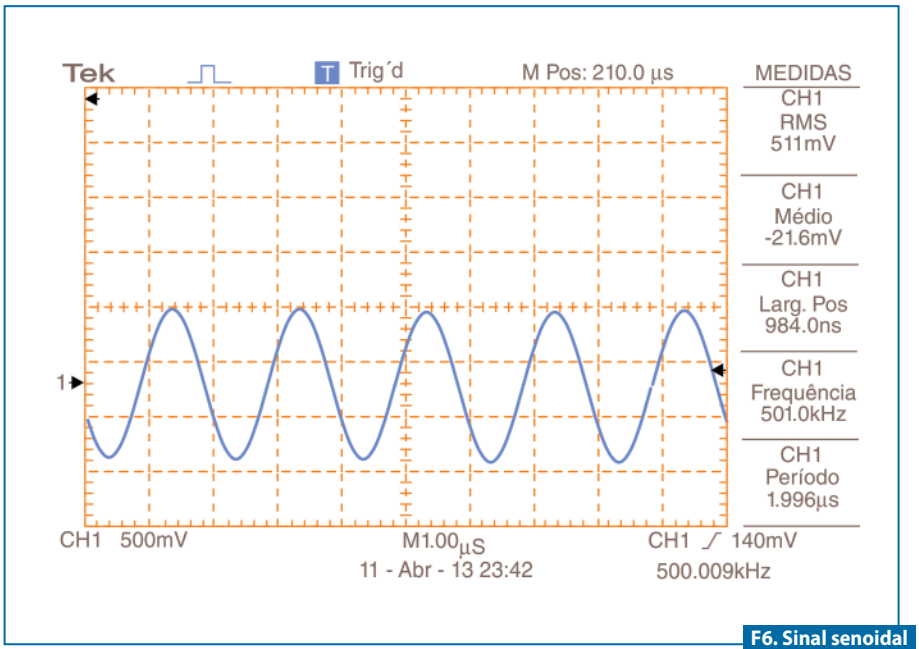
Há também 4 bits de comando que permitem escrever nestes registradores. No momento, estamos interessados apenas em 2, que são os apresentados na **tabela 6**.

Desta forma, a palavra de 16 bits utilizada para atualizar o registrador de frequência será organizada da maneira apresentada na **tabela 7**.

Sempre que formos atualizar o registrador MSBH ou LSBH, iremos utilizar o comando 0011 que atualizará



F5. Sinal senoidal de 1 MHz.



F6. Sinal senoidal de 500 kHz.

FREQ0	
Nome	Endereço em binário
MSBH	0011
MSBL	0010
LSBH	0001
LSBL	0000

T5. Endereços dos registradores.

Comandos	
Nome	Comando em binário
Escrita de 8 bits no registrador buffer	0011
Escrita de 16 bits no registrador buffer	0010

T6. Endereços de escrita.

apenas o *buffer*, ao passo que quando formos atualizar o registrador MSBL ou LSBL, usaremos o comando 0010 que permitirá escrever os 16 bits referentes aos dados recebidos e os que estão no buffer no registrador FREQ0. Além destes registradores, temos um registrador adicional que permite fazer o controle do modo de operação do AD9835 e será empregado ao carregar uma nova frequ-

Box 1: Código-fonte principal

```
#include "var.h"
#define  BT1   PORTA.RA0
#define  BT2   PORTA.RA1

void main (void)

{

dds_inic();
        //Inicializa DDS

while(1)

{

if(BT1==0)
        //Botão pressionado?

{

set_dds(0x7FFFFFFF);
        //Seta DDS para 1 MHz

while(BT1==0);
        //Aguarda soltar o botão

 }

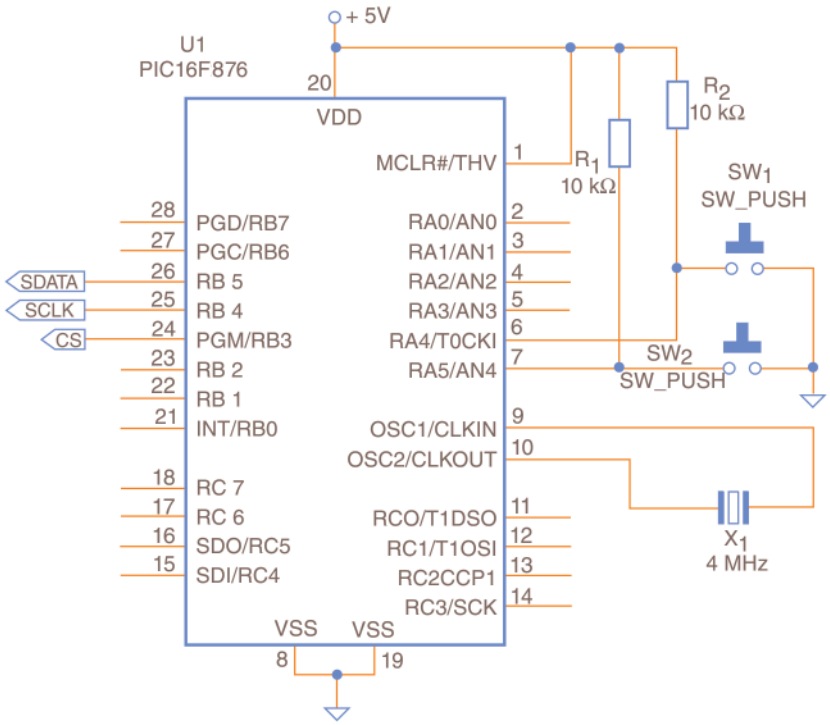
if(BT2==0)
        //Botão pressionado?

{

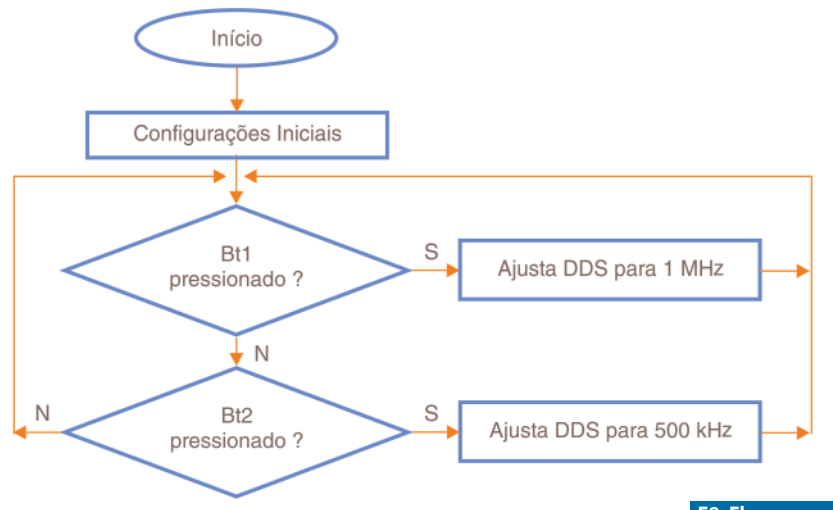
set_dds(0x3FFFFFFF);
        //Seta DDS para 500 kHz

while(BT2==0);
        //Aguarda soltar o botão

}
}
}
```



F7. Hardware de conexão do microcontrolador.



F8. Fluxograma do experimento.

Palavra de 16 bits		
4 bits de comando	4 bits de endereço FREQ0	8 bits referentes a frequência a ser ajustada (MSBH, MSBL, LSBH e LSBL).

T7. Formatação do registrador para atualizar o DDS.

Registrador de Power Down, Reset e Limpeza					
D15	D14	D13	D12	D11	10-0
1	1	SLEEP	RESET	CLR	0

T8. Registrador de controle.

ência no mesmo. Na **tabela 8** observa-se o registrador de controle de *Power Down*, *Reset* e Limpeza do componente.

Os bits D15 e D14 ficam em 1 para identificar o comando. O bit D13 tem a função de SLEEP, ou seja, quando ficar em 1 o chip estará desligado enquanto quando estiver em 0 ele estará ligado (em operação). Quando atualizar uma nova frequência no AD9835, desligue-o nesse instante e em seguida volte a ligá-lo.

O bit RESET permite *resetar* o acumulador de fase quando estiver em 1, e o bit CLR caso esteja em 1 reinicializa o sincronismo do CI. Os bits de 10 a 0 não são utilizados, ficando assim em 0. Desta forma, antes de atualizar a frequência é preciso enviar esta palavra de configuração com os bits de SLEEP, RESET e CLR em 1, e ao término da atualização mandar a mesma palavra, porém, com os mesmos bits em 0.

Código-fonte

Nos **boxes 1** e **2** estão expostos os códigos-fonte do experimento feito em C baseado no compilador mikroC DEMO, que podem ser baixados através do endereço **www.mikroe.com**. O código tomou como base o esquema elétrico apresentado anteriormente. Note que o programa fica em *loop* lendo constantemente o estado dos botões, onde ao ser detectado que um deles está pressionado, é chamada uma função que envia para o AD9835 a frequência desejada de operação. Para facilitar a leitura há dois códigos em C, sendo o do box 1 o principal e o apresentado no box 2 a rotina referente à comunicação com o AD9835.

Conclusão

Geradores de sinais senoidais são muito utilizados em projetos industriais, sensoriamento, *no-breaks*, instrumentação científica entre outros. Neste artigo procuramos desenvolver uma aplicação do DDS AD9835 com o microcontrolador PIC programado em C, para configurar a sua frequência de saída através de uma interface serial síncrona. Com o auxílio de um osciloscópio, o leitor poderá verificar a frequência de saída a fim de comprovar se a mesma corresponde ao botão pressionado.

Box 2: Código-fonte do DDS

```
#include "var.h"
#define  SCLK          PORTB.RB5          // Pino de SCLK
#define  SDATA         PORTB.RB4          // Pino de MOSI
#define  CS            PORTB.RB3          // Pino de HOLD
void dds_inic(void)

{
CS=1;
SCLK=1;
SDATA=1;
TRISB.F5=0;
TRISB.F4=0;
TRISB.F3=0;
ADCON1=7;                                 //Desliga o AD
}

void set_dds(unsigned long dado)

{
envia_dds(0xF800);                        //Coloca em modo SLEEP
envia_dds(0x3300 | ((dado>>24)&0xFF));    //Parte MSBH
envia_dds(0x2200 | ((dado>>16)&0xFF));    //Parte MSBL
envia_dds(0x3100 | ((dado>>8)&0xFF));     //Parte LSBH
envia_dds(0x2000 | (dado&0xFF));          //Parte LSBL
envia_dds(0xC000);                        //Retira do modo SLEEP
}

void envia_dds(unsigned int dado)

{
unsigned int aux=0x8000;
CS=0;
delay_us(10);
do

{
if(aux & dado)
SDATA=1;
else
SDATA=0;
delay_us(1);
SCLK=0;
delay_us(1);
SCLK=1;
delay_us(1);
aux=aux>>1;
}

while(aux);
CS=1;
SDATA=1;
SCLK=1;
}
```

Regulador micromodular

e supercapacitor para fonte de alimentação reserva

Aplicação do regulador LTM8001, da Linear Technologies, na implementação de uma fonte de alimentação auxiliar com supercapacitor para situações de falha de energia

Andy Radosevich
Tradução: Eutíquio Lopez

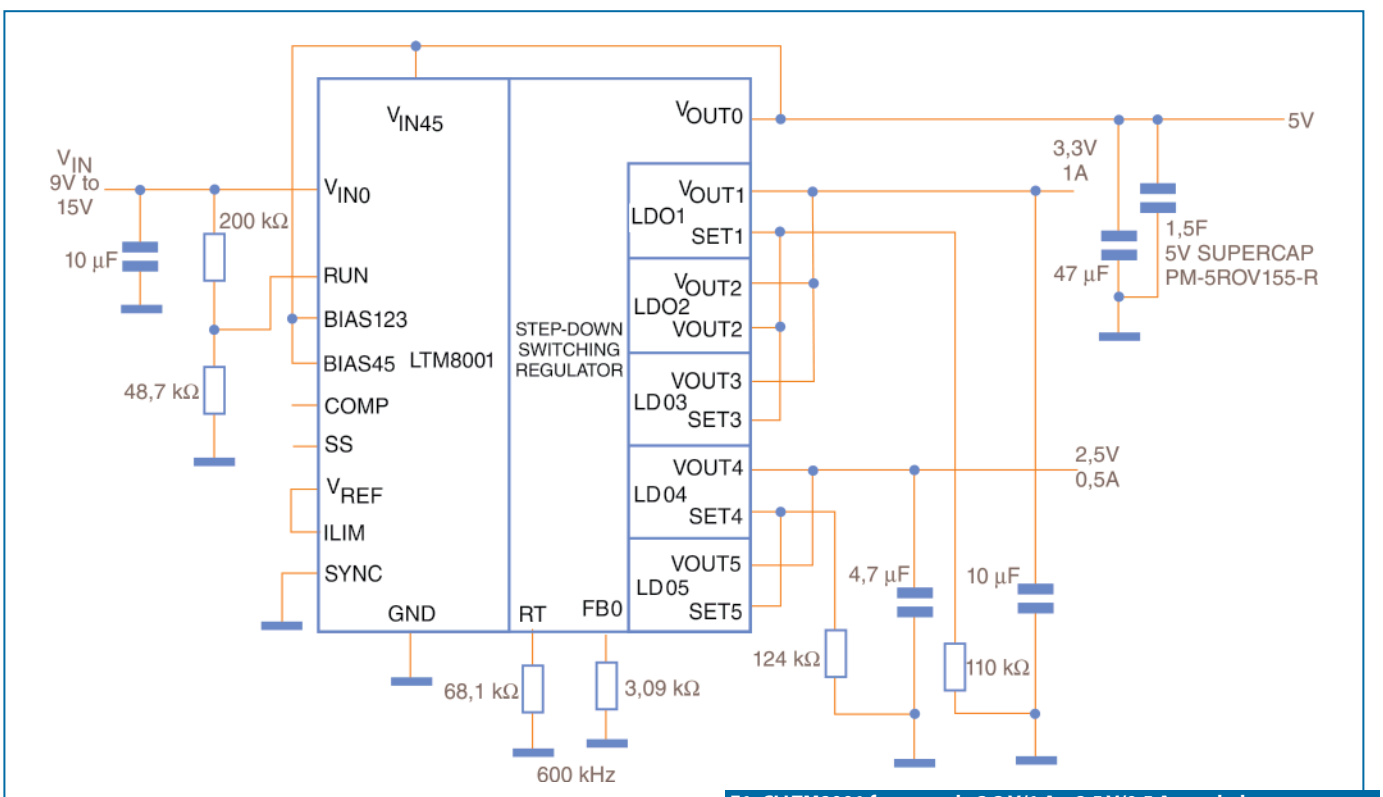
O CI LTM8001 é um regulador de tensão micromodular (*µModule Regulator*) formado por um regulador chaveado de 5 A e cinco LDOS de 1,1 A cada, de baixo ruído. O regulador chaveado é acionado para regular a corrente de saída típica em 5,6 A, de modo a fornecer um limite de corrente que esteja acima da corrente máxima de saída (5,0 A). O nível da corrente regulada pode ser abaixado com facilidade. As entradas para três dos cincos LDOS são fisicamente ligadas na saída do regulador chaveado enquanto as entradas dos dois restantes são livres (não dedicadas) de forma que possam ser ligadas ao regulador de chaveamento, ou a outra parte do circuito.

As entradas de polarização dos LDOs estão separadas em duas partes: a primeira para o banco de três deles ligados no regulador chaveado, e a segunda para o banco restante de dois LDOs. As saídas dos LDOs podem funcionar separadamente, ou um paralelo (no caso de correntes de saída mais elevadas).

Regulador com duas saídas, usando supercapacitor de passagem para alimentação

A **figura 1** mostra o LTM8001implementado em uma aplicação com duas saídas: 3,3 V/1,0 A e 2,5 V/0,5 A. Nessa configuração um supercapacitor é carregado e sua tensão puxada para cima de modo a sustentar as duas saídas, no caso de uma falha da alimentação de entrada.

A frequência de chaveamento é de 600 kHz e a tensão de saída do regulador chaveado é de 5,0 V, quando o supercapa-



F1. CI LTM8001 fornecendo 3,3 V/1 A e 2,5 V/0,5 A regulados ao carregar um supercapacitor para uma fonte de alimentação reserva.

citor está totalmente carregado. A tensão de entrada está na faixa de 9 V a 15 V, e o CI carrega o supercapacitor com uma corrente típica de 5,6 A.

O divisor resistivo no pino RUN programa o circuito para ligar com 9 V ou mais, mas também garante que o regulador de chaveamento permaneça desligado (OFF) quando realimentado pelo supercapacitor, no caso de ocorrer uma interrupção na alimentação de entrada.

A **figura 2** ilustra a curva de polarização de saída do LDO: "*Bias-to-Output Dropout Voltage (V) x Output Current (mA)*". De acordo com essa figura, a polarização da tensão mais alta (saída 3,3 V/1 A do LDO) deve ser 1,5 V maior que 3,3 V, ou seja, igual a 4,8 V para uma regulação adequada. Isso significa que as tensões do LDO permanecem reguladas durante o intervalo em que a tensão do supercapacitor cai 100 mV, isto é, de 4,9 V para 4,8 V.

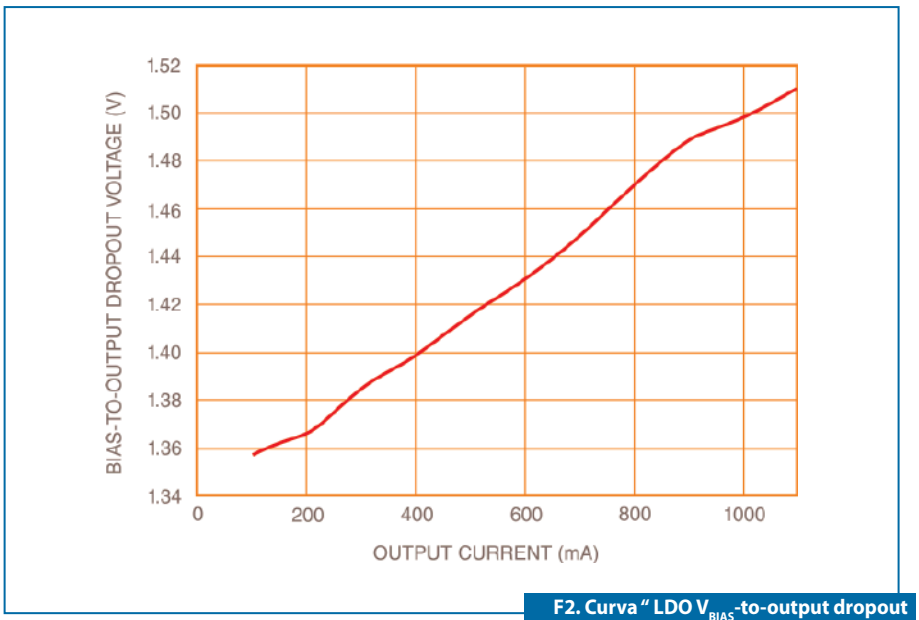
Lembrando que a resistência–série equivalente (ESR) do supercapacitor PM-5ROV155-R vale 0,07 Ω, ela diminui a tensão disponível nesse componente de 5,0 V para 4,9 V enquanto ele fornece 1,5 A aos LDOs. Se o supercapacitor é de 1,5 F e a corrente total de saída é de 1,5 A, então, o tempo de retenção (*holdup time)* para a saída de 3,3 V é calculado conforme segue:

$$3{,}3\ \text{v HOLD TIME} = \frac{C}{I} \cdot \Delta V = \frac{1{,}5}{1{,}5} \cdot 0{,}1 = 100\text{ms}$$

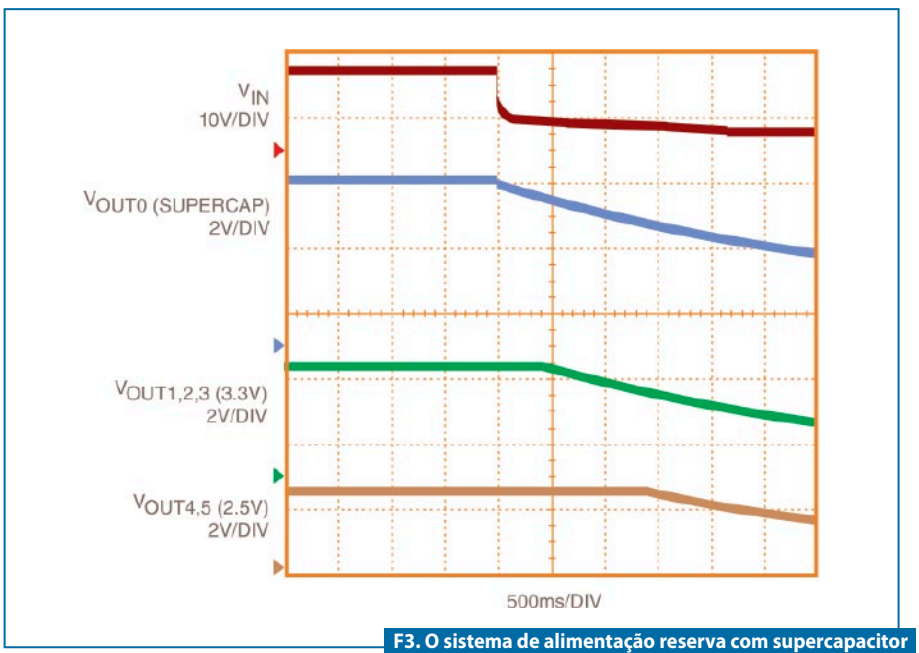
Tanto a polarização do LDO quanto a sua alimentação de entrada estão ligadas aos 5 V do supercapacitor. Embora 5 V não seja um valor ótimo com relação à dissipação de potência, ele maximiza o tempo de retenção no caso de falha da alimentação de entrada.

A perda de potência é minimizada pelo funcionamento do LDO com as entradas que, justamente, cumprem, e não excedem, os requisitos de queda de polarização do LDO de 3,3 V. No entanto, a tensão do supercapacitor deve ser maior que a especificada para a queda da alimentação de entrada para satisfazer os requisitos de queda da polarização e de retenção (*holdup*).

Para mitigar esse aumento na dissipação de potência, o LTM8001 coloca LDOs em paralelo de modo a distribuir o calor e abaixar as temperaturas de operação.



F2. Curva " LDO V_{BIAS}-to-output dropout voltage x output current".



F3. O sistema de alimentação reserva com supercapacitor sustenta a saída de 3,3 V por bem mais que 100 ms.

O tempo de holdup é mais longo quando o supercapacitor provê polarização aos LDOs, se comparado com as "bias" fornecidas por capacitores convencionais para a mesma finalidade. Isso evita efeitos prejudiciais no carregamento direto de um capacitor grande com a tensão de entrada.

A **figura 3** revela que o tempo de holdup da saída 3,3 V excede os 100 ms, quando o supercapacitor é carregado em 5 V e as saídas LDO são de 3,3 V/1 A e 2,5 V/0,5 A.

Conclusão

O CI LTM8001 facilita o projeto de reguladores de tensão com múltiplas saídas, característicos de fontes de alimentação reserva com supercapacitor.

Ele possibilita atingir um tempo de retenção significativo sem a necessidade de adicionar capacitâncias grandes e indesejáveis diretamente na alimentação de entrada.

Acesse **www.linear.com/LTM8001** para consultar os *data sheets*, *demo boards* e outras informações desta aplicação.

Como projetar um Sistema de Controle:

Método de projeto usando espaço de estados para sistemas de controle

Parte 5

Este artigo mostra o método de projeto que usa o espaço de estados para sistemas de controle através do LabVIEW e do módulo LabVIEW Control Design and Simulation. O link para download do software NI LabVIEW, do módulo Control Design and Simulation e dos VIs pode ser encontrado no final deste tutorial.

Profº Dawn Tilbury
Profº Bill Messner
Guilherme K. Yamamoto
Gustavo G. L. Peixinho
Renan A. M. de Azevedo
National Instruments

Faça o download do software NI LabVIEW, do módulo Control Design and Simulation e dos VIs utilizados neste tutorial por meio do link: **http://brasil.ni.com/saber-eletronica**

Equações no espaço de estados

Há várias maneiras diferentes de descrever um sistema de equações diferenciais lineares. A representação em espaço de estados é dada pelas equações a seguir:

$$\frac{d\vec{x}}{dt} = A\vec{x} + Bu$$
$$y = C\vec{x} + Du$$

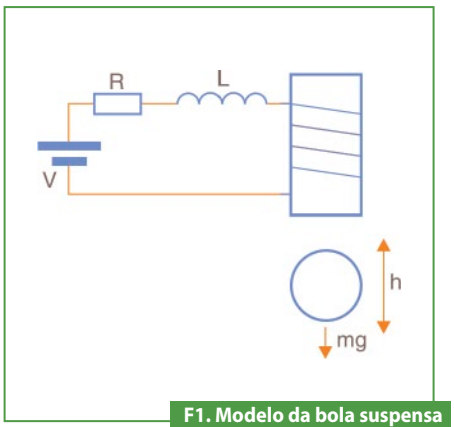
Nessas equações, (cálculo-vetor) **é** um vetor n por 1 representando o estado (normalmente as variáveis posição e velocidade em sistemas mecânicos), *u* é um escalar representando a entrada (normalmente uma força ou torque em sistemas mecânicos) e *y* é um escalar representando a saída. As matrizes *A* (n por n), B (n por 1) e C (1 por n) determinam as relações entre o estado e a variável de entrada e saída. Note que existem n equações diferenciais de primeira ordem. A representação no espaço de estados também pode ser usada para sistemas com múltiplas entradas e saídas (MIMO - *multiple inputs and outputs*), mas somente usaremos sistemas de única entrada e única saída (SISO - *single-input, single-output*) neste artigo.

Para introduzir o método de projeto usando espaço de estados, nós usaremos a bola suspensa magneticamente como um exemplo. A corrente através da bobina induz uma força magnética que pode equilibrar a força da gravidade e fazer com que a bola (que é feita de um material magnético) seja suspensa no ar. A modelagem desse sistema foi estabelecida em muitos livros de controle, veja a **figura 1**. As equações para o sistema são dadas por:

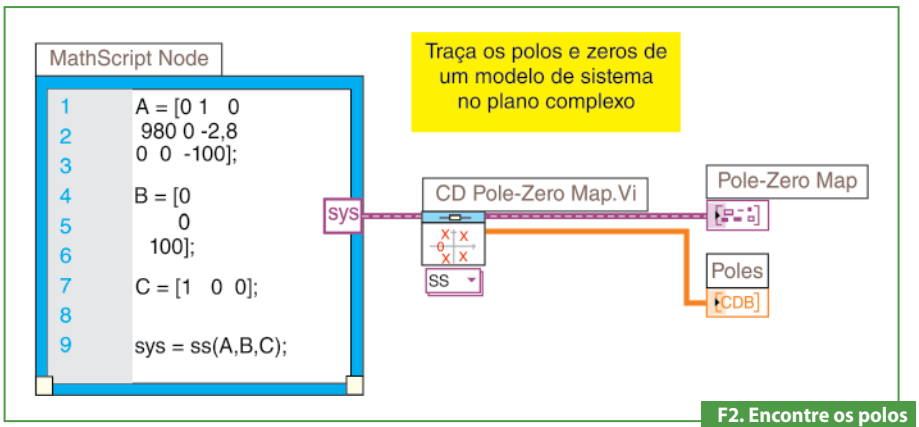
$$M\frac{d^2h}{dt^2} = Mg - \frac{Ki^2}{h}$$
$$V = L\frac{di}{dt} + iR$$

Nessas equações, *h* é a posição vertical da bola, *i* é a corrente no eletroímã, *V* é a tensão aplicada, *M* é a massa da bola, *g* é a gravidade, *L* é a indutância, *R* é a resistência e *K* é um coeficiente que determina a força magnética exercida sobre a bola.

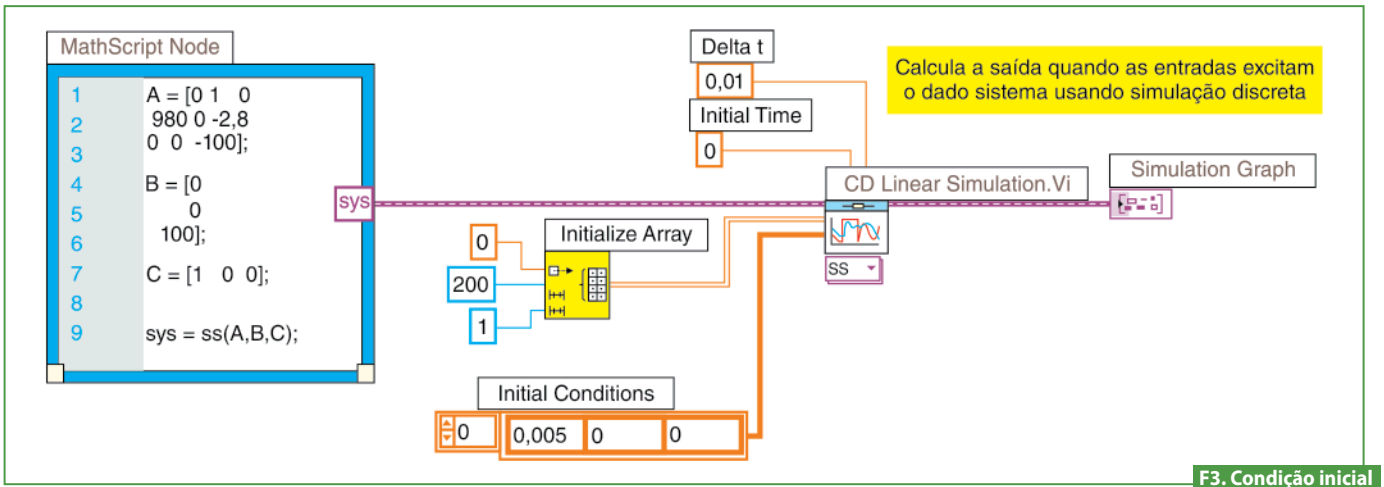
Por simplicidade, nós escolheremos valores $M=0,05\ kg$; $K=-0,0001$; $L=0,01\ H$; R = 1 ohm; $g=9,81\ m/s^2$. O sistema está em equilíbrio (a bola está suspensa no ar) sempre que $h=Ki^2/Mg$ (ponto no qual $dh/dt=0$).



F1. Modelo da bola suspensa magneticamente.



F2. Encontre os polos de um sistema.



F3. Condição inicial não nula.

Nós linearizamos as equações no ponto *h=0,01* m (onde a corrente nominal é cerca de 7 A) e obtemos as equações no espaço de estados:

$$\frac{d\vec{x}}{dt} = A\vec{x} + Bu$$

$$y = C\vec{x} + Du$$

Neste sistema:

$$x = \begin{bmatrix} \Delta h \\ \Delta \dot{h} \\ \Delta i \end{bmatrix}$$

é o conjunto de variáveis de estado para o sistema (um vetor 3x1), *u* é a tensão de entrada (delta V) e y (a saída) é delta h.

Abordagem híbrida gráfica/ MathScript

Para usar esse sistema no LabVIEW, crie um novo VI e insira um *MathScript Node* (da paleta *Structures*).

Insira as matrizes do sistema, usando o código a seguir:

```
A = [ 0 1 0 980 0 -2.8 0 0 -100];
B = [0 0 100];
C = [1 0 0];
```

Abordagem com LabVIEW MathScript

Alternativamente, você pode abrir a janela MathScript (Tools » MathScript Window). Insira as matrizes do sistema, usando o código a seguir:

```
A = [ 0 1 0 980 0 -2.8 0 0 -100];
B = [0 0 100];
C = [1 0 0];
```

Encontrando os polos do sistema

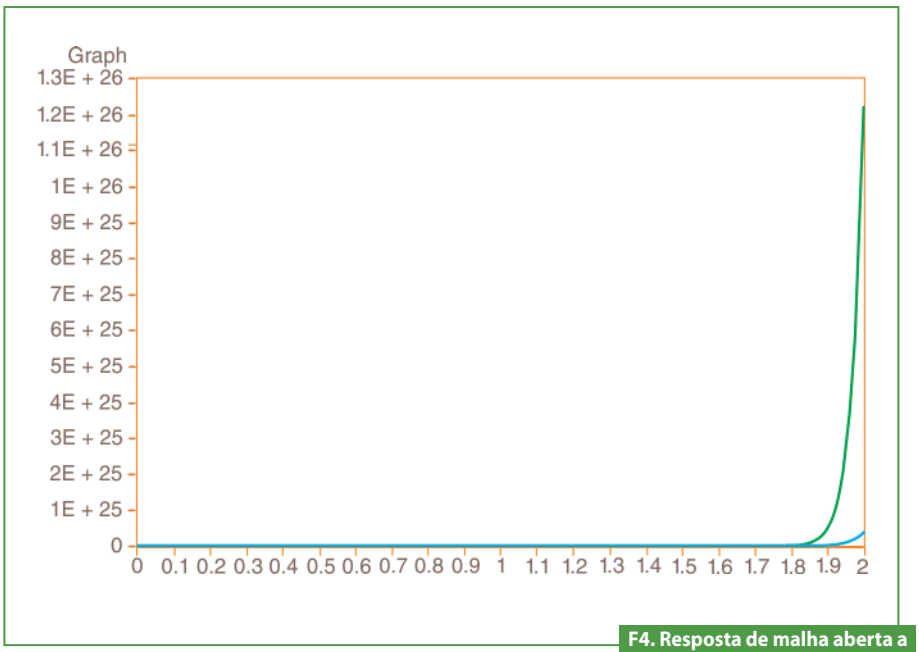
Uma das primeiras coisas que você quer fazer com a equação de estados é encontrar os polos do sistema. Estes são os valores de *s* onde *det (sI – A)=0*, ou os autovalores da matriz A.

Abordagem híbrida gráfica/ MathScript

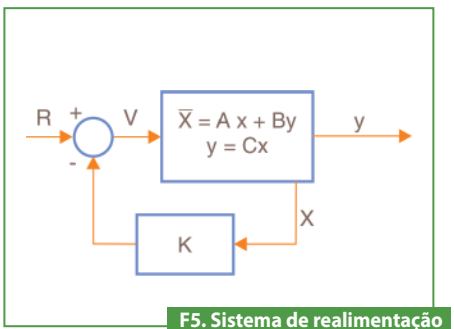
Para fazer isso usando a abordagem híbrida de programação gráfica/MathScript, adicione o VI CD Pole-Zero Map ao seu diagrama de blocos (da sessão *Dynamic Characteristics* da paleta *Control Design*).

Crie uma saída para o modelo de espaço de estados do seu *MathScript Node*, e use-a como a entrada do *VI CD Pole-Zero Map*.

Crie um indicador para as saídas *Pole-Zero Map* e *Poles do VI CD Pole-Zero*, assim você pode visualizar os polos no painel frontal. Observe a **figura 2**.



F4. Resposta de malha aberta a condição inicial não nula.



F5. Sistema de realimentação Full-State.

Abordagem com LabVIEW MathScript

Alternativamente, se você estiver usando a janela MathScript, insira o comando a seguir:

```
poles = eig(A).
```

Resultado: Você deve encontrar que o sistema possui polos em -100; 31,305 e -31,305. Um dos polos está no plano da direita, o que significa que o sistema fica instável em malha aberta.

Abordagem híbrida gráfica/ MathScript

Para verificar o que acontece a este sistema instável quando há uma condição inicial não nula, nós podemos usar o *VI CD Linear Simulation* (da sessão *Time Response* da paleta *Control Design*).

Nós observaremos o sistema usando uma entrada nula, com um incremento de tempo de 0,01 segundos ao longo de um tempo de simulação de 2 segundos (200 pontos de entrada). Atente para a **figura 3**.

Abordagem com LabVIEW MathScript

Alternativamente, você pode fazer isso na janela MathScript adicionando as seguintes linhas ao código anterior:

```
t = 0:0.01:2;
u = 0*t;
x0 = [0.005 0 0];
sys = ss(A,B,C,0);
[y,t,x] = lsim(sys,u,t,x0);
plot(t,x)
```

Resultado: A linha verde no gráfico da **figura 4** nos mostra que a distância entre a bola e o eletroímã vai para o infinito, mas a bola provavelmente encontra a mesa ou o chão primeiro (e também provavelmente vai para fora da faixa onde a nossa linearização é válida).

Projeto de controle usando posicionamento de polos

Vamos construir um controlador para este sistema. O esquemático de um sistema de realimentação *full-state* é o seguinte (na **figura 5**).

Lembre-se de que o polinômio característico para este sistema de malha fechada é o determinante de *(sI – (A – BK))*. Uma vez que as matrizes A e *BK* são matrizes 3 por 3, haverá 3 polos para o sistema. Usando realimentação full-state, nós podemos posicionar os polos em qualquer lugar que quisermos. Podíamos usar a função acker do MathScript para encontrar a matriz de controle, *K*, que nos dará os polos desejados.

Antes de tentar esse método, vamos decidir onde queremos que os polos de malha fechada estejam. Suponha que os critérios para o controlador sejam tempo de estabelecimento menor que 0,5 segundos e *overshoot* menor que 5%. Nós poderíamos então tentar posicionar os dois polos dominantes em *-10 +/- 10i* (em zeta = 0,7 ou 45 graus com sigma = 10 > 4,6x2). Poderíamos posicionar o terceiro polo em -50 para começar, e trocá-lo depois dependendo do comportamento de malha fechada.

Abordagem híbrida gráfica/ MathScript

Para encontrar o comportamento em malha fechada com esses polos, adicione o código a seguir no seu MathScript Node (usando o sistema que nós criamos anteriormente):

```
p1 = -10 + 10i;
p2 = -10 - 10i;
p3 = -50;

K = acker(A,B,[p1 p2 p3]);
sys_cl=ss(A-B*K,B,C,0);
```

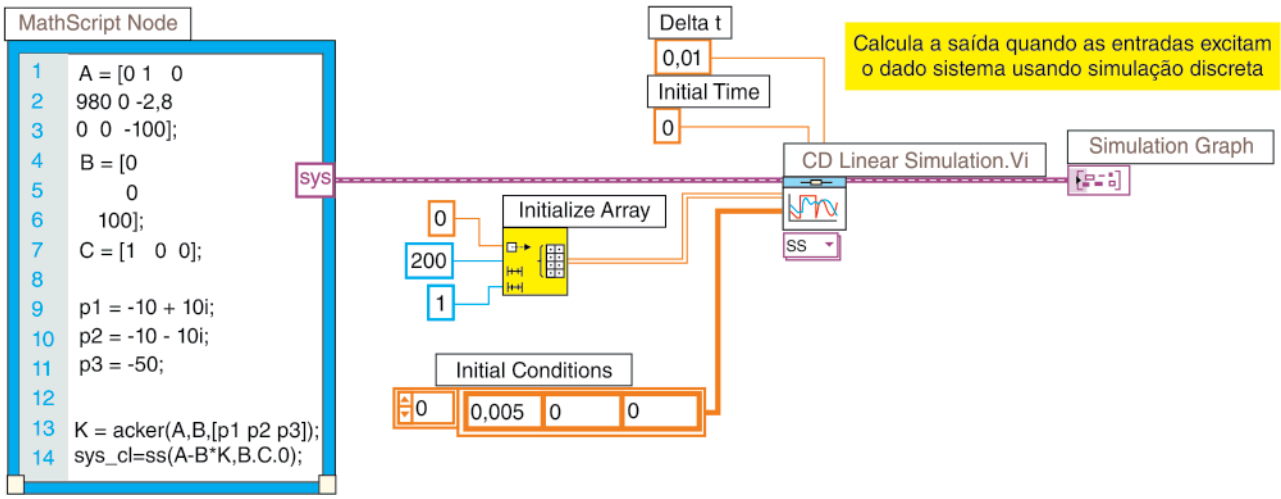
Adicione o VI CD Linear Simulation para observar o comportamento em malha fechada. **Figura 6**.

Abordagem com LabVIEW MathScript

Alternativamente, insira o código a seguir se você estiver usando a janela MathScript:

```
p1 = -10 + 10i;
p2 = -10 - 10i;
p3 = -50;

K = acker(A,B,[p1 p2 p3]);
sys_cl=ss(A-B*K,B,C,0);
[y,t,x] = lsim(sys_cl,u,t,x0);
plot(t,y)
```



F6. Comportamento em malha fechada com posicionamento de polos.

Resultado: Repare que o overshoot é muito grande (há também zeros na função de transferência que podem aumentar o overshoot; você não vê os zeros na formulação de espaço de estados).

Experimente posicionar os polos mais para a esquerda para ver se a resposta transitória é melhorada (isso também deve tornar a resposta mais rápida). Atente para a **figura 7**.

Abordagem híbrida gráfica/ MathScript

Para fazer isso, utilize o código a seguir no MathScript Node em lugar do código que usamos anteriormente:

```
p1 = -20 + 20i;
p2 = -20 - 20i;
p3 = -100;

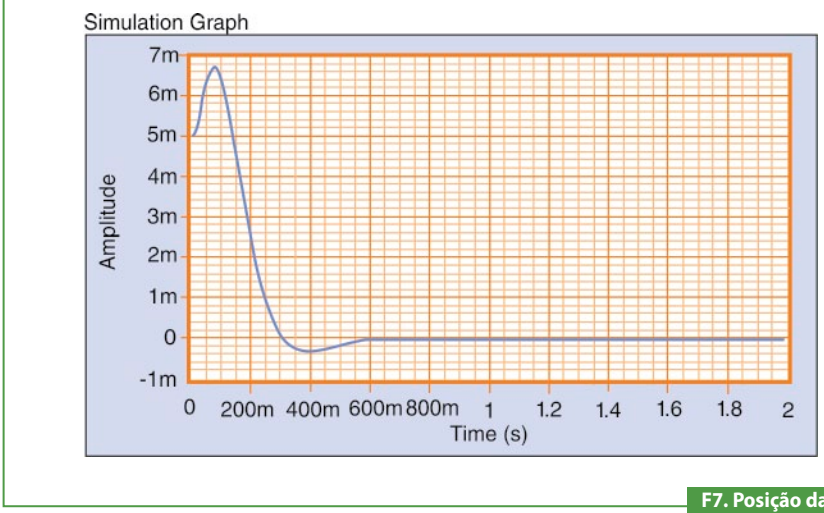
K = acker(A,B,[p1 p2 p3]);
sys_cl = ss(A-B*K,B,C,0);
```

Abordagem com o LabVIEW MathScript

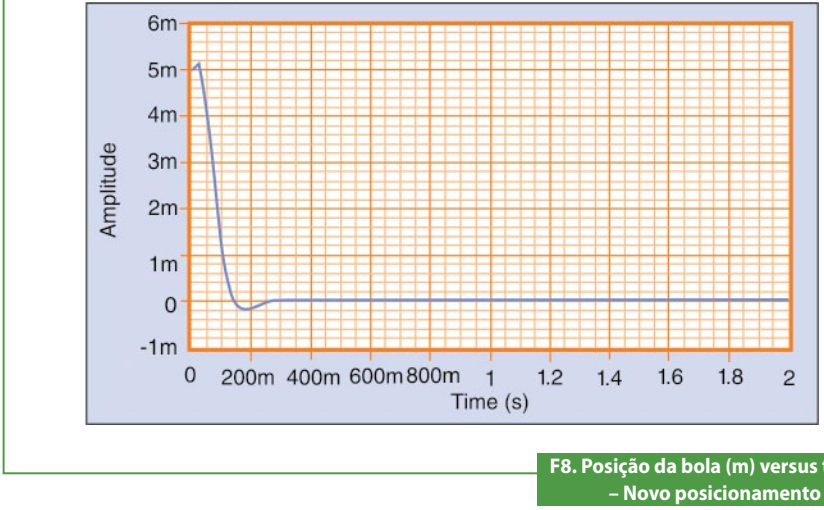
Alternativamente, você pode inserir o seguinte código na janela MathScript:

```
p1 = -20 + 20i;
p2 = -20 - 20i;
p3 = -100;

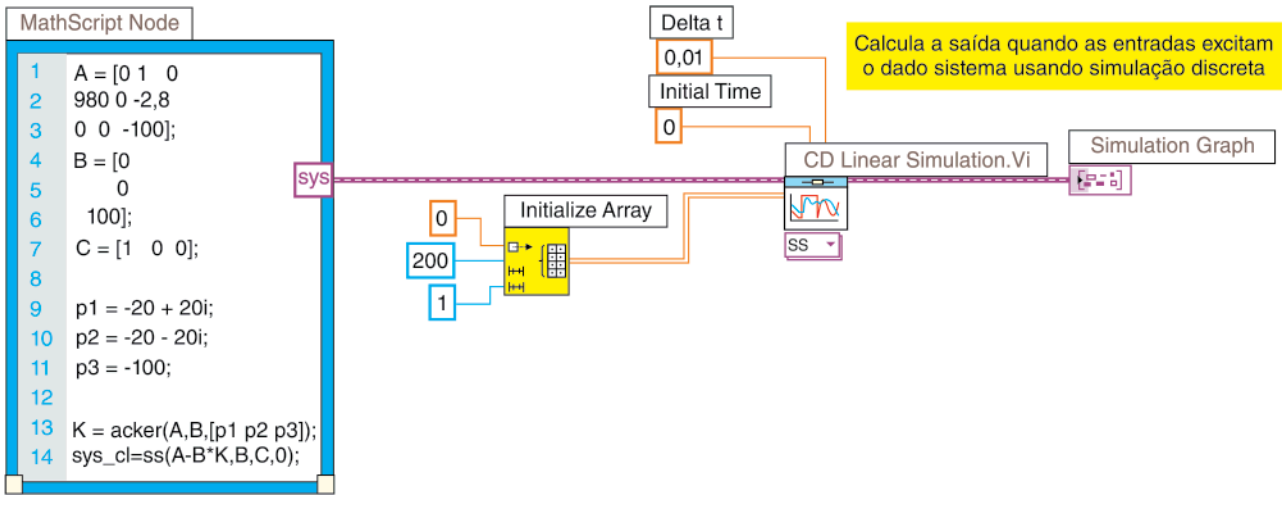
K = acker(A,B,[p1 p2 p3]);
sys_cl = ss(A-B*K,B,C,0);
[y,t,x] = lsim(sys_cl,u,t,x0);
plot(t,y)
```



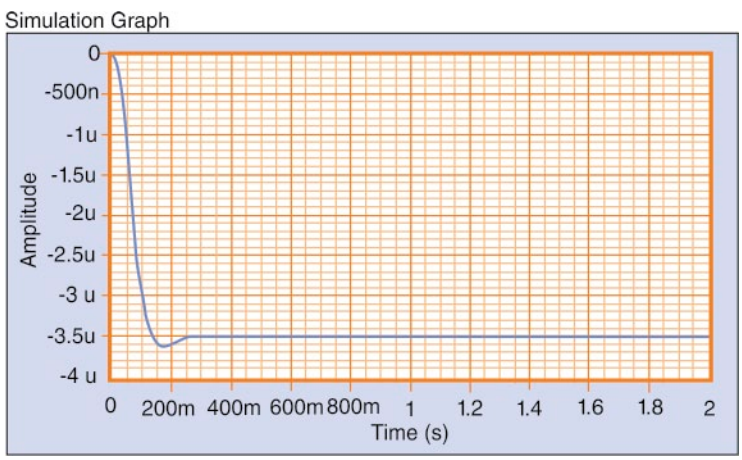
F7. Posição da bola (m) versus tempo (s).



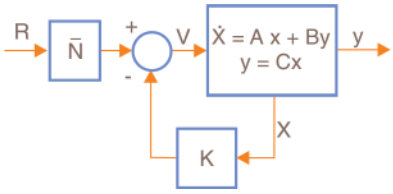
F8. Posição da bola (m) versus tempo (s) – Novo posicionamento de polos.



F9. Sistema de controle com entrada de degrau.



F10. Posição da bola (m) versus tempo (s) – com entrada de referência.



F11. Sistema com entrada escalada.

Resultado: Desta vez o overshoot é menor. Compare o esforço do controle necessário (*K*) em ambos os casos. Em geral, quanto mais longe você move os polos, maior é o esforço de controle necessário. Acompanhe na **figura 8**.

Introduzindo a entrada de referência

Agora, pegaremos o sistema de controle como definido acima e aplicaremos uma entrada de degrau (nós escolhemos um valor pequeno para o degrau, assim permanecemos na região onde a linearização é válida).

Abordagem híbrida gráfica/ MathScript

Remova as condições iniciais e altere o sinal de entrada para ter um valor constante de 0,001, conforme mostra a **figura 9**.

Abordagem com o LabVIEW MathScript

Alternativamente, você pode inserir o código a seguir na janela MathScript:

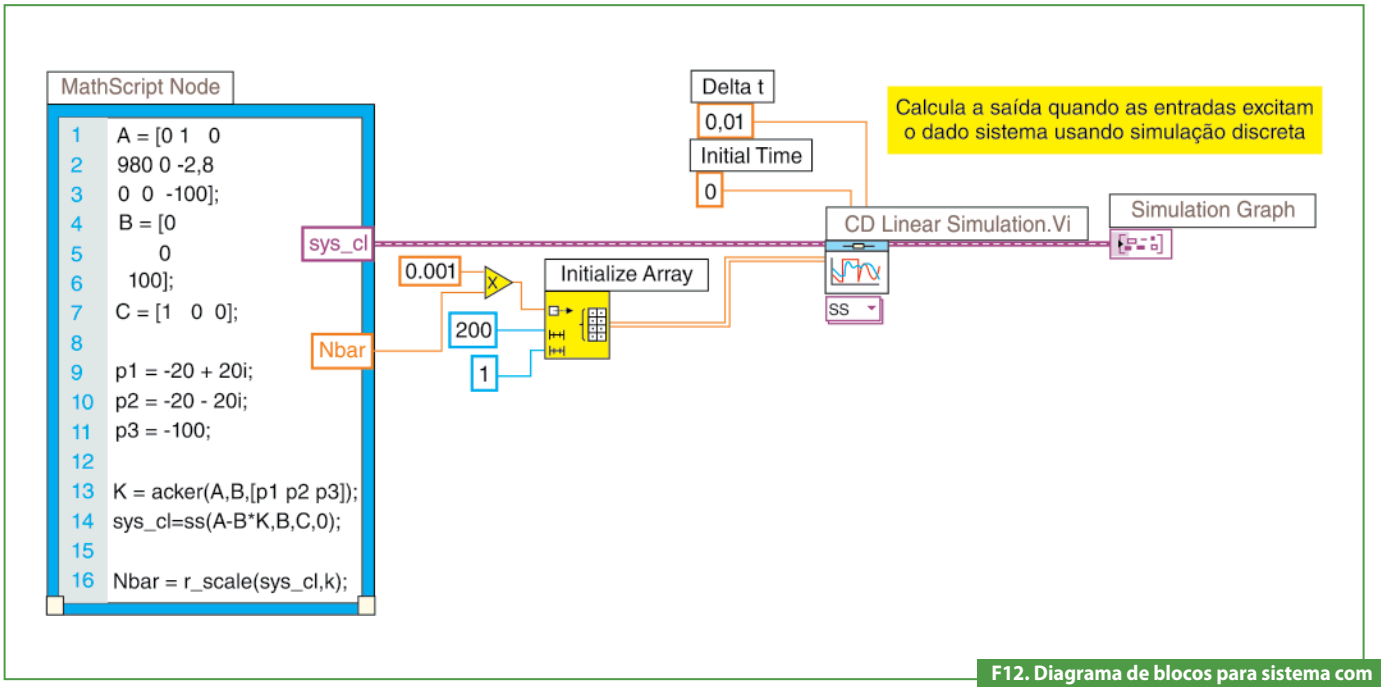
```
t = 0:0.01:2;
u = 0.001*ones(size(t));

sys_cl = ss(A-B*K,B,C,0);

[y,t,x] = lsim(sys_cl,u,t);
plot(t,y)
```

Resultado: O sistema absolutamente não acompanha bem o degrau – não somente a magnitude não é igual a um, mas é negativa em vez de positiva! Observe a **figura 10**.

Lembre-se de que no esquemático acima, não comparamos a saída à referência, em vez disso, nós medimos todos os estados, multiplicamos pelo vetor de ganhos



F12. Diagrama de blocos para sistema com entrada de referência escalada.

K e então subtraímos esse resultado da referência. Não há motivo para esperar que *K.x* seja igual à saída desejada.

Para eliminar este problema, podemos escalar a entrada de referência para torná-la igual a K*x_steadystate. Este fator de escala é normalmente chamado de Nbarra, ele é introduzido como mostrado no esquemático da **figura 11**.

Nós podemos calcular Nbarra usando a função customizada r_scale. Note que esta função não é nativa do LabVIEW MathScript. Você terá de fazer o *download* do arquivo m para usá-la.

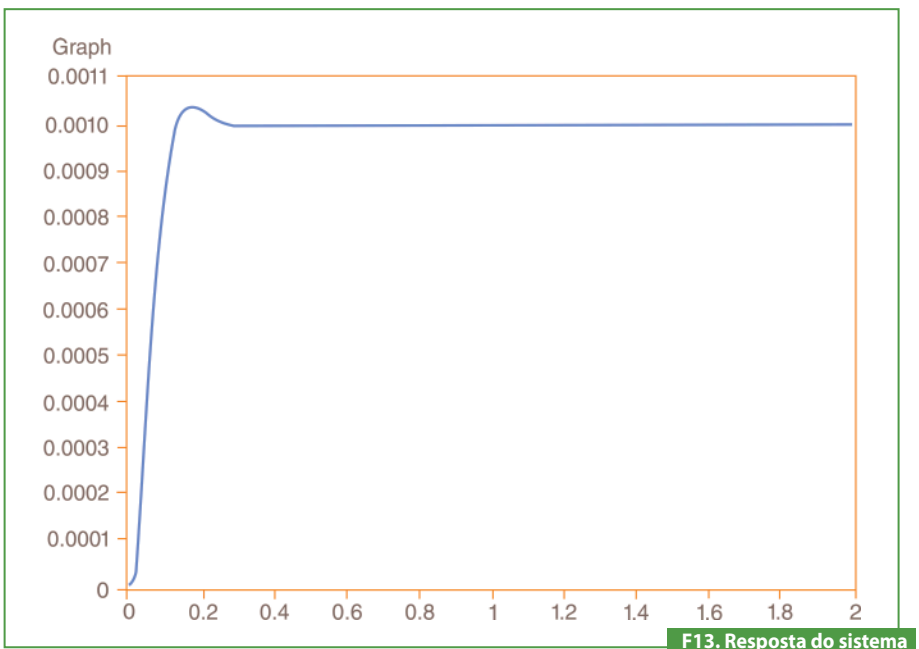
A seguir, abra a janela MathScript (Tools » MathScript Window). Selecione File » Load Script, e selecione o arquivo r_scale.m.

Finalmente, selecione File » Save and Compile Script. Você agora pode usar essa função customizada como um comando no MathScript.

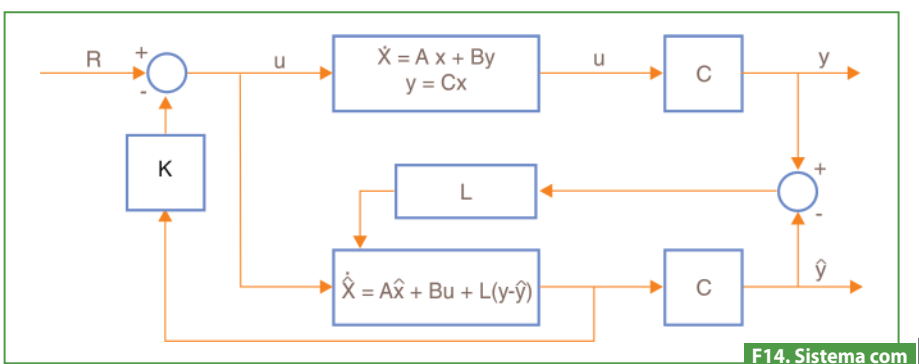
Uma vez que queremos encontrar a resposta para o sistema sob realimentação de estados com esta introdução da referência, nós simplesmente notamos o fato de que a entrada é multiplicada por este fator, Nbarra.

Abordagem híbrida gráfica/ MathScript

Usando o VI da figura 9, adicione a linha de código a seguir:



F13. Resposta do sistema com Nbarra.



F14. Sistema com observador.

```
Nbar=r_scale(sys_cl,K);
```

Crie uma saída do MathScript Node para Nbar, e multiplique o sinal de entrada por este fator de escala. Veja a **figura 12**.

Abordagem com LabVIEW MathScript

Alternativamente, você pode ter o mesmo resultado usando a janela MathScript. Adicione o código a seguir ao que você inseriu anteriormente:

```
Nbar=r_scale(sys_cl,K)
[y,t,x] = lsim(sys_cl,Nbar*u,t);
plot(t,y)
```

Resultado: Um degrau agora pode ser seguido razoavelmente bem. Observe a **figura 13**.

Projeto de observador

Quando nós não conseguimos medir todos os estados x (como normalmente é o caso), podemos construir um observador para estimá-los enquanto medimos somente a saída y = Cx. Para o exemplo da bola magnética, nós adicionaremos ao sistema novos três estados estimados. O esquemático consta na **figura 14**.

O observador é basicamente uma cópia da planta, ele possui a mesma entrada e quase a mesma equação diferencial. Um termo extra compara a saída real medida y à saída estimada $\hat{y}$, isso fará com que os estados estimados x se aproximem aos valores dos estados reais x.

A dinâmica do erro do observador é dada pelos polos de $(A - L.C)$.

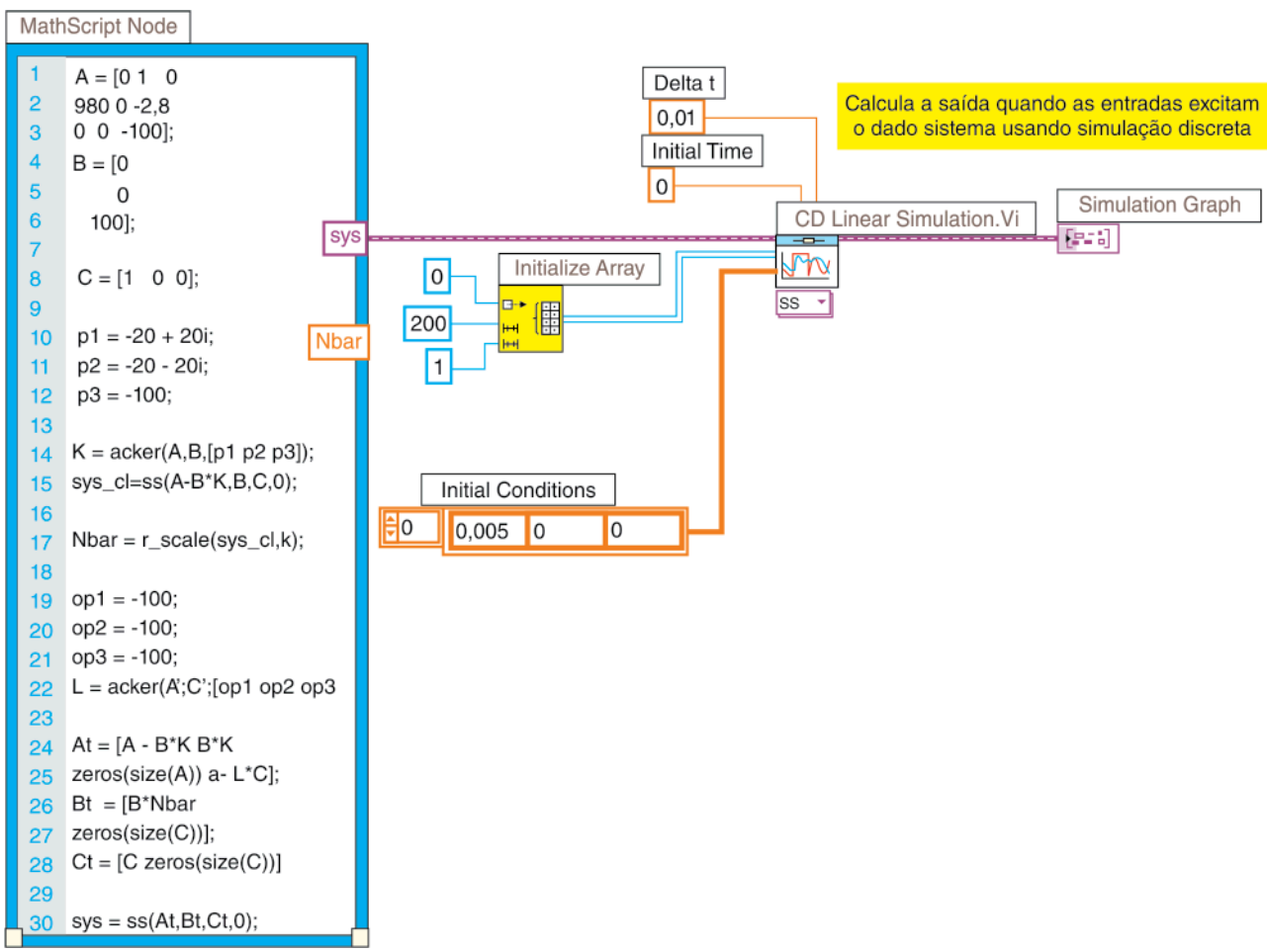
Primeiro, nós precisamos escolher um ganho do observador L. Uma vez que queremos que a dinâmica do observador seja muito mais rápida que o sistema em si, nós precisamos posicionar os polos no mínimo cinco vezes mais para a esquerda do que os polos dominantes do sistema. Colocaremos os polos do observador em -100.

Abordagem com LabVIEW MathScript ou híbrida gráfica/ MathScript

Adicione as linhas a seguir ao seu código do MathScript:

```
op1 = -100;
op2 = -100;
op3 = -100;
```

Por conta da dualidade entre controlabilidade e observabilidade, nós podemos empregar a mesma técnica usada para encontrar a matriz de controle, mas substituindo a matriz B pela matriz C e tirando as transpostas de cada matriz.



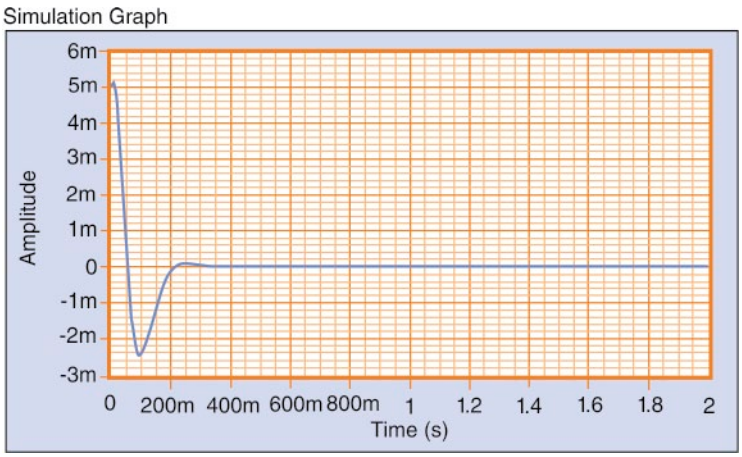
F15. Diagrama de blocos para sistema com observador.

```
L = acker(A',C',[op1 op2 op3])';
```

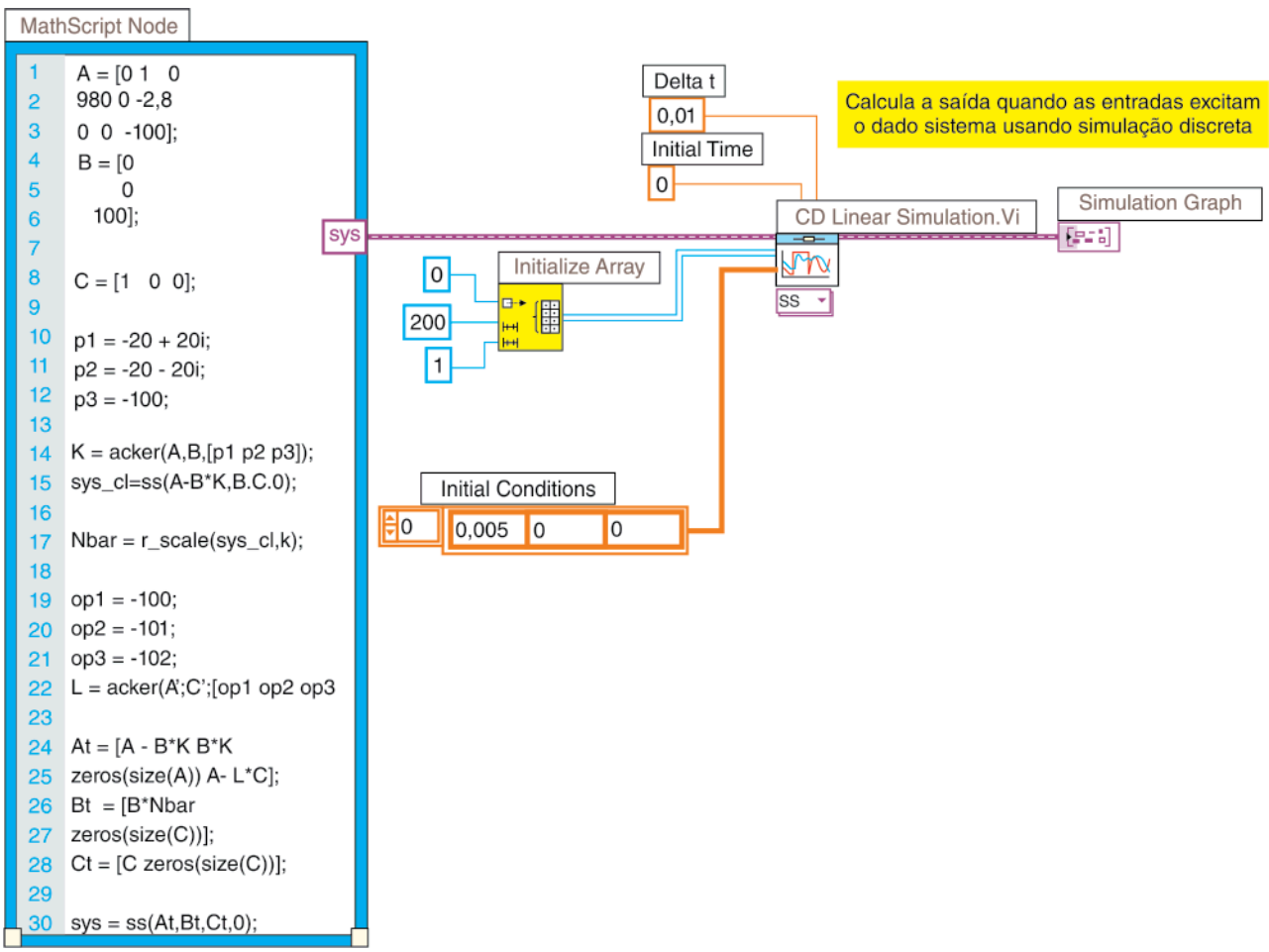
As equações no diagrama de blocos acima são dadas para ^*x*. É convencional escrever as equações combinadas para o sistema mais observador usando o estado original x mais o estado de erro: *e*=*x* - ^*x*. Nós utilizamos como realimentação de estados *u*= - *K* ^*x*.

Com um pouco de trabalho algébrico (consulte um livro-texto para mais detalhes), podemos chegar às equações de estado e erro combinados com a realimentação Full-State e um observador.

```
At = [A - B*K B*K
zeros(size(A)) A - L*C];
Bt = [B*Nbar
zeros(size(B))];
Ct = [C zeros(size(C))];
```



F16. Simulação linear com observador.



F17. Diagrama de blocos para gráfico de trajetória de estados (State Trajectory Graph).

Nós assumimos, tipicamente, que o observador começa com condição inicial nula, $\hat{x}=0$. Isso nos dá que a condição inicial para o erro é igual à condição inicial do estado.

Abordagem híbrida gráfica/ MathScript

Para ver com o que a resposta se parece a uma condição inicial não nula sem entrada de referência, insira a linha a seguir no MathScript Node:

```
sys=ss(At,Bt,Ct,0);
```

Além disso, crie uma constante para o terminal Initial Conditions. Estabeleça o valor dessa constante para [0.005 0 0]. Acompanhe na **figura 15**.

Abordagem com LabVIEW MathScript

Alternativamente, você pode adicionar as seguintes linhas à janela MathScript:

```
sys=ss(At,Bt,Ct,0);

[y,t,x] = lsim(sys,zeros(size(t)),t,[x0 x0]);
plot(t,y)
```

Resultado: Lembre-se de que lsim nos dá x e e; para obtermos $\hat{x}$ nós precisamos calcular x-e. Veja na **figura 16**.

Abordagem híbrida gráfica/ MathScript

Nós podemos traçar respostas para todos os estados visualizando o gráfico de trajetória de estados (State Trajectory Graph). Crie um indicador para a saída *State Trajectory Graph* do *VI CD Linear Simulation*. **Figura 17**.

Abordagem com o LabVIEW MathScript

Alternativamente, você pode usar o comando plot na janela MathScript para obter o gráfico de t versus x:

```
plot(t,x)
axis([0,.3,-2,5])
```

Resultado: Você deve visualizar um gráfico que se parece com o que está sendo mostrado na **figura 18**.

Abordagem híbrida gráfica/ MathScript

No painel frontal do seu VI, dê um duplo clique nos limites do eixo y no painel frontal para digitar novos valores. Altere o limite superior para 0,2 e o limite inferior para -0,2.

Abordagem com LabVIEW MathScript

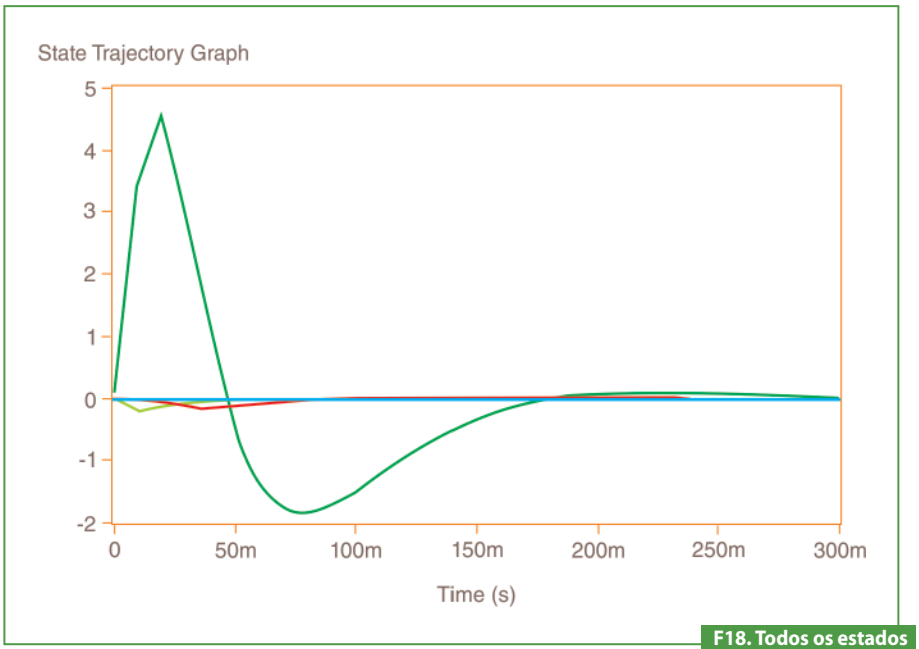
Insira o comando a seguir na janela MathScript:

```
axis([0,.3,-.2,.2])
```

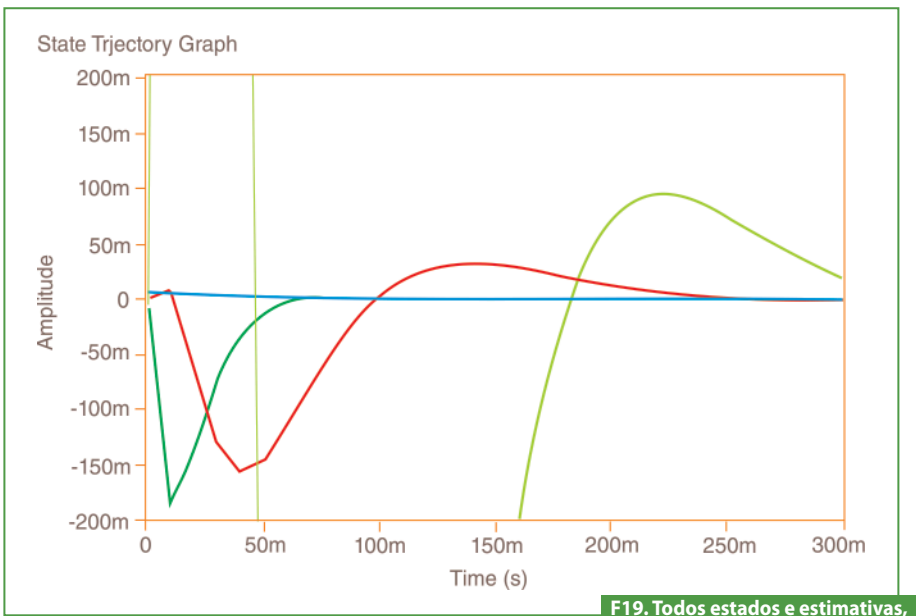
Resultado: Você deve ver um gráfico semelhante ao da **figura 19**. Neste gráfico, a linha azul representa a resposta da posição da bola, Δh.

A linha verde representa a resposta da velocidade da bola Δh e a linha roxa representa o estado estimado Δh. A linha vermelha representa a resposta da corrente Δi e a linha azul claro (no eixo x) representa o estado estimado Δi.

Nós podemos ver que o observador estima os estados rapidamente e acompanha os estados razoavelmente bem no regime estacionário.



F18. Todos os estados e estimativas.



F19. Todos estados e estimativas, com zoom.

O MAIOR ENCONTRO DO DESIGN ELETRÔNICO JÁ TEM DATA MARCADA!

Learn today. Design tomorrow.

ESC

Embedded System Conference Brazil

design brazil

o maior encontro de design eletrônico

27 e 28 AGOSTO 2013

10 às 19h • Transamerica Expo Center
São Paulo • Brazil



Faça parte da maior comunidade para a engenharia e o design eletrônico, junte-se a mais de **4.000 profissionais**, especialistas e fornecedores que se encontram na **ESC Brazil 2013.**

Trazendo os principais players da indústria eletrônica e conteúdo de qualidade, a **ESC Brazil** reúne as tendências e novidades com soluções para:

- Conectividade
- Customização Linux Embedded
- Circuitos Integrados
- Componentes Eletrônicos
- Equipamentos de Testes, Medição e Monitoramento
- Ferramentas de Hardware
- Ferramentas de Software
- HMIs & Displays
- LED e OLED
- Memórias
- Microcontroladores
- Microprocessadores
- Módulos
- Placas e Mezaninos
- Produtos RFID
- Sensores
- Sistemas e Plataformas
- Soluções em Touch
- Software

FAÇA O SEU CREDENCIAMENTO PARA O PROGRAMA DE CONFERÊNCIAS

- Mais de 20 Palestras Técnicas
- Treinamentos Direcionados
- Treinamentos Gratuitos
- Keynotes Speakers Nacionais e Internacionais
- Sponsored Sessions
- Do It Yourself

EVITE FILAS! Faça seu pré-credenciamento online e garanta sua presença.

Acesse o novo portal: **www.escbrazil.com.br** e saiba mais.

PATROCÍNIO

Platina: Renesas

Ouro: Agilent Technologies, CEITEC S.A, Fujitsu

Prata: Advantech, Mouser Electronics

Bronze: Atmel, Microchip, National Instruments, Texas Instruments

Realização: UBM

APOIO: ABDI, ABNT, abraci, ApexBrasil, ASSESPRO, Federação de Câmaras de Comércio e Indústria da América do Sul

Mídia Oficial: elektor

Mídias Parceiras: IPESI, Portal Embarcados, Eletrônica

Holtek agora também é ARM

NOVA LINHA DE MICROCONTROLADORES HT32Fxxx

Holtek inova com o lançamento de sua nova linha de microcontroladores HT32Fxxx que une todo o poder de processamento do core ARM Cortex-M3 com sua experiência de mais de 20 anos desenvolvendo microcontroladores de 8 bits, resultando em um microcontrolador poderoso com um set de periféricos abrangente altamente competitivos em preço.

CARACTERÍSTICAS:

Com a integração do núcleo Cortex-M3 em seus dispositivos os desenvolvedores contam com as seguintes vantagens:

- **Frequência de operação de até 72MHz.**
- **1,25 DMIPS/MHz**
- **Multiplicação e divisão em um único ciclo por hardware.**
- **Interrupções vetoradas e aninhadas através do controlador NVIC**
- **Timer de 24-bits**

A arquitetura ARM presente em seus novos microcontroladores de 32 bits, proporciona o uso dos melhores ambientes de programação da atualidade como:

- **Keil MDK-ARM**
- **IAR EWARM**

HOLTEK

ANYTEK conectores

FORDATA FOR DATA DISPLAY

módulos RF WENSHING

GlobalSat Wired by Wireless

APLUS CI reprodutor de sons

FAGOR

SIMCom A company of SIM Tech

Visite o site da Holtek e conheça toda linha:
www.holtek.com

Cika Eletrônica

Seu Distribuidor de Componentes Eletrônicos

Tel.: 55 11 2696-6428 / Fax: 55 11 2696-6422

vendas@cikaeletronica.com

www.cikaeletronica.com