NUEVA
Electrónica
Canarias, Ceuta y Melilla 335 ptas.
AÑO IV • 2.ª EPOCA
N.º 35 • 300 PTAS.
(Incluido IVA)

Montajes de vanguardia al alcance de todos



Transceptor en 27 MHz a hexfet.

KITS



Interface serie para Comodore C-64

KITS

Comprobador acustico de uniones P.N

Efectos luminosos con Led

TEORIA

Los Flip-Flop tipo J-K

BUSQUE EN EL INTERIOR LAS OFERTAS DE NUEVA ELECTRONICA

Director Editorial
José I. Gómez-Centurión

Director Ejecutivo
Andrés Aylagas

Maqueta
Jaime González
Esteban Pérez

Traducción
Ana M.ª Márquez

Fotografía
Carlos Candel

Portada
José M.ª Ponce

Edita
HOBBY PRESS, S.A.

Presidente
María Andrino

Consejero Delegado
José I. Gómez-Centurión

Jefe de administración
Raquel Jiménez

Publicidad
Concha Gutiérrez

Secretaria de Dirección
Marisa Cogorro

Suscripciones
Rosa González

Redacción, Administración y Publicidad
La Granja, n.º 8
Polígono Industrial de Alcobendas
Telf.: 654 32 11.
Telex: 49480 HOPR

Dto. Circulación
Carlos Peropadre

Distribución
Coedis, S.A. Valencia, 245
Barcelona

Fotocomposición
Novocomp, S.A.
Nicolás Morales, 38-40

Fotomecánica
Grof
Ezequiel Solana, 16

Depósito Legal:
M-18437-1983

Representante para Argentina, Chile, Uruguay y Paraguay, Cía. Americana de Ediciones, S.R.L. Sud. América, 1.532. Telf.: 21 24 64. 1209 BUENOS AIRES (Argentina).

Traducción en Lengua española de la revista «Nuova Elettronica», Italia.

Director General.
Montuschi Giuseppe

NUEVA Electrónica

Número 35
Mayo 1986

EN ESTE NUMERO

4 Noticias y novedades

6 Transceptor en 27 MHz A Hexfet

22 Los flip-flop tipo JK

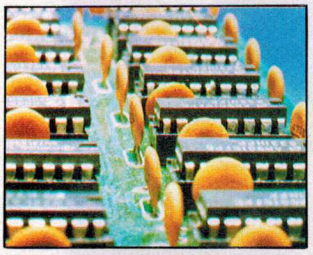
34 Interface serie para Commodore C-64

48 Comprobador acústico de uniones P-N

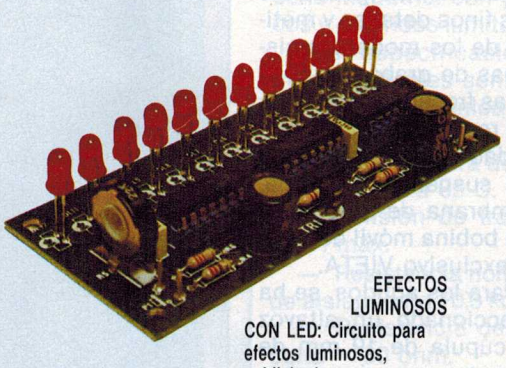
56 Efectos luminosos con led



NOTICIAS Y NOVEDADES: Lo que interesa conocer de la actualidad electrónica.



LOS FLIP-FLOP TIPO J-K: Con este artículo se completa la teoría del funcionamiento de los flip-flop, que se inició en nuestro número anterior.



EFECTOS LUMINOSOS CON LED: Circuito para efectos luminosos, publicitarios o decorativos.



INTERFACE SERIE PARA COMMODORE C.64: Si queréis conectar vuestro Commodore a un modem o bien compartir datos con otro ordenador.



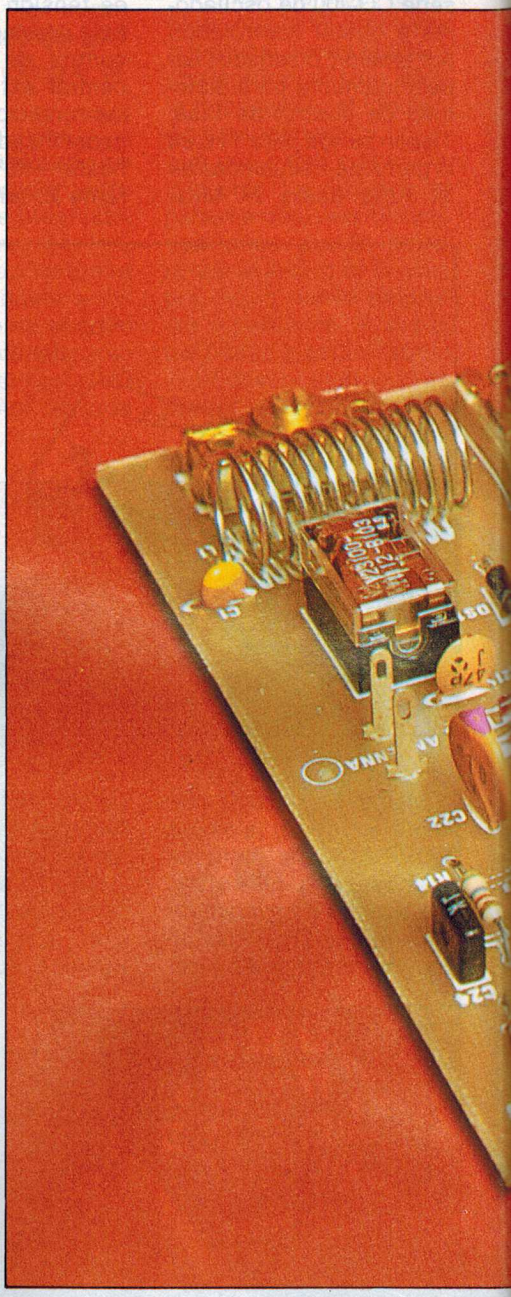
Transceptor en 27 MHz a Hexfet



Transceptor para 27 MHz a Hexfet



El elevado coste de los receptores-transmisores profesionales, impide su adquisición por aquellas personas que tienen grandes deseos de convertirse en adictos a la CB. Para ofrecer a todos esta posibilidad, en este número explicaremos la realización de un sencillísimo aparato que os permitirá lanzar vuestra voz al espacio,conocer nuevas personas, encontrar nuevos amigos y, al mismo tiempo, adquirir cierta experiencia en el campo de las transmisiones.



Aquí Pantera Rosa llamando a todas las CB a la escucha. Pantera Rosa llama, contestad a Pantera Rosa que pasa a la escucha.»

Quienes nunca hayan intentado transmitir, no pueden conocer la emoción que se siente cuando, tras una llamada, al quedar a la escucha, se oye contestar a alguien. Esto confirma que nuestra voz ha sido lanzada al espacio, ha sido captada por una persona que, a su vez, nos llama para mantener un contacto a través de la radio.

Pero no penséis que a vuestra primera llamada va a contestar alguien de inmediato; habrá que repetir el mensaje varias veces, porque no siempre habrá un CB sintonizando en la misma frecuencia.

Sea como fuere, más pronto o más tarde, oiréis en vuestro altavoz:

«Aquí Superman contestando a Pantera Rosa, paso y escucho.»

Al sentir vuestro indicativo os invadirá la alegría por esta primera QSO (conexión) y luego se establecerá con éste aún desconocido CB una relación de simpatías y cordialidad.

«Pantera Rosa llama a Superman, te recibo muy fuerte aquí, en mi barrio de XXX, ¿me dices dónde vives y cómo me recibes? Cambio.»

«Claro que me recibes fuerte, mi aparato es un XXK con un lineal de 20 watios, 40 canales, sintonía digital, super antena JJX, por eso me llamo Superman. También yo aquí, en XXX, te recibo muy bioen. ¿Con qué cacharro transmites, japones o americano? ¿Qué potencia tienes? Cambio.»

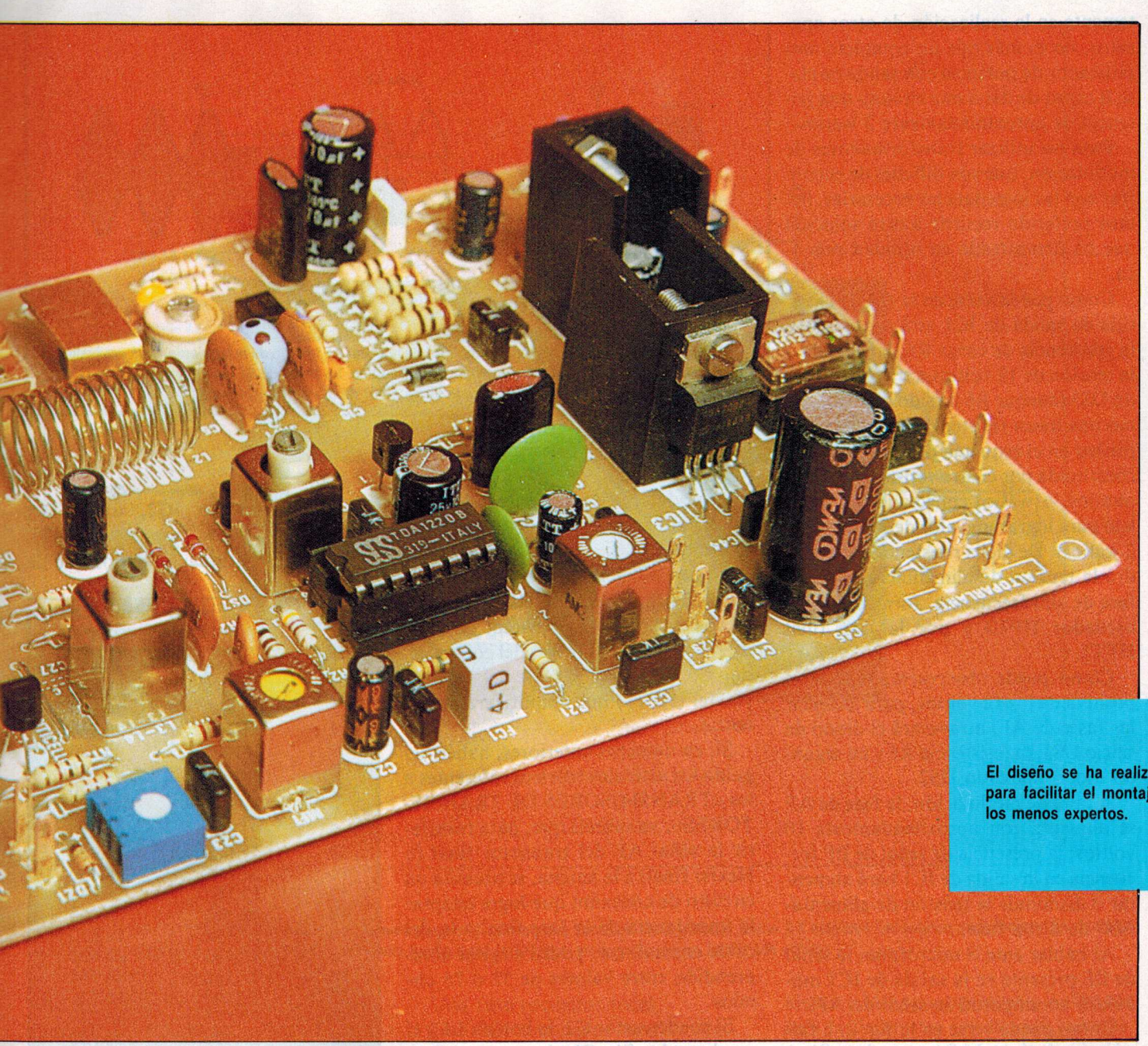
«Aquí Pantera Rosa, enhorabuena por tu cacharro, el mío es un kit made Nueva Electrónica que he montado entre sábado y domingo y, como final, tiene un modesto Hexfet de 1-1,5 watios, la antena es un dipolo autoconstruido normal.»

«Aquí Superman, ¿he oído bien?, ¿estás transmitiendo con un solo watio? ¡Maldita sea!, ¿sabes que te recibo más fuerte que a Luis que tiene un cacharro de 5 watios?»

Pero no siempre las respuestas serán positivas; también habrá algunos que dirán que os reciben muy bajo, que criticarán vuestra escasa potencia, pero siempre tendréis dos ventajas con respecto a ellos.

Vuestro aparato no dispondrá de una hermosa tarjeta dorada con las siglas XXK, quizá su belleza deje algo que desear, la potencia no se podrá comparar con la de un receptor-transmisor comercial. Pero, como contrapartida, estaréis en posesión de un aparato con excelentes características y para cuya realización habréis gastado un cifra muy razonable.

Transmitiréis con un aparato total-



El diseño se ha realizado para facilitar el montaje a los menos expertos.

mente fabricado con vuestras manos, por lo que conoceréis todas y cada una de sus funciones lo que, en caso de quemar un transistor, os permitirá repararlo vosotros mismos. En cambio, aquellas personas que dispongan de un aparato comercial, si éste llegara a averiarse, se verían obligados a recurrir a la tienda en que lo hayan comprado. Y si el aparato fuera de fabricación japonesa, tendrían que buscar un transistor como los que emplean, lo que es bastante difícil.

Además, no perdamos de vista que produce mucha más satisfacción alcanzar un solo kilómetro con un aparato construido por uno mismo, que largas distancias con un aparato que la única molestia que nos ha producido ha sido la de enchufarlo a la red.

Esquema eléctrico

Observando el esquema reflejado en la fig. 1, constataréis que para construir nuestro receptor-transmisor, se requieren dos Hexfet, tres transistores, un fet y tres circuitos integrados.

El circuito está constituido por dos fases que, en el esquema eléctrico, se han separado; tendremos por consiguiente una fase TRANSMISORA (visible en la parte superior) y una fase RECEPTORA (visible en la parte inferior) que funcionan con independencia.

Empezaremos nuestra descripción por la fase transmisora y, como es lógico, por el micrófono dinámico (aconsejamos no emplear uno piezoeléctrico) que, al captar la voz, la transformará en una señal de BF que, aplicada en la base del transistor TR1 (ver arriba a la derecha del esquma eléctrico) la amplificará.

Desde el colector de dicho transistor, la señal de BF preamplificada alcanzará, a través del condensador C16, la patilla de entrada (patilla 1) del integrado IC1, un TDA2002, que como ya sabemos porque lo hemos empleado recien-

temente en la realización de otros aparatos, no es más que un completo amplificador de potencia con salida en clase B capaz de dar a este circuito una potencia de aproximadamente 2 watios.

Para no utilizar transformadores de modulación, que son difíciles de encontrar con las impedancias necesarias, hemos preferido recurrir a otra solución que ha demostrado su utilidad práctica.

Como puede verse en la fig. 1, la patilla de salida de IC1 está conectada a la resistencia de carga R6, conectada a la tensión de 12 voltios a través del diodo DS3 (aunque R6 ha sido diseñada como una única resistencia, podréis comprobar en el esquema práctico que está constituida por cuatro resistencias de 10 ohmios ½ watio, conectadas en paralelo para lograr un valor de 2,5 ohmios, 2 watios). De dicha resistencia se obtendrá la tensión de alimentación para la fase de alta frecuencia, formada por el oscilador HFT2 y por la fase final HFT1.

Como puede observarse, la tensión positiva de los 12 voltios, para alcanzar las fases de AF, atravesará el diodo de silicio DS3, la resistencia R6 y un segundo diodo marcado DS2.

A falta de modulación, la fase de AF se alimenta con aproximadamente 10 voltios; la presencia de señal de BF frecuencia en la salida de IC1 hará aumentar o disminuir la tensión de alimentación de dicha fase.

Al hablar ante el micrófono, la señal de BF presente en la salida de IC1 modulará en amplitud la señal de AF.

Como puede verse en la fig. 2, a falta de modulación, la amplitud de la señal de AF será proporcional a la tensión de alimentación, es decir, a los 10 voltios.

Si aplicáramos en la entrada una señal sinusoidal de BF, cuya amplitud total fuera de 12 voltios (6 voltios por la semionda positiva y 6 voltios para la negativa), en presencia de la semionda positiva, la tensión de alimentación alcanzaría un valor de 10 + 6 = 16 voltios, por lo que aumentaría la amplitud de la señal AF. En presencia de la negativa, en cambio, la tensión de alimentación se reduciría a un valor igual a 10—6 = 4 voltios, por lo que disminuiría la amplitud de la señal AF siendo menor la tensión de alimentación y con ello lograremos modular perfectamente la señal de AF sin utilizar ningún transformador de modulación.

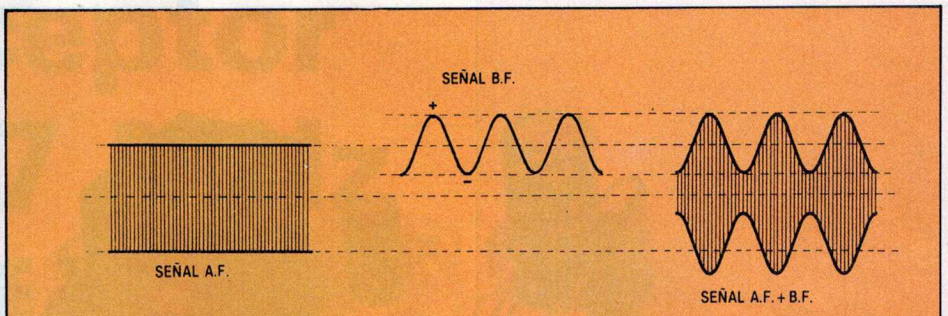


Figura 2. **A falta de modulación, la amplitud de la señal AF (dibujo de la izquierda) será equivalente a la que se podría obtener alimentando a 10 voltios. La señal de BF, superponiéndose a la de AF modificará su amplitud como puede verse en el dibujo de la derecha.**

La fase AF del transistor es muy sencilla. El primer Hexfet (HFT2) se utiliza como oscilador de cuarzo. La señal de AF generada, a través del condensador C6, alcanzará el Gate del segundo Hexfet (HFT1) que amplificará su potencia.

Si, en números anteriores, habéis seguido los artículos teóricos referentes a los «TRANSMISORES DE TRANSISTORES», ya sabréis que, para transferir la señal AF del transistor final (o Hexfet final) a la antena, se necesita un circuito de conexión que logre adaptar la impedancia de la fase final a la del cable coaxial, que podrá elegirse comprendido entre valores de 52 ó 75 ohmios.

El condensador C2, la bobina L1 y el condensador fijo C1, sirven para adaptar la salida del Hexfet final a la impedancia característica del cable coaxial empleado para transferir la señal AF a la antena transmisora.

Una vez descrita la fase transmisora, centraremos nuestra atención en la receptora, presentado en la parte inferior del esquema eléctrico de la fig. 1.

Pasando a la recepción, la señal AF captada por la antena, a través del relé, alcanzará, por medio de los condensadores C21 y C22, la base del transistor TR3 que la preamplificará.

Desde el colector de dicho transistor, la señal alcanzará la bobina de enlace L3. Del arrollamiento secundario, L4, la señal AF será aplicada a las patillas 2-4 del integrado IC2, una TDA 1220/B.

Antes de continuar, diremos que de

CANAL	FRECUENCIA transmisor	FRECUENCIA receptor
1	26.965	26.510
2	26.975	26.520
3	26.985	26.530
4	26.995	26.540
5	27.005	26.550
6	27.015	26.560
7	27.025	26.570
8	27.055	26.600
9	27.065	26.610
10	27.075	26.620
11	27.085	26.630
12	27.105	26.650
13	27.115	26.660
14	27.125	26.670
15	27.135	26.680
16	27.155	26.700
17	27.165	26.710
18	27.175	26.720
19	27.185	26.730
20	27.205	26.750
21	27.215	26.760
22	27.225	26.770
23	27.235	26.780
24	27.245	26.790
25	27.255	26.800
26	27.265	26.810
27	27.275	26.820
28	27.285	26.830
29	27.295	26.840
30	27.305	26.850
31	27.315	26.860
32	27.325	26.870
33	27.335	26.880
34	27.345	26.890
35	27.355	26.900
36	27.365	26.910
37	27.375	26.920
38	27.385	26.930
39	27.395	26.940
40	27.405	26.950

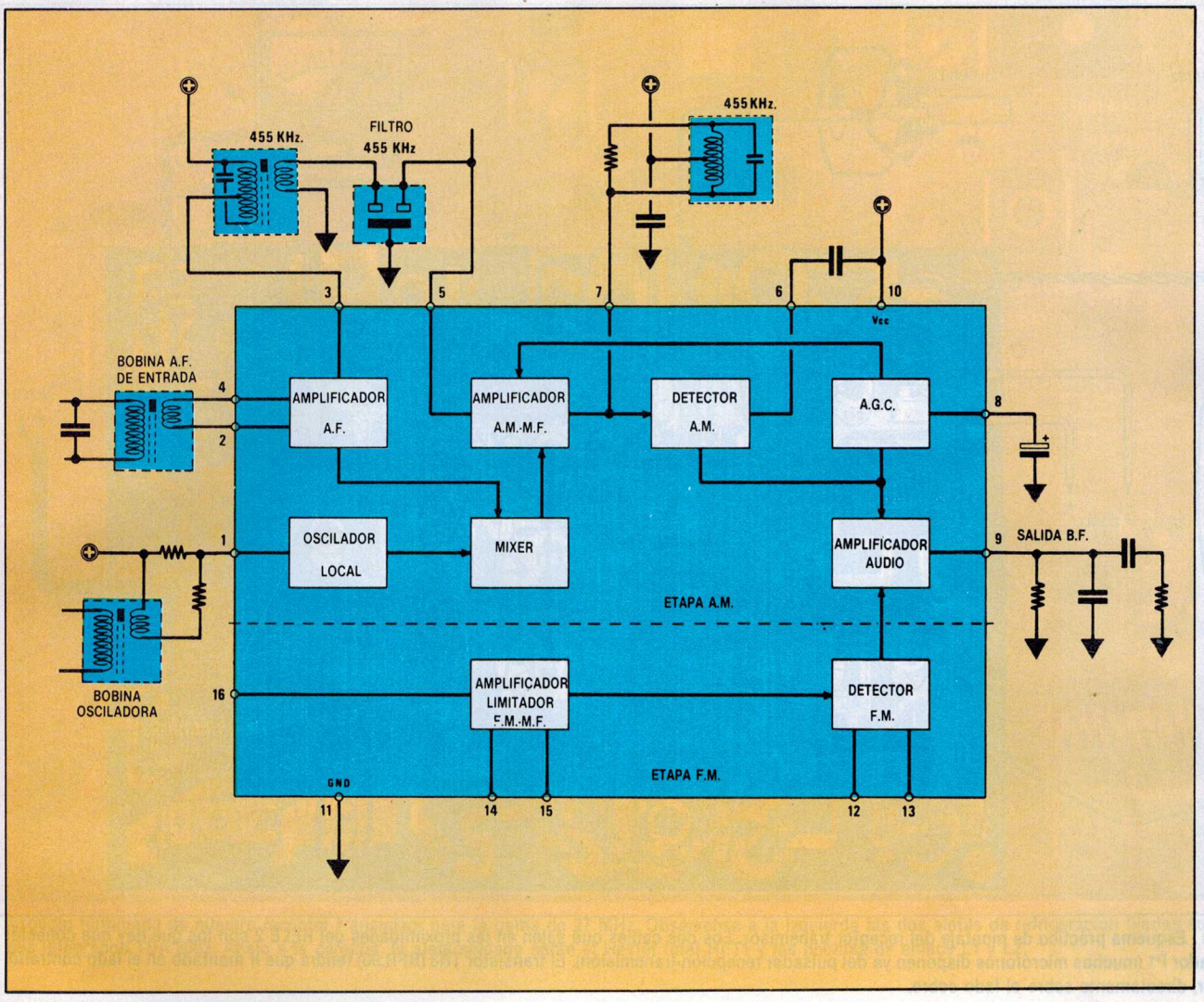


Figura 3. **El integrado TDA.1220/B, como se ve en este esquema de bloques, contiene en su interior todos los estadios necesarios para realizar un receptor de AM más un estadio preamplificador de frecuencia media para la FM que, en nuestro plano, queda sin utilizar.**

este integrado existen en el mercado tres tipos: el TDA 1220/A, el TDA 1220/B y el TDA 1220/L y de estos tres modelos, en nuestro proyecto emplearemos el tipo B, que tiene características superiores a los tipos A y L; por consiguiente si no se adquiere el kit, habrá que comprobar que en el envase de dicho integrado figure esta letra, ya que los tipos A y L tienen dificultades en oscilar sobre los 30 MHz; es decir, la gama que a nosotros nos interesa, mientras que el tipo B que aconsejamos, logra oscilar y amplificar señales de AF de hasta aproximadamente 50 MHz.

El TDA 1220/B, como puede verse en el esquema de bloques de la fig. 3, contiene en su interior un receptor completo de AM, constituido por:

Una fase preamplificador.

Una fase oscilador local.

Una fase mezclador equilibrado.

Una fase amplificador de MF.

Una fase de control automático de ganancia.

Una fase detector.

Una fase preamplificador de BF.

Además se encuentra una fase preamplificador de FI a 10,7 MHz para la gama de modulación de frecuencia, con su detector de FM que, en nuestro proyecto, no se utiliza.

Empleando este integrado, hemos logrado una importante ventaja: hemos podido simplificar notablemente el esquema de nuestro circuito y, además, podemos garantizar el funcionamiento de todo el receptor. En efecto, si el integrado se sitúa correctamente en su zócalo, el receptor funcionará inmediatamente y la única operación a efectuar será la de ajustar las escasas bobinas, verificando con el S-Meter la desviación de la aguja.

Volviendo al esquema eléctrico, diremos que ha sido necesario anteponer al TDA 1220/B, una fase preamplificadora de AF (ver TR3), con objeto de aumentar la sensibilidad, adecuándolo mejor para recibir las débiles señales de los CB:

De la patilla 3 de dicho integrado se obtendrá la señal ya convertida al valor de la FI a 455 MHz, que luego se aplicará sobre el arrollamiento primario de la MF1.

Del secundario de la misma MF1 se obtendrá la señal, aplicándola al filtro cerámico FC1 para aumentar la selectividad.

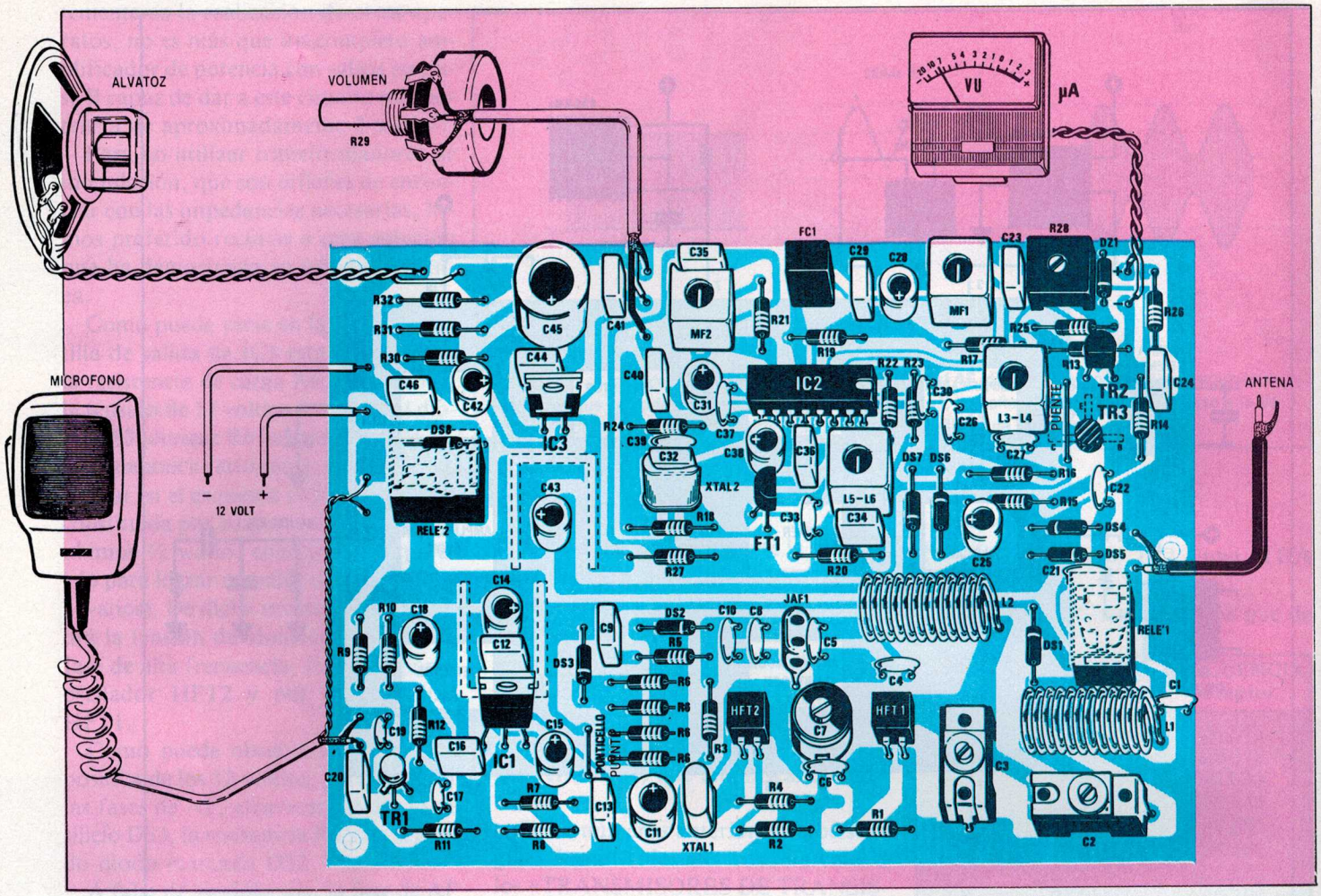


Figura 4. **Esquema práctico de montaje del receptor transmisor. Los dos cables que salen en las proximidades del RELE 2 son los que hay que conectar al pulsador P1 (muchos micrófonos disponen ya del pulsador recepción-transmisión). El transistor TR3 (BFR.90) tendrá que ir montado en el lado contrario, es decir, directamente sobre el lado cobre.**

La señal a 455 KHz volverá a la patilla 5 del integrado para ser amplificada. Una segunda FI (ver MF2) aplicada en la patilla 7 reenlazará la señal preamplificada antes de ser recogida por la fase presente en el interior del integrado.

Como puede verse en la fig. 3, en dicho integrado hay una fase de CAG (Control Automático de Ganancia) y una fase preamplificador de BF.

De la patilla 9, nuestra señal de BF alcanzará el potenciómetro de VOLUMEN marcado R29, y proseguirá hasta el integrado final de potencia TDA 2002 (ver IC3).

Para completar la presentación del integrado TDA 1220/B sólo falta la descripción de la fase oscilador local, es decir, el necesario para generar una señal de AF que, mezclada a la captada por la antena, permitirá obtener 455 KHz.

Dicha fase, como puede verse en el esquema eléctrico de la fig. 1, está constituida por el fet FT1, el cuarzo XTAL2 y la bobina de enlace L5.

El cuarzo utilizado en el oscilador deberá ser 455 KHz, inferior a la frecuencia de recepción; admitiendo, por lo tanto, que se desee recibir la frecuencia de 27.125 KHz en el receptor, será necesario utilizar un cuarzo que oscile a:

27.125—455 = 26.270 KHz

En cambio, en el transmisor, se utilizará el cuarzo con la frecuencia más alta, es decir:

26.670 + 455 = 27.125 KHz.

Para mayor facilidad, en la tabla 1 reproducimos las frecuencias del cuarzo de recepción, las del cuarzo de transmisión, y el correspondiente canal.

La frecuencia generada por el cuarzo XTAL2 será recogida por el arrollamiento secundario L6 y aplicada a la patilla 1 del integrado en la que e mezclará con la de recepción, para obtener de la resta el valor de MF = 455 KHz.

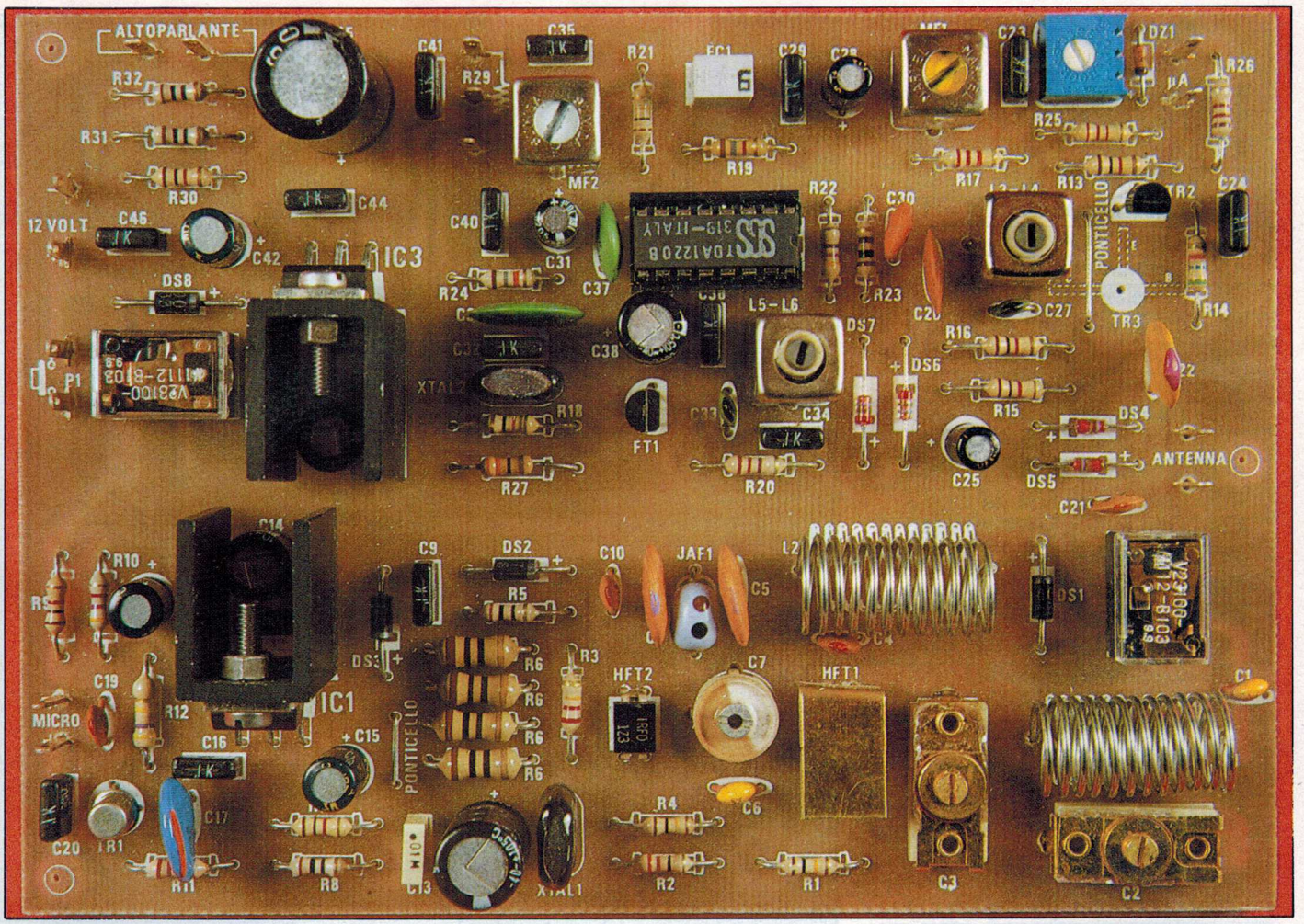
En efecto:

27.125—26.670 = 455 KHz.

Naturalmente, ya habréis comprendido que el empleo del TDA 1220/B, simplifica notablemente la realización de la fase receptora.

Puesto que a tal integrado hemos añadido, para darle mayor sensibilidad, un estadio preamplificador AF, es preciso ahora un control automático de ganancia para evitar que esta etapa se sature en presencia de señales excesivamente fuertes y, al mismo tiempo, de un pequeño instrumento S-Meter que indique la intensidad de la señal captada.

En nuestro circuito, para realizar esta doble función, se encuentra el transistor marcado TR2. Como se ve en el esquema eléctrico de la fig. 1, la señal de FI obtenida a través de la resistencia R19 de 1.800 ohmios, desde la patilla 5 de IC2 cargará con una tensión positi-



Aspecto terminado de nuestro receptor transmisor para la gama de 27 MHz. Obsérvense a la izquierda las dos aletas de refrigeración fijadas sobre los dos integrados TDA.2002. Abajo a la derecha, la aleta soldada sobre el Hexfet final HFT1 y las bobinas de enlace L1 y L2.

va los dos condensadores C28 y C29, y dicha tensión se utilizará para polarizar la base del transistor TR2 sobre cuyo emisor van aplicados el instrumento S-Meter y la resistencia R14 de 56.000 ohmios que polariza la base del transistor preamplificador de AF, es decir TR3.

Cuanto más fuerte sea la señal captada, menos positiva resultará la tensión presente en el emisor de TR2; en consecuencia, disminuirá la tensión de polarización de base del transistor preamplificador AF TR3, que de esta forma, amplificará menos.

Para impedir que las señales muy fuertes logren bloquear el CAG interno de IC2 se ha añadido un Control Automático de Ganancia complementario. Como se ve en el esquema eléctrico, el condensador C30 recoge de la patilla de entrada de IC2 (patilla 2 = una parte de AF preamplificada), que luego será rectificada por los dos diodos DS7 y DS6 para obtener una tensión negativa que, una vez filtrada por el condensador electrolítico C25, se aplicará, a través de R15, a la base del transistor preamplificador de AF.

Si las señales de la antena resultan débiles, no se puede obtener una tensión negativa capaz de modificar la polarización de base del transistor TR3; en cambio si dichas señales superan una determinada amplitud (tienen que superar los 0,7 voltios) la tensión negativa rectificada reducirá notablemente la ganancia de este estadio preamplificador AF.

Los dos diodos de silicio DS4 y DS5, aplicados en contraste sobre la base de TR3, sirven únicamente para protegerlo de posibles descargas eléctricas que la antena podría captar durante una tormenta.

Para pasar de la recepción a la transmisión, se utilizan dos relés, uno de los cuales sirve para conmutar la tensión de alimentación (ver relé 2) sobre uno u otro circuito y el otro, para conectar la antena con la entrada del receptor o bien con la salida del transmisor (ver relé 1).

Para la alimentación, se aconseja trabajar con tensiones comprendidas entre los 12 y los 13 voltios.

Las características más sobresalientes de este receptor-transmisor son las siguientes:

Tensión de alimentación	**12-13 volt.**
Absorción TX no modulado	**350 mA**
Absorción TX modulado	**800 mA**
Potencia en antena no modulada	**0,8-1 wat.**
Potencia en antena modulada	**1,5-2 wat.**
Absorción RX en reposo	**70 mA**
Absorción RX máx. potencia	**400 mA**

Componentes

R1 = 100.000 ohm. ¼ wat.
R2 = 22 ohm. ¼ wat.
R3 = 220.000 ohm. ¼ wat.
R4 = 100.000 ohm. ¼ wat.
R5 = 10 ohm. ¼ wat.
R6 = 2,2 ohm. 2 wat.
R7 = 1.000 ohm. ¼ wat.
R8 = 10 ohm. ¼ wat.
R9 = 1.000 ohm. ¼ wat.
R10 = 4.700 ohm. ¼ wat.
R11 = 220 ohm. ¼ wat.
R12 = 470.000 ohm. ¼ wat.
R13 = 1.000 ohm. ¼ wat.
R14 = 56.000 ohm. ¼ wat.
R15 = 1.000 ohm. ¼ wat.
R16 = 1.000 ohm. ¼ wat.
R17 = 22.000 ohm. ¼ wat.
R18 = 10.000 ohm. ¼ wat.
R19 = 1.800 ohm. ¼ wat.
R20 = 220 ohm. ¼ wat.
R21 = 100.000 ohm. ¼ wat.
R22 = 470 ohm. ¼ wat.
R23 = 100 ohm. ¼ wat.
R24 = 18.000 ohm. ¼ wat.
R25 = 2.200 ohm. ¼ wat.
R26 = 1.200 ohm. ¼ wat.
R27 = 33 ohm. ¼ wat.
R28 = 1.000 ohm. trimmer
R29 = 100.000 ohm. pot. log.
R30 = 1.000 ohm. ¼ wat.
R31 = 10 ohm. ¼ wat.
R32 = 10 ohm. ¼ wat.
C1 = 330 pF a disco VHF
C2 = 10-180 pF compensador
C3 = 10-180 pF compensador
C4 = 1.000 pF a disco VHF
C5 = 10.000 pF a disco VHF
C6 = 330 pF a disco VHF
C7 = 10-60 pF compensador
C8 = 10.000 pF a disco VHF
C9 = 100.000 pF poliéster
C10 = 1.000 pF a disco VHF
C11 = 470 mF electrolítico 16 volt.
C12 = 100.000 pF poliéster
C13 = 10.000 pF poliéster
C14 = 100 mF electrolítico 25 volt.
C15 = 47 mF electrolítico 25 volt.
C16 = 100.000 pF poliéster
C17 = 150 pF a disco VHF
C18 = 47 mF electrolítico 25 volt.
C19 = 1.000 pF a disco VHF
C20 = 100.000 pF poliéster
C21 = 47 pF a disco VHF
C22 = 100 pF a disco VHF
C23 = 100.000 pF poliéster
C24 = 100.000 pF poliéster

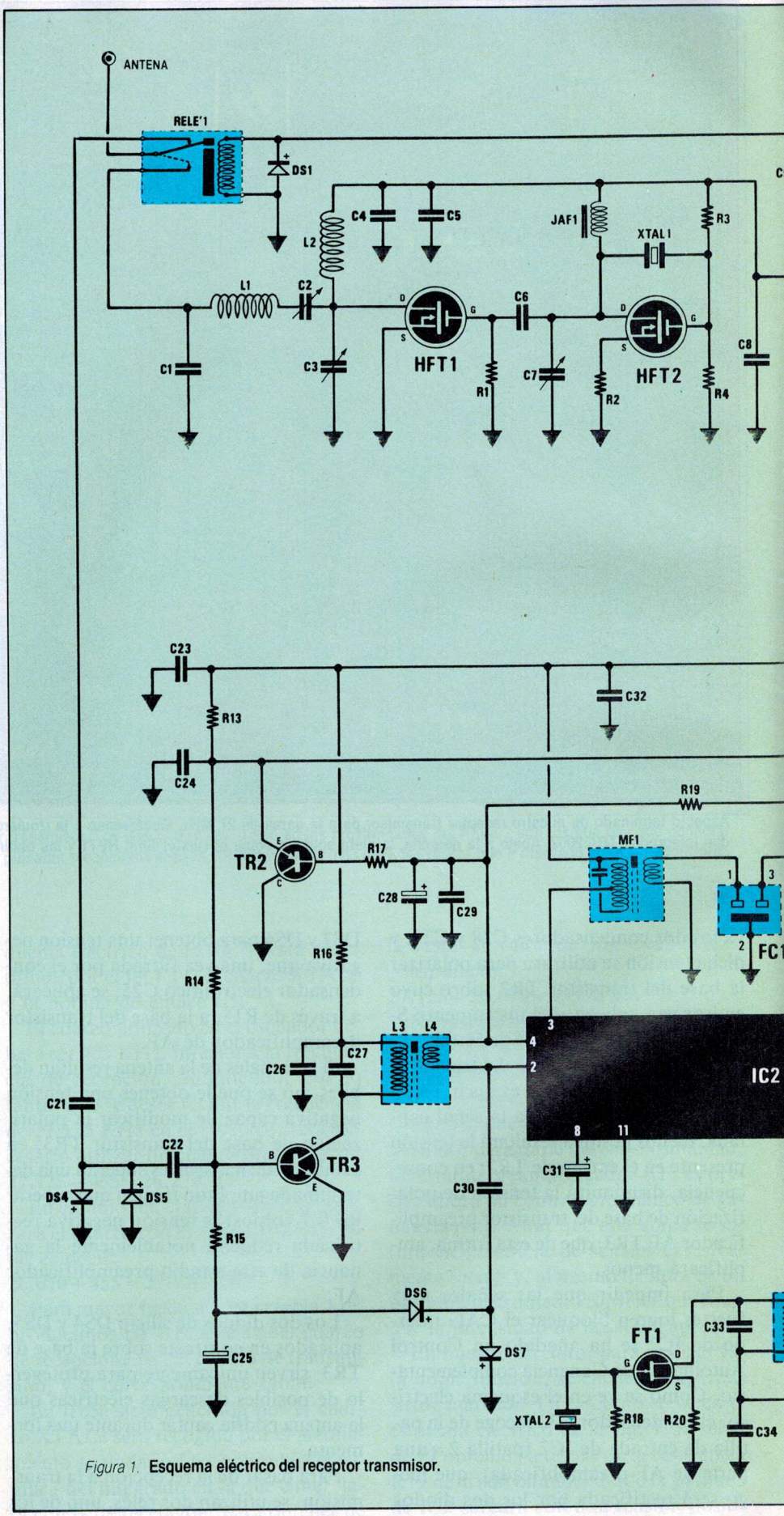
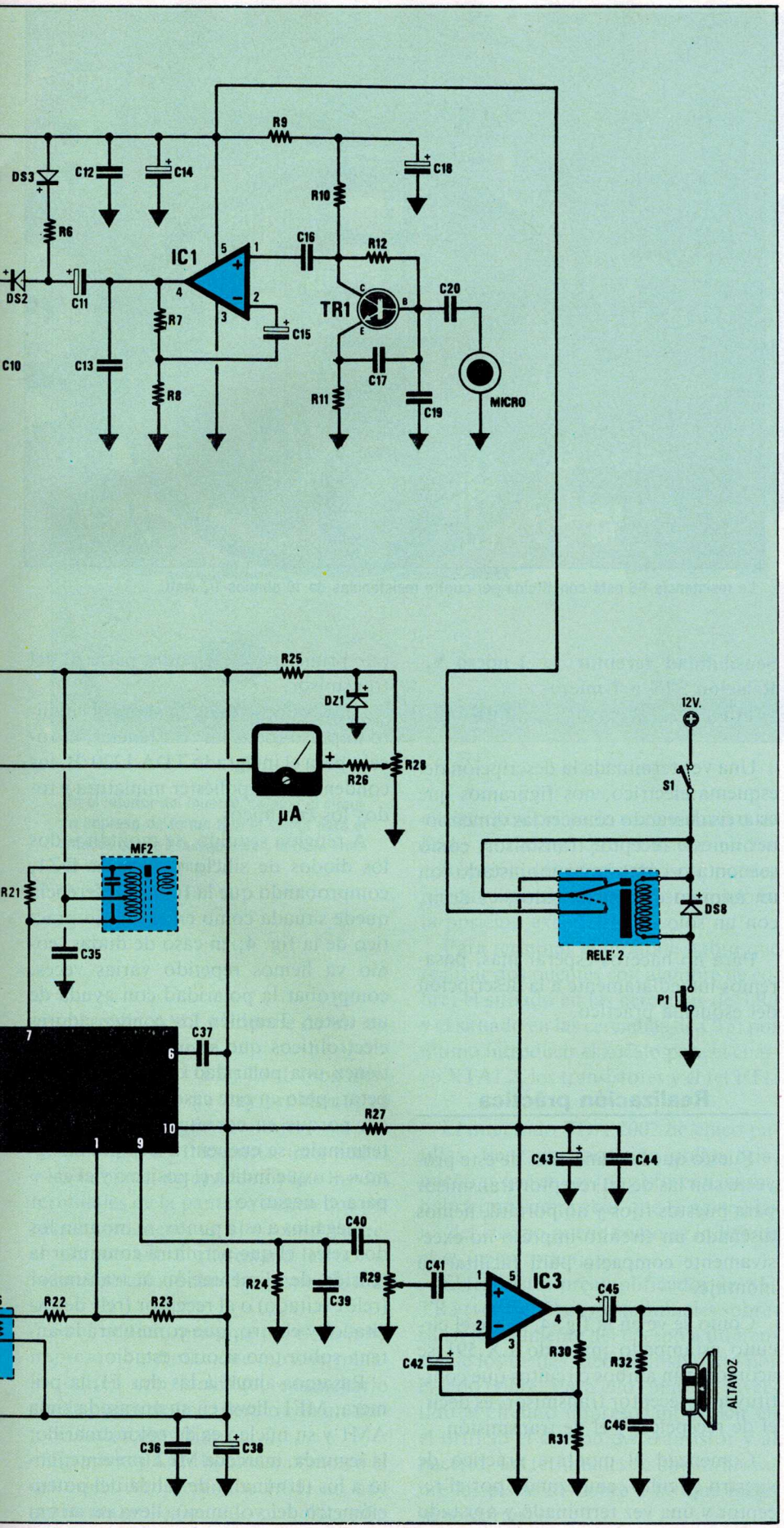
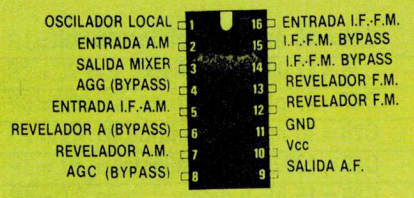


Figura 1. **Esquema eléctrico del receptor transmisor.**

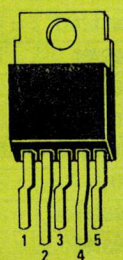


Componentes

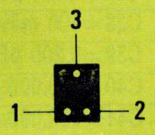
C25 = 10 mF electrolítico 16 volt.
C26 = 47.000 pF a disco
C27 = 27 pF a disco
C28 = 10 mF electrolítico 25 volt.
C29 = 100.000 pF poliéster
C30 = 15 pF a disco
C31 = 10 mF electrolítico 25 volt.
C32 = 100.000 pF poliéster
C33 = 27 pF a disco
C34 = 100.000 pF poliéster
C35 = 100.000 pF poliéster
C36 = 100.000 pF poliéster
C37 = 2.700 pF a disco
C38 = 100 mF electrolítico 25 volt.
C39 = 8.200 pF a disco
C40 = 100.000 pF poliéster
C41 = 100.000 pF poliéster
C42 = 47 mF electrolítico 25 volt.
C43 = 100 mF electrolítico 25 volt.
C44 = 100.000 pF poliéster
C45 = 1.000 mF electrolítico 16 volt.
C46 = 100.000 pF poliéster
JAF1 = impedancia 1 microH.
L1-L2 = ver texto
L3-L4 = frecuencia intermedia 30 MHz
L5-L6 = frecuencia intermedia 30 MHz
MF1 = frecuencia intermedia
MF2 = frecuencia intermedia blanca
FC1 = filtro cerámico 455 KHz
DS1 = diodo de silicio 1N4007
DS2 = diodo de silicio 1N4007
DS3 = diodo de silicio 1N4007
DS4 = diodo de silicio 1N4148
DS5 = diodo de silicio 1N4148
DS6 = diodo de silicio 1N4148
DS7 = diodo de silicio 1N4148
DS8 = diodo de silicio 1N4007
DZ1 = diodo zener 5,1 volt. ½ wat.
TR1 = NPN tipo BCY59
TR2 = PNP tipo BC328
TR3 = NPN tipo BFR90
FT1 = fet BF245
HFT1 = hexfet IRFD 1Z3
HFT2 = hexfet IRFD 1Z3
IC1 = TDA.2002
IC2 = TDA.2002
IC3 = TDA.1220/B
XTAL1 = quarzo 27.125 KHz
XTAL2 = quarzo 26.670 KHz
RELE1 = relé 12 volt. 1 circuito
RELE2 = relé 12 volt. 1 circuito
Micrófono dinámico
P1 = pulsador
S1 = interruptor
Altavoz 8 ohm. 1 wat.
uA = instrumento 200 mA



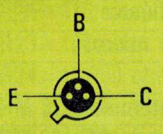
TDA1220B



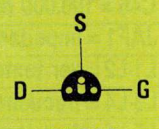
TDA2002



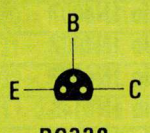
F.C. 455 KHz.



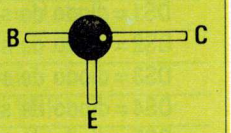
BCY59



BF245

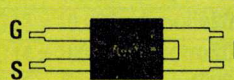


BC328



BFR90

Figura 5. **Conexiones vistas desde abajo, es decir, del lado de los terminales de los dos integrados TDA.1220 B Y TDA.2002, del filtro cerámico y fet. Si el transistor BFR.90 no tiene el terminal C más largo que los otros dos, para localizarlo será preciso buscar en el cuerpo el «punto» de identificación.**



IRFD1Z3

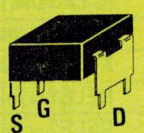
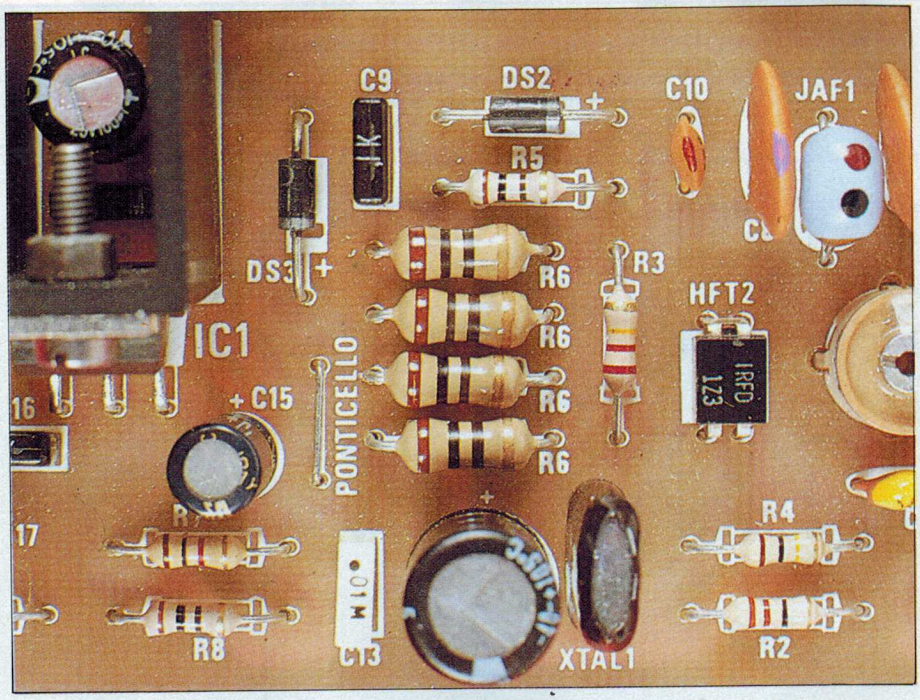


Figura 6. **Dos de los cuatro terminales de los Hexfet están conectados eléctricamente (terminales de DRAIN).**
En el lado contrario, se encuentra arriba el terminal de GATE y abajo el de SOURGE.



La resistencia R6 está constituida por cuatro resistencias de 10 ohmios 1/2 watt.

Sensibilidad receptor .. 1 micro V.
Relación S7N a 1 microvoltio ..... 20 dB

Una vez terminada la descripción del esquema eléctrico, nos figuramos que estaréis deseando conocer las dimensiones de este receptor transmisor, cómo se monta, y cómo hay que ajustarlo con un mínimo de instrumentos, es decir, con un solo téster.

Para no haceros esperar más, pasaremos inmediatamente a la descripción del esquema práctico.

Realización práctica

Puesto que las funciones de este proyecto son las de un receptor transmisor para puestos fijos y no portátil, hemos diseñado un circuito impreso no excesivamente compacto para facilitar su montaje.

Como se ve en la fig. 4, sobre el circuito estampado marcado LX.591 se acomodarán ambos circuitos que constituyen el receptor transmisor, es decir, el de recepción y el de transmisión.

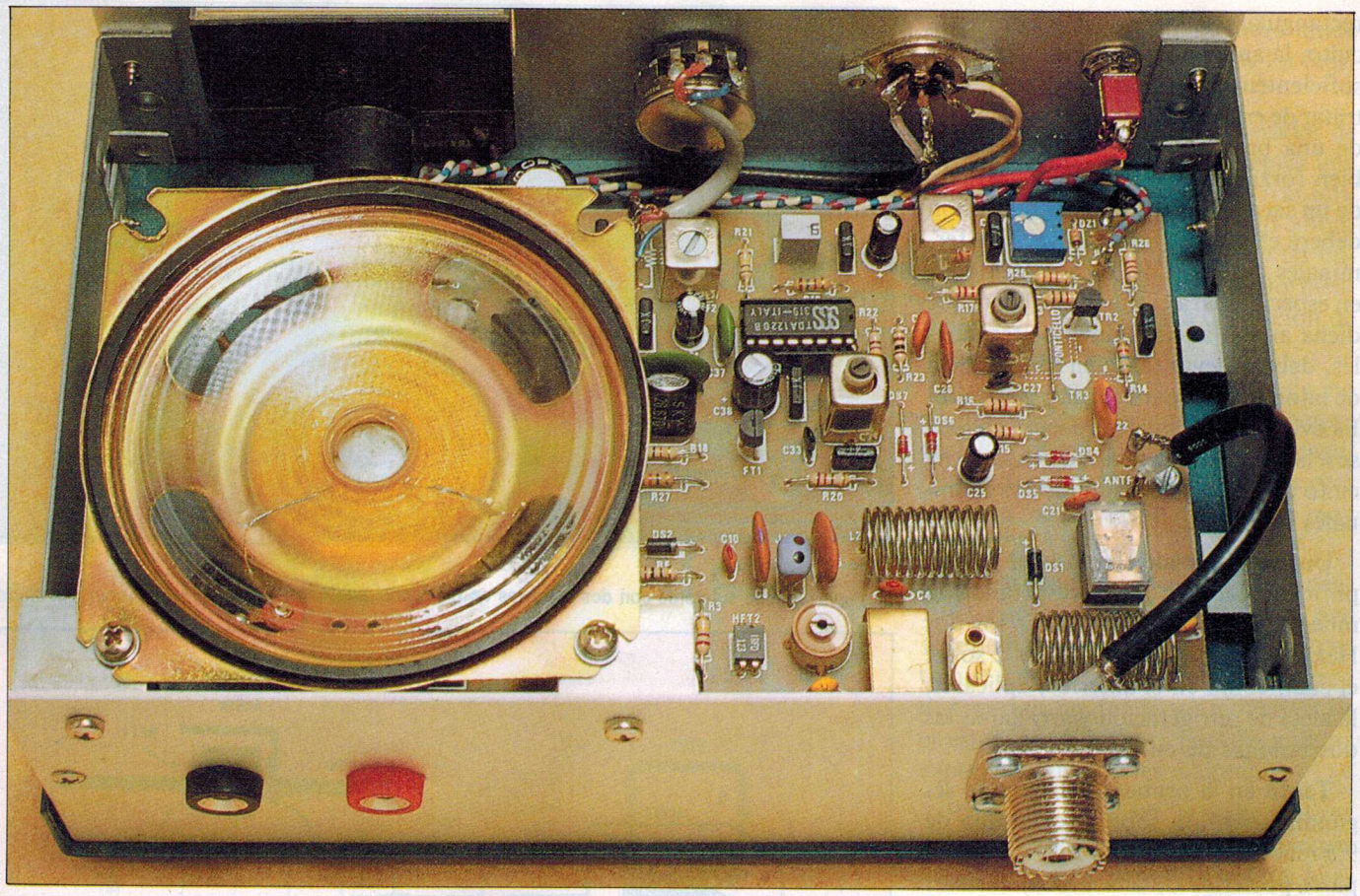
Comenzad el montaje práctico de vuestro circuito, empezando por el receptor y una vez terminado y ajustado este primer paso, se podrá pasar al del transmisor.

Ante todo, se montan sobre el circuito impreso todas las resistencias, el zócalo para el integrado TDA 1220/B, los condensadores poliéster miniatura y todos los cerámicos.

A renglón seguido, se montan todos los diodos de silicio y el zener DZ1, comprobando que la faja de referencia quede situada como en el dibujo práctico de la fig. 4; en caso de dudas, como ya hemos repetido varias veces, comprobar la polaridad con ayuda de un téster. También los condensadores electrolíticos que se montarán ahora, tienen una polaridad que hay que respetar, pero en este caso resulta más fácil, porque en correspondencia de los terminales se encuentra siempre el signo « + » que indica el positivo y el «—» para el negativo.

Llegados a este punto, se montan los dos relés; el que permitirá conmutar la tensión de alimentación al transmisor (relé excitado) o al receptor (relé desexcitado) y el otro, que conmutará la antena sobre uno u otro estadio.

Pasamos ahora a las dos FI; la primera, MF1, lleva en su envase la sigla AM1 y su núcleo es de color amarillo; la segunda, marcada MF2 (presente junto a los terminales de salida del potenciómetro del volumen), lleva en su en-



En el interior del mueble, colocar el circuito impreso de forma que la salida para el altavoz quede a la izquierda y la de la antena cerca de la toma PL.

vase la sigla AM2 y dispone de un núcleo color blanco.

Las bobinas L1/L2 y L3/L4 son idénticas por lo que no hay problemas en cuanto al orden de montaje.

Al montar las frecuencias intermedias y las bobinas, no olvidemos que los dos terminales de la pantalla tienen que penetrar totalmente en el circuito impreso porque habrá que estañarlas por el lado contrario, sobre las pistas de masa.

Si el orificio presente en el circuito impreso no permite que estos terminales entren con facilidad, ensancharlo con la punta de una tijera o con un destornillador muy fino.

En cuanto a las bobinas, como en el caso del filtro cerámico FC1, no hay problema en cuanto a su colocación exacta entre primario y secundario o salida y entrada ya que, considerando su colocación, los terminales sólo pueden introducirse en el circuito estampado en la posición exacta.

Para terminar el montaje habrá que realizar dos puentes con alambre de cobre: el situado en las cercanías de TR3 y el situado en las cercanías de C15; por último introducir el zócalo para el cuarzo XTAL2, los transistores y el fet FT1.

El integrado TDA 2002 de cinco patillas, tiene una posición obligatoria, mientras que en los transistores y los fet, habrá que comprobar que la parte plana del cuerpo quede como se indica en el esquema práctico.

El transistor preamplificador de AF, TR3 (ver fig. 5) cuyos terminales sobresalen lateralmente del cuerpo a diferencia de los demás, deberá ir soldado por el lado cobre. Para ello, una vez invertido el circuito impreso, introducir en el orificio el cuerpo del transistor y al hacerlo, los terminales se apoyarán sobre las pistas de cobre a las que luego se soldarán.

Como puede verse también en la fotografía, sobre el integrado TDA 2002 habrá que aplicar una aleta de refrigeración para disipar el calor generado durante su funcionamiento.

Antes de conectar el S-Meter al circuito, el potenciómetro de volumen y el altavoz, se montará el circuito transmisor.

Ante todo, aconsejamos colocar sobre el circuito impreso, las resistencias y luego pasar a los condensadores de poliéster y cerámicos para seguir luego con los componentes de mayores dimensiones.

Para quienes no adquieran el kit y deseen emplear para dicha realización elementos recuperados, aclararemos que todos los condensadores cerámicos empleados en el estadio de AF tendrán que ser adecuados para alta frecuencia; por consiguiente, no incluir en este estadio cerámicos normales de BF ya que, además de producir pérdidas, pueden fundirse en poco tiempo por dentro, provocando cortocircuitos.

Antes de soldar los condensadores

rectangulares, comprobar si, en el circuito, la anilla para los terminales es lo suficientemente ancha; si así no fuera, tratar de ensancharla utilizando la punta de una broca como una fresadora, o bien forzándola con la punta cortante de un sacacorchos fino. Esta operación deberá efectuarse también para los terminales de Drain de los dos Hexfet y, en especial, para el final HFT1, porque dicha anilla, además de estos terminales, deberá llevar también la fina aleta de latón que disipará el calor generado. Es evidente que la aleta deberá soldarse a la pista de cobre situada bajo el circuito impreso, junto con los dos terminales de Drain.

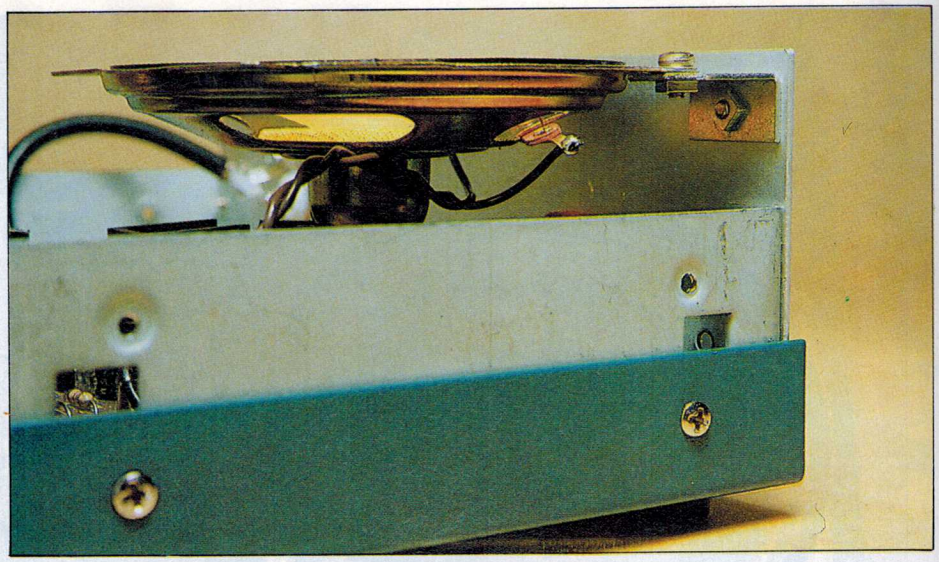
Una vez montado el transistor preamplificador de BF, TR1, respetando la muesca de referencia, montar los dos Hexfet y el integrado TDA 2002 sobre el cual, como en el anterior, aplicaréis la aleta de refrigeración y arrollaréis las dos bobinas de enlace L1 y L2.

Tanto en la primera como en la segunda, sobre un soporte cilíndrico de 9,5 mm de diámetro (podréis utilizar la parte posterior de una broca) enrollar 12 espiras utilizando hilo de cobre estañado o plateado de 1 mm, luego tirar de cada bobina para alargarla a unos 24 milímetros; en otras palabras, deberá haber aproximadamente 1 mm de separación entre una espira y otra. Aclararemos que dicha distancia no es esencial, ya que siempre se podrá corregir actuando sobre los compensadores de unión.

Una vez terminado el montaje de todos lo componentes, aconsejamos colocar el receptor transmisor en un contenedor metálico; nosotros hemos preparado un mueblecido con su frente ya perforado y serigrafiado, adecuado para este circuito, lo que no impide que podáis colocar vuestro circuito en el interior de un mueble más personalizado.

Sobre el panel frontal se encuentran el mando del volumen, la toma para el micrófono y el S-Meter; mientras que en el posterior se encuentra la toma para la antena.

Una vez conectados estos componentes al circuito impreso, vuestro receptor transmisor no está aún listo para funcionar, ya que ambos estadios, tanto el del receptor como el del transmisor, tienen que ser ajustados como explicaremos a continuación.



El altavoz, puede sujetarse con dos soportes en L al panel posterior.

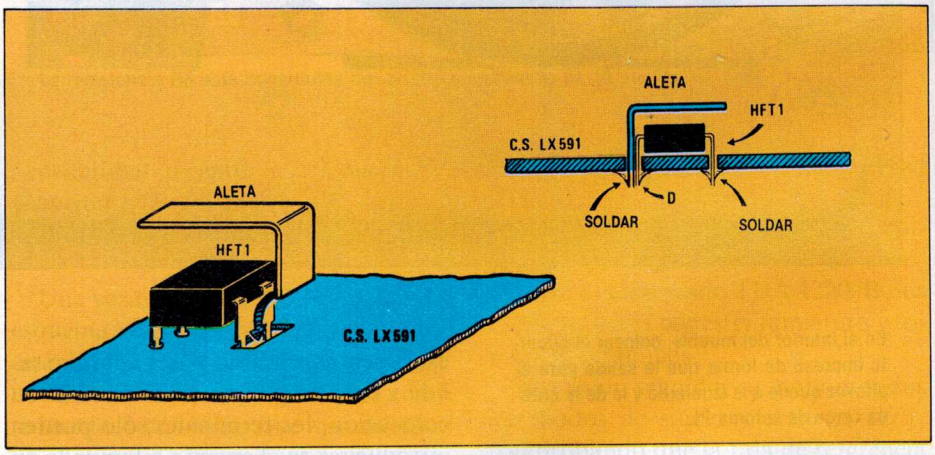


Figura 7. **Al Hexfet final indicado en el esquema eléctrico con la sigla HFT1 habrá de aplicarse una pequeña aleta de refrigeración obtenida de una lámina de latón y soldada a la misma abertura del terminal Drain, como puede verse en estos dos dibujos.**

Ajuste receptor

Introducir en el zócalo el cuarzo de recepción que, como ya sabéis, tiene que ser 455 KHz bajo respecto al de transmisión.

Conectar a la salida del TDA 2002 el altavoz de 8 ohmios y aplicar al circuito una tensión de 12 voltios, cuidando de no invertir la polaridad. Esta tensión podréis obtenerla de cualquier alimentador estabilizado que indudablemente tendréis en casa, o bien de una batería para coche.

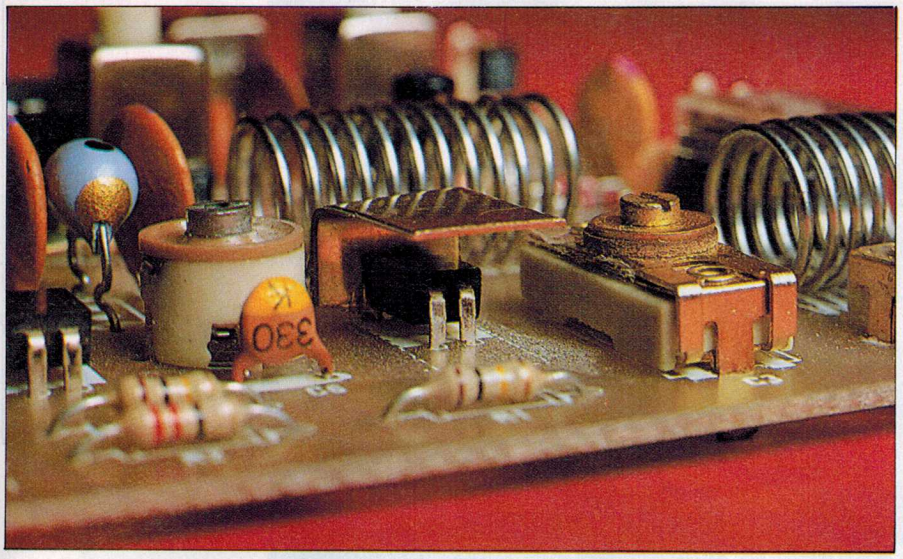
Una vez alimentado, girar el trimmer R28 hasta llevar la aguja del instrumento S-Meter casi al comienzo de la escala.

En primer lugar, comprobar que el estadio de BF funciona correctamente; para ello bastará tocar con un dedo el terminal central del potenciómetro de volumen: si todo está bien, en el altavoz se oirá un fuerte zumbido.

Para ajustar las frecuencias intermedias y las bobinas de enlace, todo será más fácil si disponéis de un generador de AF modulado; en cambio, si no lo tenéis, la operación requerirá mucho más tiempo y una buena dosis de paciencia, pero al final lograréis vuestros propósitos.

Si disponéis de un generador de AF, bastará con sintonizar en la frecuencia de 27 MHz hasta ver que la saeta del S-Meter se desvía hacia la derecha.

Es evidente que tendréis que tratar de



Detalle del montaje del refrigerador en L sobre el hexfet.

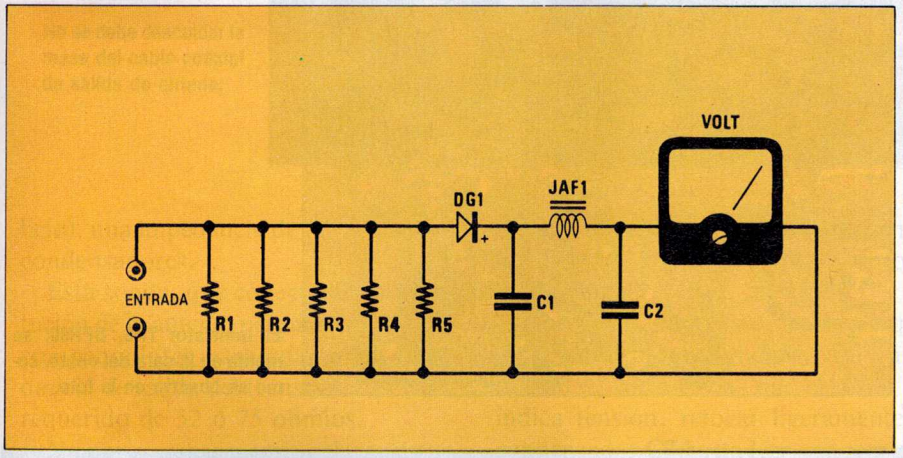


Figura 8. **Esquema eléctrico de la sonda de carga necesaria para ajustar el estadio de A.F. del transmisor. Como instrumento, se puede también utilizar un téster corriente conmutado a 15-30 voltios fondo escala CC.**

Componentes

R1-R2-R3-R4-R4 = ver texto.
DG1 = diodo al germanio AA.117.
C1 = 47.000 pF de disco.
C2 = 100.000 pF poliéster.
JAF1 = impedancia AF 100 microH.

mantener la señal del generador de AF muy baja (podéis sólo acercar la salida del generador al terminal «entrada antena» del receptor); de no ser así, al entrar en funcionamiento el CAG, no se podrá realizar un ajuste correcto.

Admitiendo que la aguja del instrumento logre desviarse un cuarto de escala, girar con un destornillador en la dirección indicada los núcleos de las siguientes FI y bobinas:

1. El núcleo de la 1.ª FI hasta la máxima desviación de la aguja del S-Meter.
2. El núcleo de la 2.ª FI también hasta la máxima desviación del instrumento.
3. El núcleo de la bobina L3/L4 también hasta la máxima desviación.
4. El núcleo de la bobina osciladora L5/L6 sólo tendrá que girarse si el cuarzo no oscila. Para ello, aconsejamos retirar y montar el cuarzo y comprobar cada vez si el oscilador funciona. En efecto, puede ser que si dicho núcleo no está regulado en la posición correcta, al quitar y volver a poner el cuarzo, o al apagar y volver a encender el receptor, el oscilador ya no funcione. Puede notarse con facilidad, aunque no se disponga de un osciloscopio, ya que si no oscila, el receptor se mantendrá mudo y la aguja del S-Meter inmóvil a la izquierda.

Si no se dispone de un generador de AF, habrá que conectar al receptor una antena y esperar a que alguien transmita en la frecuencia elegida y sólo entonces, se podrán ajustar las MF y las bobinas, como hemos dicho anteriormente, siempre a la máxima desviación de la aguja del S-Meter.

Además de esta solución, que no siempre es cómoda, porque no siempre un CB transmite en la frecuencia elegida por nosotros, se podría adoptar otra solución, algo más laboriosa, pero muy práctica.

Tomaréis la revista n.° 81, en la pág. 104 y consultaréis la fig. 24, en la que se refleja un oscilador de cuarzo. Puesto que ya estáis en posesión del cuarzo de transmisión que luego montaréis en el estadio transmisor, podréis montar experimentalmente este circuito.

Para ello también podréis utilizar transistores distintos a los que nosotros indicamos; por ejemplo, también pueden servir transistores de silicio, preamplificadores de BF como el BC107-BC108-BC238-BC318 o cualquier otro, ya que tal oscilador sólo sirve como generador, por lo que incluso la poca potencia del mismo siempre será más que suficiente para vosotros.

Una vez montado el oscilador y ajustado el trimmer y el núcleo de la bobina como hemos explicado antes, de forma que oscile el cuarzo, aprovechar la señal generada para ajustar el receptor.

Para no mandar la aguja del instrumento S-Meter a fondo de escala, alejar el oscilador de la mesa en la que está colocado el receptor; eventualmente, si la señal resulta débil, aplicar como antena un trozo de alambre de un metro o incluso menos.

Una vez encendido el receptor, si observáis que la aguja permanece inmóvil, tratar de girar el núcleo de la bobina L5/L6 (bobina osciladora del receptor) porque podría estar tan desajustada que no permitiría oscilar al cuarzo.

Una vez conseguida dicha condición, ajustar la MF1, luego la MF2 y el núcleo de la bobina L3/L4 a la máxima desviación de la aguja del S-Meter.

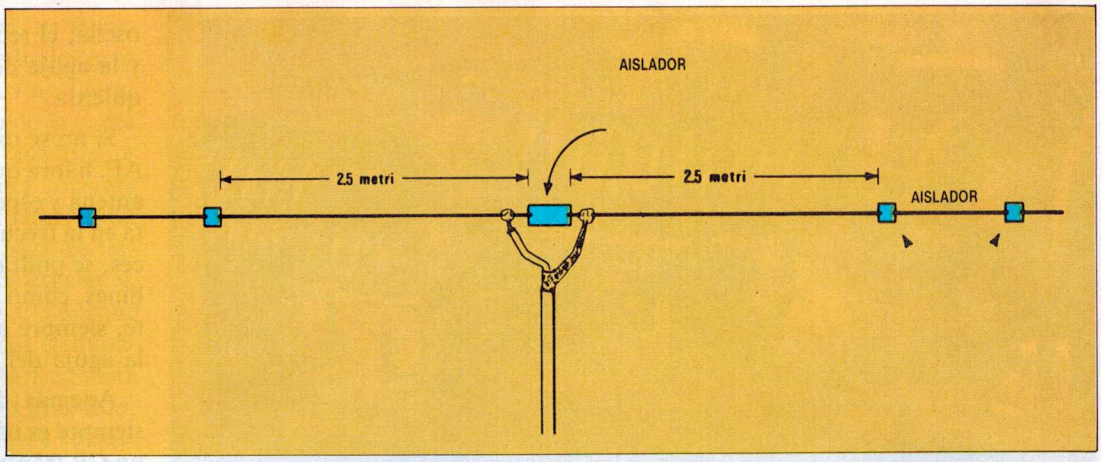


Figura 9. Si no queréis comprar una antena profesional para la gama CB, podéis construir una muy económica utilizando dos trozos de cable de 2,5 metros de longitud cada uno, aislándolos en el centro y los extremos con plexiglas o aisladores de plástico. Para la bajada se podrá emplear cable coaxial para antenas de televisión.

Ajuste del transmisor

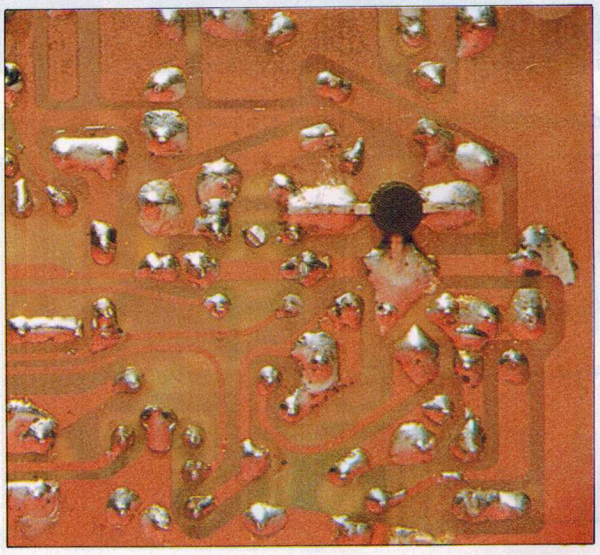
Las operaciones del ajuste del estadio transmisor, como podréis ver, son algo más laboriosas pero, al mismo tiempo, más sencillas que las del receptor.

Antes de proceder al ajuste, debéis establecer el tipo de antena a utilizar; si una de tipo comercial, como una Ground-Plane o similares, que disponen de una impedancia característica de 52 ohm., o bien una más económica, como el dipolo reproducido en la fig. 9, que emplea para la bajada un cable corriente para RV (mucho más fácil de encontrar), cuya impedancia es de 75 ohmios.

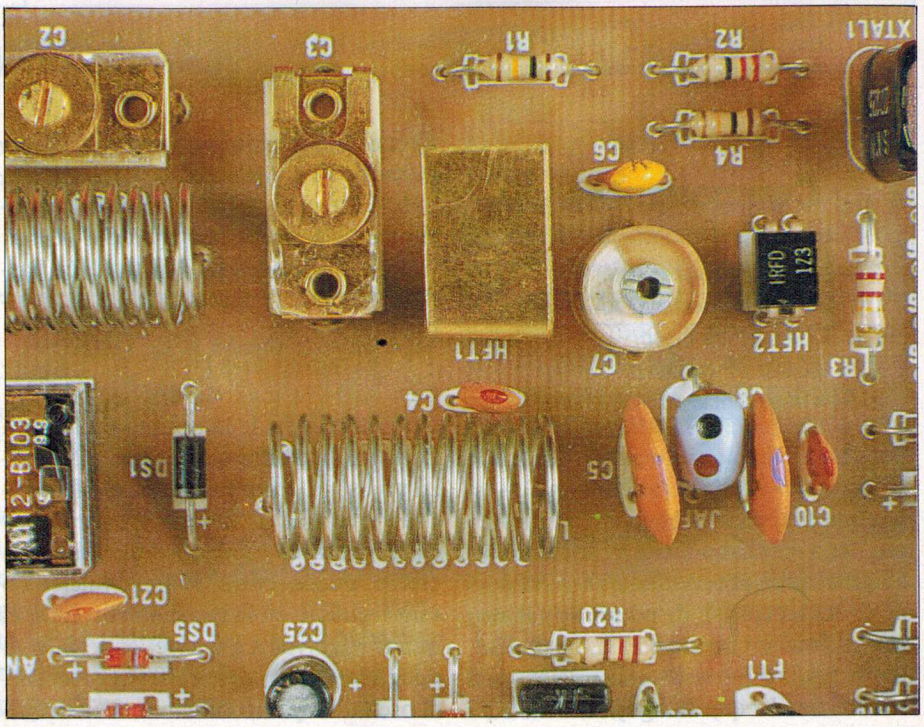
En el primer caso, es decir, para los 52 ohmios tendréis que realizar una sonda de carga que disponga de tal impedancia, y ello puede conseguirse conectando en paralelo cinco resistencias de 270 ohmios ½ watios al carbón (ver fig. 8). Evidentemente, con cinco resistencias de dicho valor no se logran exactamente 52 ohmios, sino 54 ohmios; dicha diferencia es aceptable, siempre que no se puedan emplear cinco resistencias que en lugar de medir 270 ohmios, a causa de su tolerancia, resulten de 260 ohmios.

En el segundo caso, es decir, para una impedancia de 75 ohmios, realizaréis una sonda de carga con cinco resistencias de 390 ohmios ½ watio y también, en este caso, en lugar de obtener 75 ohmios, se obtendrán 78, que ya resulta un valor aceptable; de lo contrario habrá que buscar entre las resistencias de 390 ohmios, cinco de 375-380 ohmios.

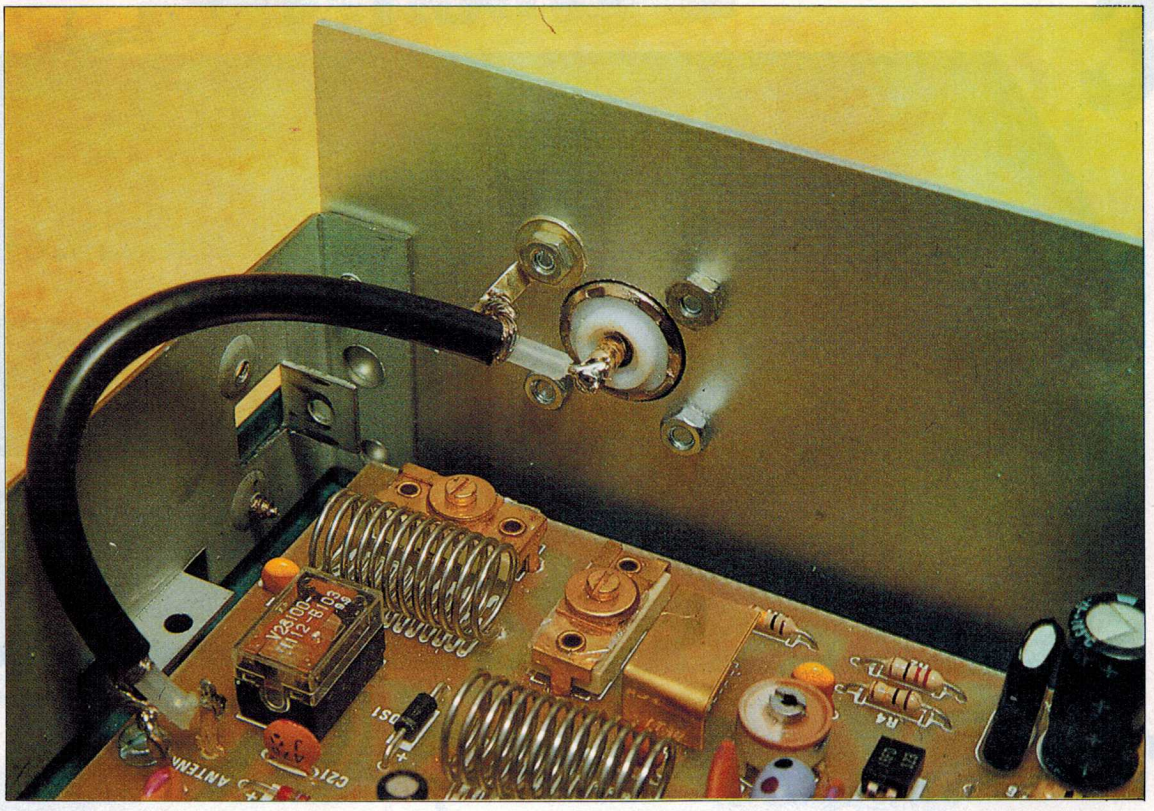
Para completar la sonda, como se ve en la fig. 8, se necesita además un diodo al germanio (no utilicéis diodos al si-



El transistor TR3, BFR90, se monta en la cara del cobre, como se observa en la foto.



Se debe cuidar la construcción de las bobinas L1 y L2 para poder conseguir un ajuste correcto de los compensadores.



No se debe descuidar la masa del cable coaxial de salida de antena.

licio), una impedancia de AF, y algunos condensadores.

Esta sonda, que conectaréis en sustitución de la antena, permitirá ajustar los compensadores para adaptar la impedancia de salida del transmisor al valor requerido de 52 ó 75 ohmios.

No poner nunca a emitir el transistor, cuando no está conectada a la salida la sonda de carga o la antena, porque al dejar en vacío la salida, podríais quemar el Hexfet final.

Sólo una vez conectado en la salida la sonda de carga y, a ella, el téster conmutado en posición 30 voltios continuos a fondo escala, podréis comenzar el ajuste en la forma que explicaremos a continuación.

Encender el receptor transmisor y presionar el botón P1, excitando así los dos relés, y pasaréis de recepción a transmisión.

En el téster aplicado en la sonda de carga, observaréis de inmediato una tensión continua, o bien **ninguna:** si esto ocurre, quiere decir que no habéis incluido el cuarzo o, que si lo habéis hecho, el condensador C7 del oscilador no está ajustado en la capacidad necesaria.

Con un destornillador de plástico, girar este condensador hasta leer en el téster una tensión que podría variar entre los 2-3 voltios y los 10 voltios aproximadamente.

Una vez logrado esto, tratar de quitar y volver a poner el cuarzo de transmisión y, si observáis que el téster no indica tensión, retocar ligeramente el condensador C7 hasta leer una tensión.

Sabiendo ahora que el oscilador funciona correctamente, ajustar los dos condensadores situados a la salida del Hexfet final, es decir, C3 y C2, hasta logar en salida de la sonda de carga la máxima tensión.

Si habéis aplicado una sonda de 52 ohmios, la tensión máxima que podréis alcanzar oscilará entre los 11-12,5 voltios.

Si, en cambio, habéis utilizado una sonda de carga de 75 ohmios, la tensión máxima será de 14-15 voltios.

Dicha diferencia de tensión no se debe al hecho de que con la sonda de 75 ohmios el transmisor tenga más potencia. En efecto, la fórmula para obtener de forma aproximada la potencia en salida es la siguiente:

Watios = (voltios × voltios) ÷ (R + R)

Con una tensión de 12,5 voltios sobre una sonda de carga de 52 ohmios se tendrá una potencia igual a:

(12,5 × 12,5) ÷ (52 + 52) = 1,5 watios.

Con una tensión de 15 voltios sobre una sonda de carga de 75 ohmios se tendrá una potencia igual a:

(15 × 15) ÷ (75 + 75) = 1,5 watios.

Hemos dicho que esta fórmula indica una potencia aproximada, ya que en el cálculo habría que tener en cuenta la caída de tensión provocada por el diodo, la del téster, y de la temperatura, que modificarán el valor óhmico de las resistencias de carga.

En la práctica, la tensión obtenida resultará siempre inferior a la real; en efecto, si en lugar de un téster utilizáis un voltímetro electrónico, mediréis una tensión ligeramente superior.

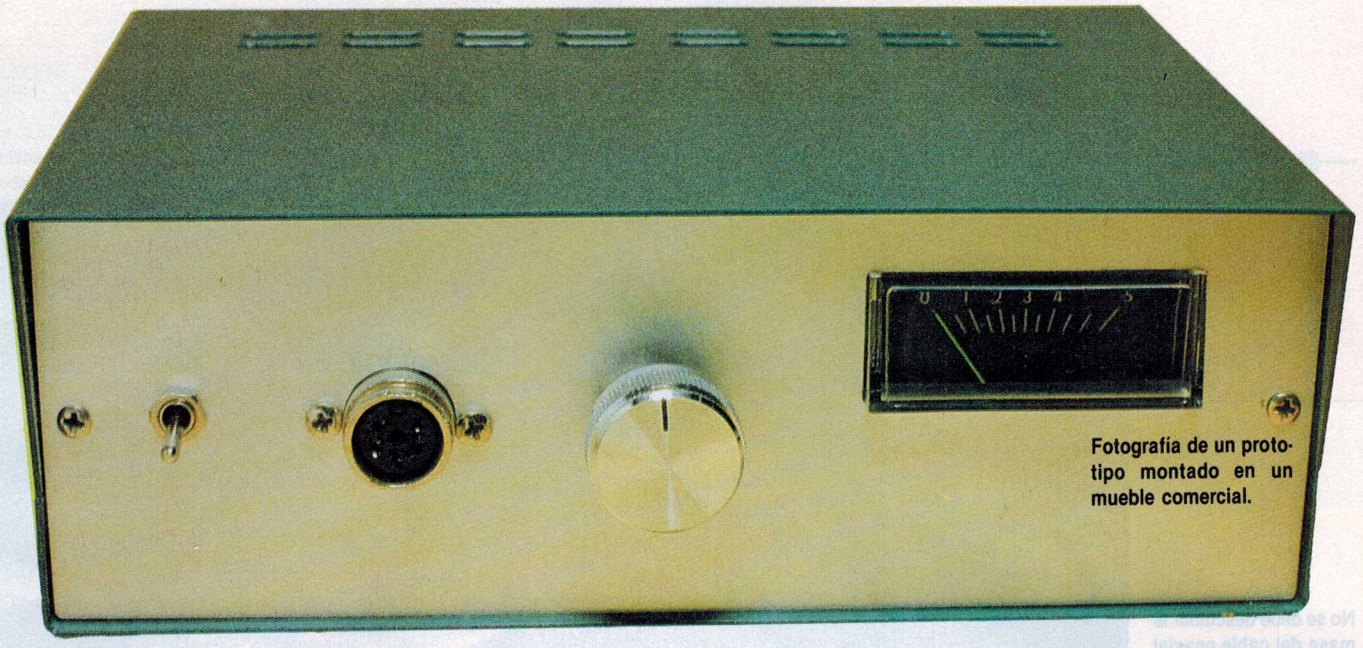
No olvidéis que incluso pequeños aumentos inferiores a 0,5 voltios significan un elevado aumento de potencia.

Si, por ejemplo, sobre una sonda de carga de 52 onmios, se logran obtener 12,9 voltios en lugar de 12,5, la potencia en salida será igual a:

12,9 × 12,9) ÷ (52 + 52) = 1,6 watios

es decir, un aumento de 100 miliwatios.

Incluso una pequeña diferencia de la tensión de alimentación pueden influir y aumentar la potencia de salida; intentar, por ejemplo, alimentar el receptor transmisor con 12-12.5 y 13 voltios y constataréis cómo aumenta el valor de la potencia.



Fotografía de un prototipo montado en un mueble comercial.

Cuando moduléis, es decir, habléis por el micrófono (intentad silbar largamente) observaréis cómo la potencia de salida casi se dobla, y esto es también evidente en la fig. 2.

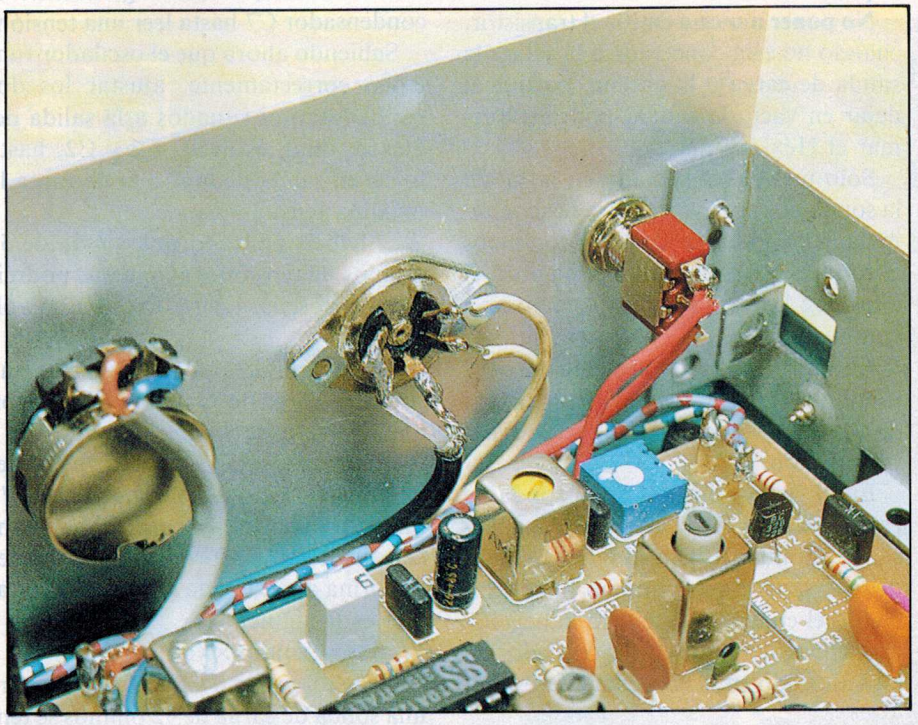
Una vez ajustado el transmisor, pasaréis a recepción, e inmediatamente, a transmisión, y al hacerlo, tendréis que leer siempre aproximadamente el mismo valor de tensión. Si la tensión quedara reducida a la mitad o fuera nula, es preciso retocar nuevamente el ajuste del compensador C7 del oscilador.

Un dipolo para la gama 27 MHz

En lugar de gastar mucho dinero para adquirir una antena profesional, aconsejamos, en estas primeras experiencias, el empleo de antenas sencillas dipolo, construidas en casa, y, en la figura 9, encontraréis ya las dimensiones para realizar una antena para la gama de los 27 MHz, con una impedancia de 75 ohmios, es decir, adecuada para utilizar como bajada un cable coaxial corriente para TV.

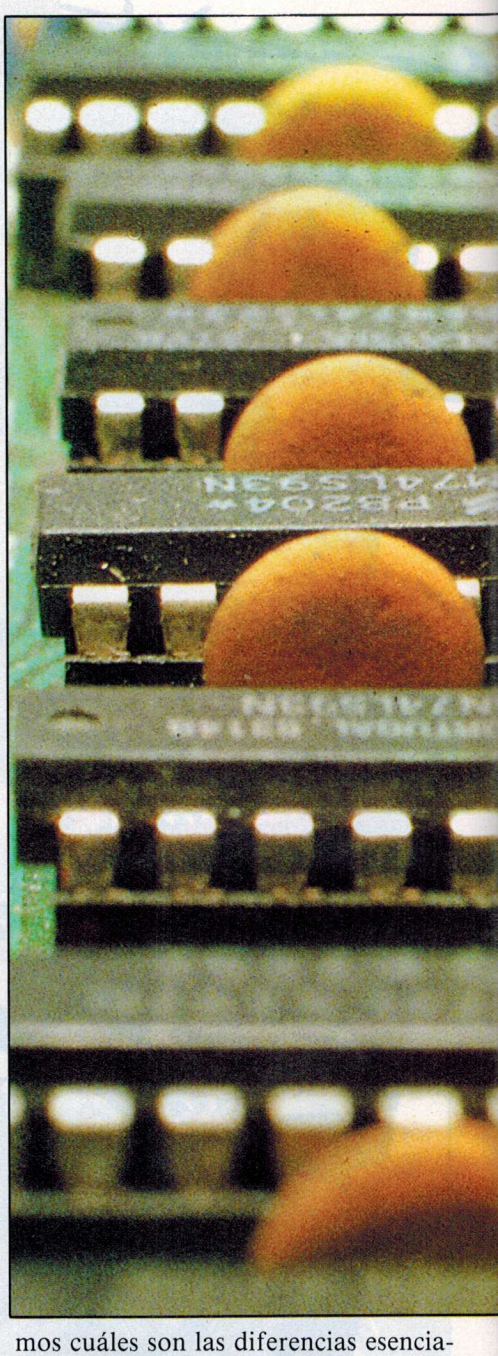
Para fijar el cable coaxial al dipolo, podéis utilizar un trozo de plexiglas o de otro material plástico.

Repetiremos una vez más que no se debe nunca conmutar el receptor transmisor a la posición de TRANSMISION si la antena no está conectada. Aclarado este punto, os deseamos un trabajo fácil, esperando que algún otro lector de vuestra misma ciudad construya otro modelo de nuestro receptor transmisor con los mismos cuarzos, para que inmediatamente podáis realizar vuestros enlaces sin necesidad de buscar cuarzos de otras frecuencias para establecer contacto con otros CB que transmiten por canales distintos al elegido por vosotros.



Disponiendo de un micrófono con interruptor, la entrada del micro y los cables de P1 se deben llevar a un único conector.

Los flip-flop Tipo J-K



Cuantas veces habréis oído hablar de los flip-flop J-K y cuántas veces os habréis preguntado cómo funcionan, sin lograr una respuesta clara y satisfactoria. Pues bien: hoy intentaremos resolveros esta duda.

SIGUIENDO con nuestra presentación de los flip-flop, tras haber ilustrado el funcionamiento de los tipos:

— flip-flop SET RESET

— flip-flop tipo D

— flip-flop tipo D Latch

hablaremos hoy del más corriente, gracias a su versatilidad y facilidad de empleo, es decir, el flip-flop J-K.

Si tomamos el último flip-flop examinado, es decir, el tipo D (véase pág. 33 del n.° anterior) y lo comparamos con un J-K (véase fig. 1), observaremos de inmediato que el segundo se diferencia del primero porque tiene un **terminal más de entrada.**

En efecto, en el flip-flop tipo D tenemos una entrada llamada **data,** luego tenemos el terminal de **clock,** las dos **salidas QA y QB** y, por último, los dos terminales de control **preset** y **clear.**

En cambio, en el flip-flop J-K tenemos dos entradas marcadas con letras J y K, volvemos a encontrar el terminar de **clock,** las dos salidas **QA** y **QB** y, lógicamente, los dos terminales de control **preset** y **clear**.

Olvidémonos por ahora de los dos terminales de control **preset** y **clear,** ya que sólo lograríamos complicar con ello la descripción, y pasemos inmediatamente a analizar el funcionamiento de este nuevo flip-flop.

Pero antes, nos gustaría recordar brevemente, para aquellos que lo hayan olvidado o no hayan tenido en sus manos la revista 34, el funcionamiento de un flip-flop tipo D, para que cada uno de vosotros pueda comparar y saber distinguir cuándo es mejor utilizar uno u otro tipo.

Recordaremos, por lo tanto, que en un flip-flop tipo D se puede producir un cambio de estado en la salida, única y exclusivamente cuando la entrada de clock pasa de una condición lógica 0 a una condición lógica 1 y, justamente, en ese instante, la salida QA adopta el mismo estado lógico presente en la entrada data, fig. 2.

Por consiguiente, si en la entrada «data» tenemos un estado lógico 1, cuando llegue a la entrada de «clock» un impulso positivo, también la salida QA asumirá un estado lógico 1. Ver figura 2.

Recordemos que, por estado lógico 1, se entiende generalmente una tensión positiva superior a los 2 voltios y, por estado lógico 0, una tensión nula.

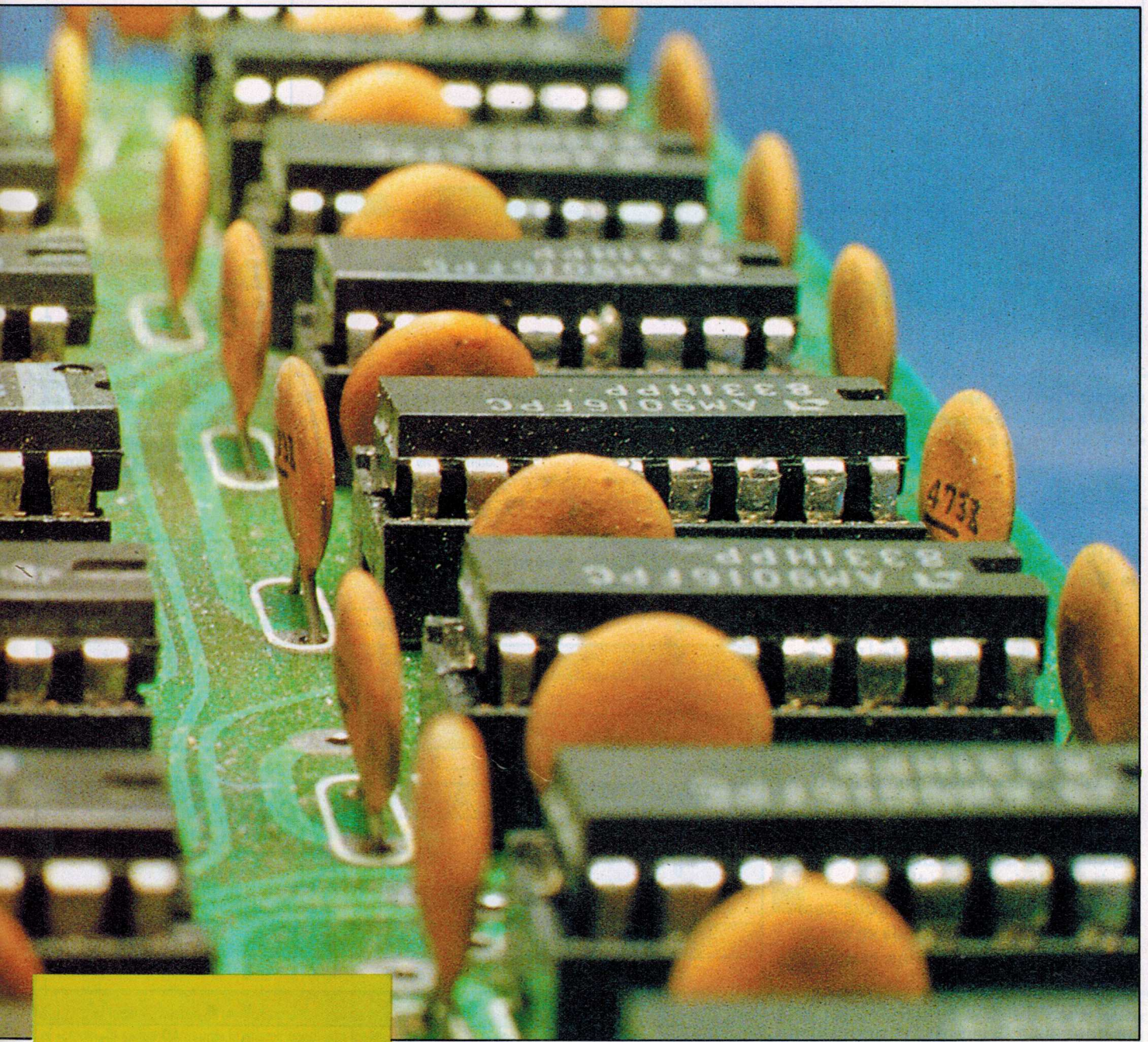
Es evidente que, si cuando llega el impulso a la entrada de «clock», en la entrada «data» no se han producido variaciones respecto al impulso anterior, tampoco la salida QA cambiará de estado, es decir, que si se encontraba en un estado lógico 0, permanecerá en un estado lógico 0 y si se encontraba en un estado lógico 1, permanecerá en un estado lógico 1. Ver figura 3.

En la práctica podemos, por lo tanto, afirmar que en un flip-flop D, la señal de clock sirve para producir en la salida QA la misma condición lógica presente en la entrada de «data».

Una vez establecido esto, tomemos en consideración el flip-flop tipo J-K y veamos cuáles son las diferencias esenciales en cuanto al funcionamiento entre este flip-flop y el de tipo D.

Ante todo, podemos anticipar que también en un flip-flop tipo J-K, las salidas QA y QB pueden cambiar de estado única y exclusivamente en correspondencia con un «frente de subida» o de un «frente de descenso» de la señal de «clock», es decir, sólo cuando la entrada de «clock» pasa de la condición lógica 0 a la condición lógica 1 o viceversa (depende del tipo de flip-flop empleado).

Además, para lograr un cambio de estado en la salida, es imprescindible que,



La electrónica digital no puede estar disociada de los flip-flop en alguna de sus versiones.

cuando llega el impulso de «clok», por lo menos una de las dos entrada J-K, se encuentre en condición lógica 1.

En efecto, si ambas entradas J-K se encuentran en condición lógica 0, la señal de «clok» no ejerce ninguna influencia en las salidas, que permanecerán, por consiguiente, en el estado lógico en que se encontraban.

Supongamos entonces que situamos sólo la entrada J en condición lógica 1 y aplicamos, por lo tanto, a la entrada de «clock» una serie de impulsos: pues bien, en cuanto llegue el primer impulso de «clok», la salida QA asumirá automáticamente un estado lógico 1 y, en dicha condición permanecerá siempre aunque antes de que llegue el siguiente impulso de «clock», la entrada J asuma una condición lógica 0 (véase fig. 3).

Pero entonces, es decir, una vez que la salida QA se encuentra en estado lógico 0, si no volvemos a aplicar una condición lógica 1 en la entrada J, las salidas no podrán cambiar de estado, es decir, nos volveremos a encontrar en la misma situación del ejemplo anterior pero con los términos invertidos.

Resumiendo, podemos entonces afirmar que las salidas QA y QB de un flip-flop J-K pueden cambiar su estado lógico única y exclusivamente si se verifican dos condiciones bien determinadas, que son:

a) si la entrada J se encuentra en una condición lógica 1 y la salida QA en una condición lógica 0: en ese caso, cuando llega el impulso de clock, la salida QA pasa al estado lógico 1 y la salida QA al estado lógico 0.

b) si la entrada K se encuentra en condición lógica 1y la salida QB en condición lógica 0: en ese caso cuándo llega el porimer impulso de clock, la sali-

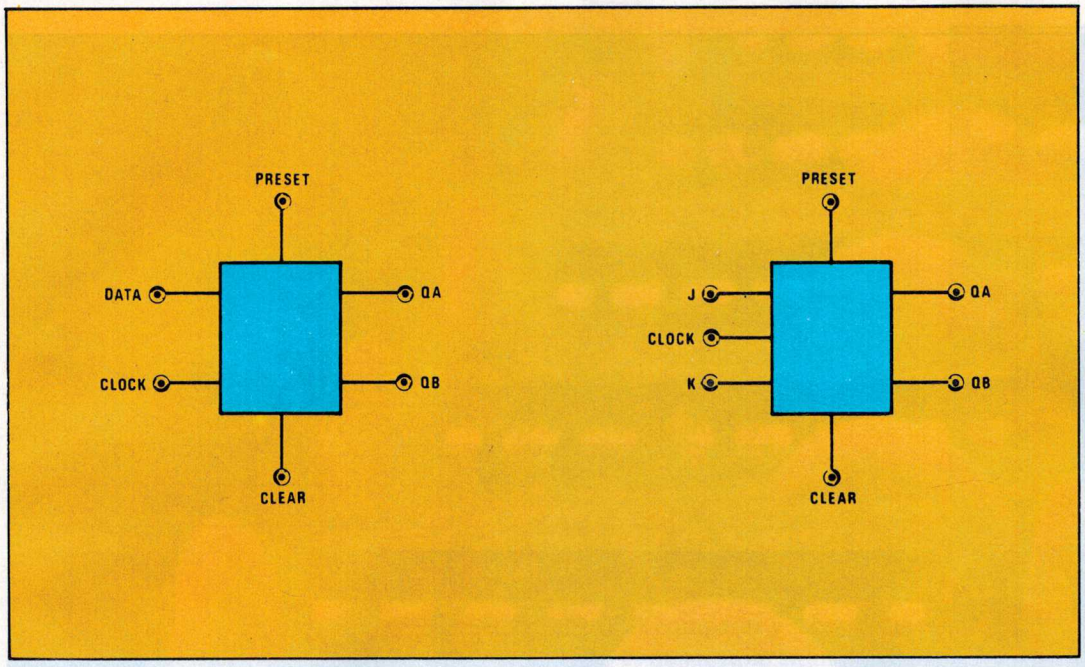


Figura 1. **Simbólicamente, el flip-flop J-K se diferencia del tipo D (ver dibujo de la izquierda) por el hecho de tener tres terminales de entrada en lugar de dos. En efecto, en el flip-flop D teníamos un terminal de entrada D y uno de «clock», mientras que quen el J-K tenemos dos terminales de entrada, uno indicado con la letra J y otro con la letra K, más el «clock». En ambos casos tenemos también las salidas QA y QB y los terminales de Preset y Clear.**

da QB pasa al estado lógico 1 y la salida QA al estado lógico 0.

En todos los demás casos, como se puede ver en la siguiente tabla, ni la entrada de clock, ni las entradas J y K influyen en las salidas.

Observemos que, al confeccionar esta tabla, hemos tomado como condición de partida aquella en que todas las entradas se encuentran en condición 0, y lo mismo puede decirse de la salida QA, mientras que la salida QB se encuentra, lógicamente, en condición lógica contraria, es decir, en condición 1.

No obstante, es evidente que cualquier otra condición reflejada en esta tabla hubiera podido ser una condición inicial.

Recordemos, por último, que los datos que aquí reflejamos se corresponden perfectamente con la sucesión de impulsos que pueden verse en la fig. 3, por lo que, comparando la tabla y la figura, podremos aclarar las posibles dudas que aún pudieran quedar.

Observaremos entonces que, si el impulso de clock llega al flip-flop cuando la entrada J se encuentra en condición 1, K en condición 0, y la salida QA en condición 0, automáticamente esta salida cambiará la condición 1, permaneciendo así incluso cuando la entrada J, a la llegada de un segundo impulso de clock haya cambiado mientras tanto a la condición 0.

Sólo cuando la entrada K, a su vez,

Condición presente en las entradas			Condición que asume N las salidas	
J	K	CLOCK	QA	QB
0	0	0	0	1
0→1	0	0	0	1
1	0	0→1	0→1	1→0
1	0	1→0	1	0
1→0	0	0	1	0
0	0	0→1	1	0
0	0	1→0	1	0
0	0→1	0	1	0
0	1	0→1	1→0	0→1
0	1	1→0	0	1
0	1→0	0	0	1
0	0	0→1	0	1
0	0	1→0	0	1
0	0→1	0	0	1
0	1	0→1	0	1
0	1	1→0	0	1
0→1	1	0	0	1
1	1	0→1	0→1	1→0
1	1	1→0	1	0
1	1	0→1	1→0	0→1
1	1	1→0	0	1
1	1→0	0	0	1
1	0	0→1	0→1	1→0

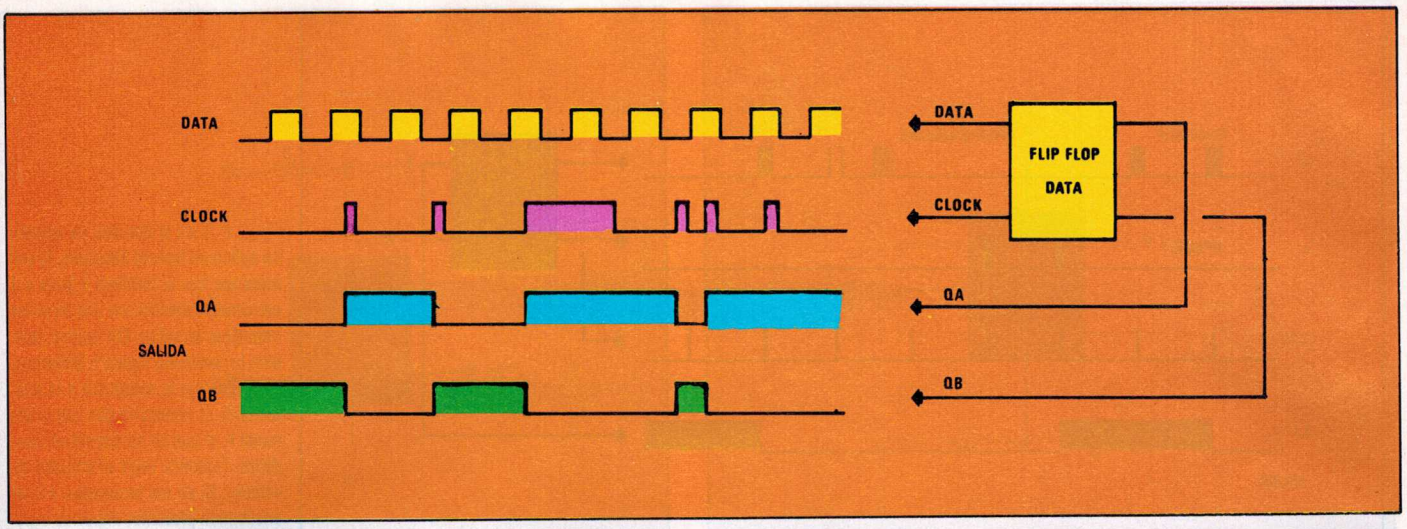


Figura 2. **El funcionamiento de un flip-flop tipo D puede resumirse en la forma siguiente: si en el terminal DATA se aplican una serie de impulsos, y se hace lo mismo en la entrada de «clock», cada vez que la señal de «clock» pasa de la condición lógica 0 a la condición lógica 1, en la salida QA encontramos la misma condición lógica presente en la entrada D, mientras que no se produce ninguna variación en salida cuando el «clock» pasa de la condición 1 a la condición 0. Es evidente que la condición lógica presente en la salida QB será siempre la contraria a la presente en la salida QA, como puede verse en el gráfico.**

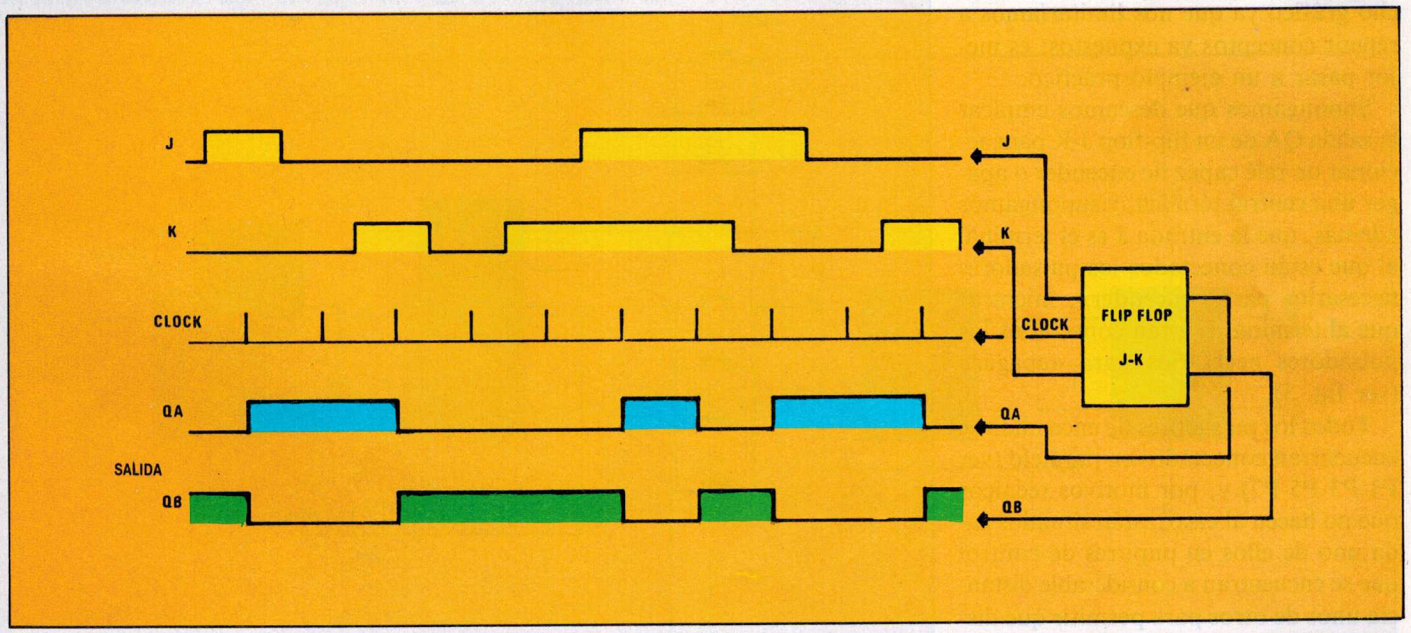


Figura 3. **El funcionamiento de un flip-flop J-K se puede resumir a grandes rasgos de la forma siguiente (ver gráfico). Si en la entrada J hay una condición lógica 1, cuando llega un impulso al «clock», la salida QA asume la misma condición lógica, es decir, 1, Si al llegar un segundo impulso de «clock», la entrada J ha modificado su condición lógica, pasando de 1 a 0, la salida QA, como se puede observar, no se modifica. Si queremos devolver a QA la condición lógica 0, es preciso invertir la condición de la entrada K de 0 a 1. Si la entrada K modifica posteriormente su condición lógica, pasando de 1 a 0, las salidas QA-QB no invierten su condición lógica inicial. Para lograr que, en todos los impulsos de «clock», se inviertan las condiciones lógicas de las salidas, es preciso que las entradas J y K se encuentren ambas en condición lógica 1.**

invierta la condición lógica, es decir, pase de 0 a 1, entonces y sólo en este caso, al tener K = 1 y QA = 1, el impulso de «clock» podrá actuar sobre el flip-flop modificando la condición de la salida QA, de 1 a 0.

Al cuarto impulso de «clock» tendremos J = 0 y K = 0 por lo que, si recordamos lo dicho anteriormente, el impulso no tendrá influencia en el flip-flop y lo mismo puede decirse del quinto impulso, ya que, aunque la entrada K ha cambiado nuevamente a 1, la salida QA se encuentra aún en condición lógica 0, mientras que para producirse una variación debería encontrarse en condición lógica 1.

Al sexto impulso de «clock» tendremos una situación nueva que no habíamos mencionado hasta ahora para no complicar excesivamente la descripción, es decir, tendremos ambas entrada J-K simultáneamente en 1.

Una situación de este tipo habría podido producir una crisis en un flip-flop tipo SET/RESET (recordemos cuanto se dijo en el n.° 34 sobre estos flip-flop); para un J-K en una situación totalmente normal y aceptable; además, en esta condición, lógica 0, cambia automáticamente a la condición lógica 1.

De igual forma, al siguiente impulso de «clock», como todavía J = 1 y K = 1, la salida QA vuelve a conmutarse y retorna al estado lógico 0.

Llegados a este punto, consideramos

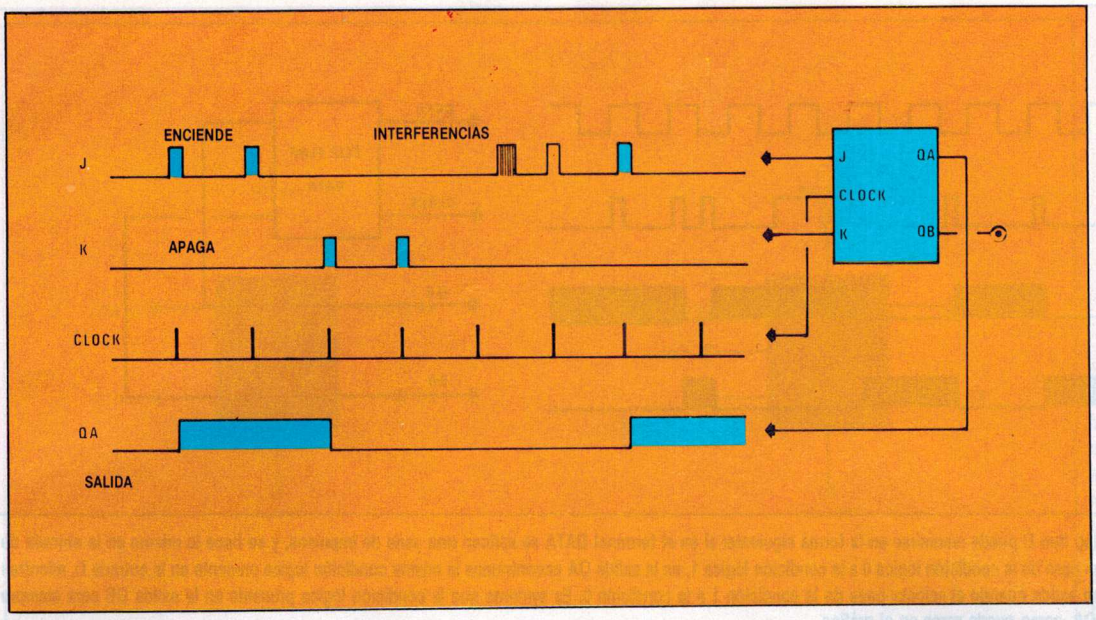


Figura 4. **Si en el terminal de «clock» se aplica un tren de impulsos, la primera vez que el terminal J pasa a 1 en correspondencia con uno de estos impulsos, la salida QA asume también la condición lógica 1. Entonces, para devolver la salida QA a la condición 0, es necesario que sea el terminal K el que se encuentre en condición 1 cuando llega el impulso de «clock». Si en los terminales J-K se encuentran presentes impulsos espúreos no sincronizados con los de «clock», no pueden modificar la condición presente en las salidas.**

inútil continuar con la descripción de dicho gráfico ya que nos limitaríamos a repetir conceptos ya expuestos: es mejor pasar a un ejemplo práctico.

Supongamos que deseamos emplear la salida QA de un flip-flop J-K para accionar un relé capaz de encender o apagar una central térmica, y supongamos además, que la entrada J es el terminal al que están conectados los pulsadores necesarios para «encender», mientras que al terminal K están conectados los pulsadores necesarios para «apagar» (ver fig. 5).

Todos los pulsadores de encendido se encuentran conectados en paralelo (ver P1-P3-P5-P7) y, por motivos técnicos que no hacen al caso, están situados cada uno de ellos en pupitres de control que se encuentran a considerable distancia unos de otros para permitir que distintos operadores accionen la central; lo mismo podemos decir de los pulsadores de «apagado» (ver P2-P4-P6-P8).

Hagamos una suposición más: que necesitemos un dispositivo de seguridad, ya que pueden existir «saboteadores» con interés en apagar la central cuando debería estar encendida y, al contrario, encenderla cuando debería estar apagada.

Para prevenir tales actos de sabotaje, podemos aprovechar el terminal de clock.

Por consiguiente, aplicaremos a este terminal impulsos con un intervalo que podremos fijar a nuestra conveniencia. Por ejemplo, programando un intervalo de 5 minutos partiendo de las 7,23 de cada mañana, es decir, el primer impulso se producirá a la 7,23. el segundo a las 7,28, el tercero a las 7,33 y así sucesivamente.

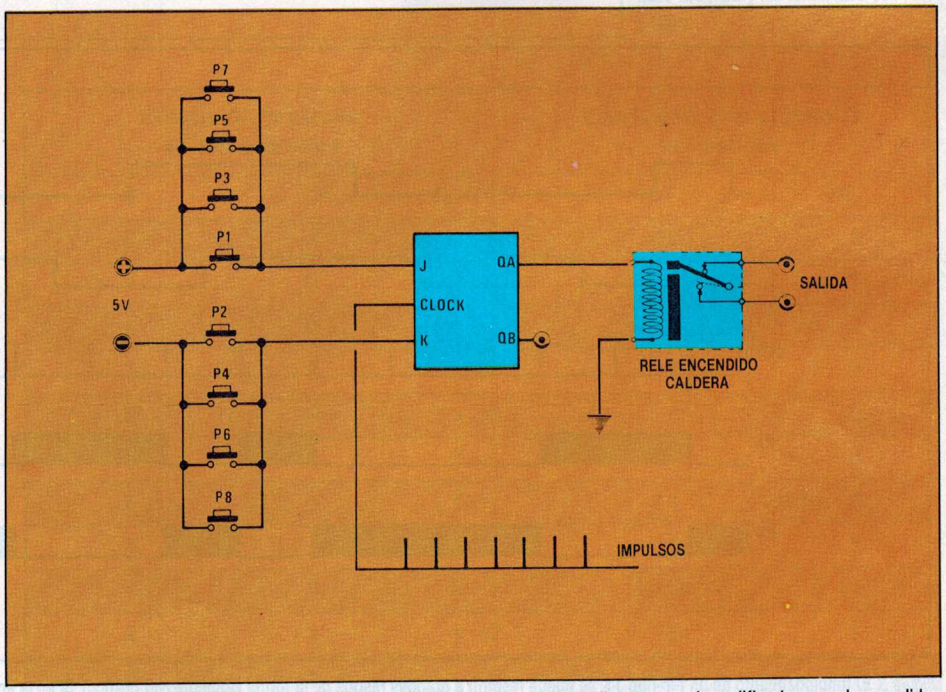


Figura 5. **El circuito reflejado aquí ilustra de forma teórica cómo se puede realizar un mando codificado para el encendido de una caldera, utilizando un flip-flop J-K. Los pulsadores P1-P3-P5-P7 podrán activar la salida QA únicamente en correspondencia con un impulso de «clock», mientras que, para desactivar la salida, habrá que actuar sobre P2-P4-P6-P8 también en correspondencia con un impulso de «clock».**

Sólo las personas autorizadas a encender o apagar la instalación, conocen estos intervalos de tiempo, por lo que solamente ellos pueden presionar el mando de encendido o apagado de la central exactamente en el instante deseado.

Supongamos ahora que la central tiene que encenderse por las mañanas de 7,23 a 8 y apagarse por la tarde entre 19,30 y 20.

Los impulsos de «clock», por consiguiente, sólo llegarán a intervalos de 5 minutos en estos dos períodos de tiempo, ya que fuera de ellos nadie deberá accionar las calderas.

Por la mañana, la primera persona autorizada que entra en el local, pulsa el botón (por ejemplo, el P1) exactamente en el instante deseado, es decir, a las 7,23-7,28, etc., y ello provoca el encendido de la central.

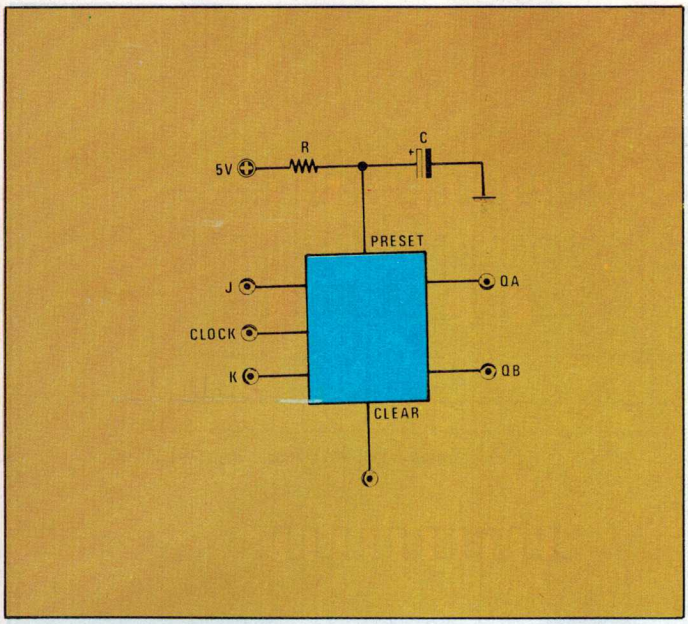


Figura 6. **Si deseamos que en el momento en que se alimenta el circuito las salidas se sitúen siempre en condiciones QA = 1, QB = 0, podremos utilizar la sencilla precaución aquí ilustrada.**

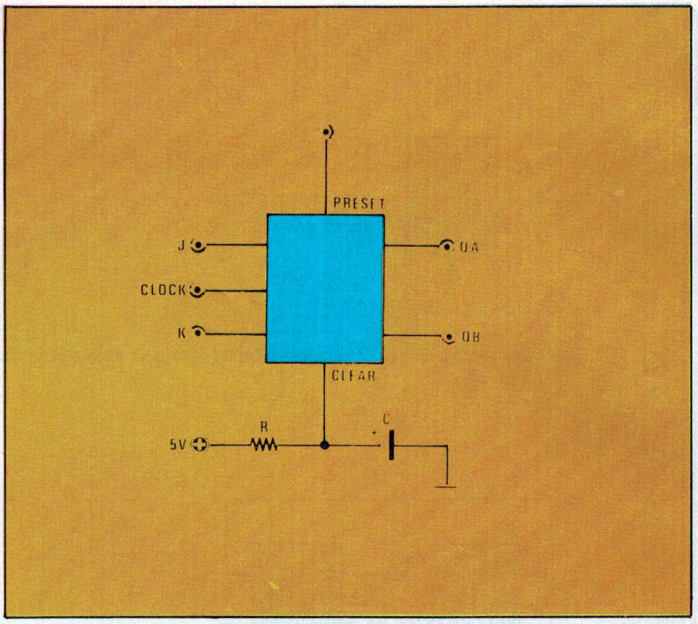


Figura 7. **Para imponer una condición inicial contraria a la anterior, es decir QA = 0, QB = 1, la red R-C de la fig. 6 se aplica en la entrada de Clear del flip-flop, en lugar de en el terminal de Preset.**

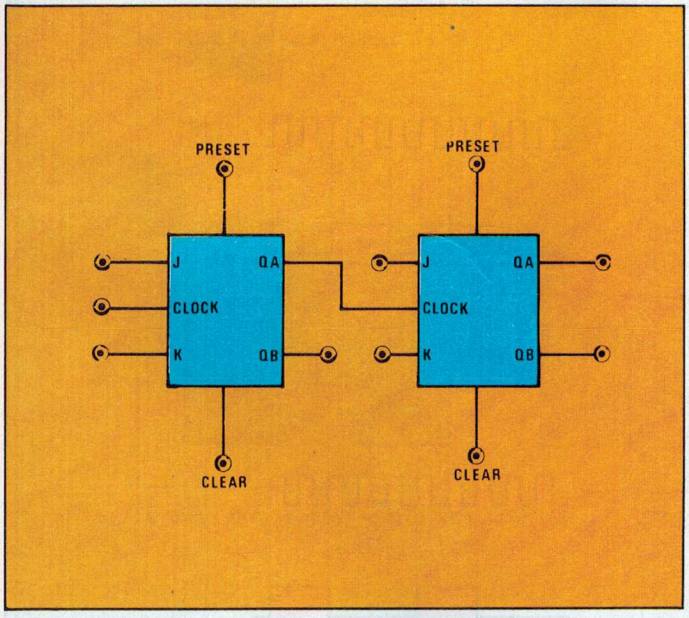


Figura 8. **Sencillo ejemplo de un divisor sincrono realizado con dos flip-flop J-K. Recordemos que en un divisor sincrono las salidas de todos los flip-flop se conmutan simultáneamente, de forma que el circuito resulta idóneo para su empleo incluso en frecuencias elevadas.**

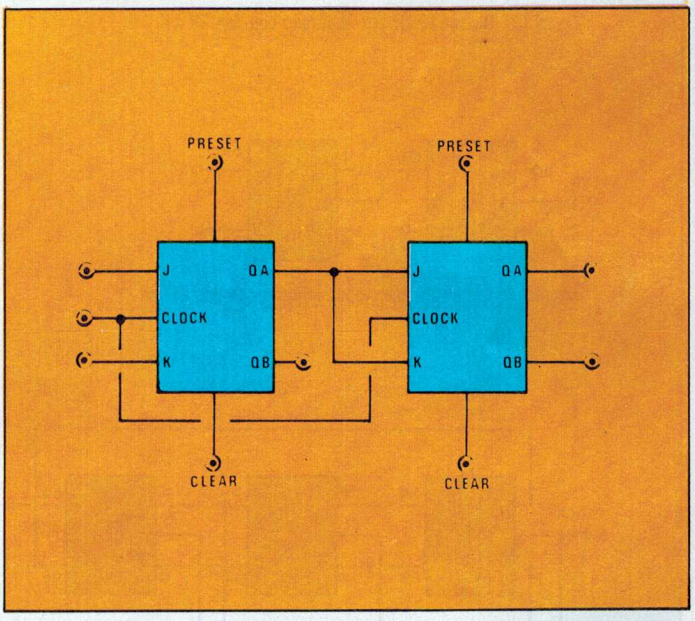


Figura 9. **Aquí se representa, en cambio, un divisor X4 pero de tipo asincrono, es decir, la señal a dividir se aplica sólo en la entrada de «clock» del primer flip-flop de la serie. Este tipo de conexión se prefiere, por l general, para circuitos de baja velocidad.**

Si, en un segundo momento (por ejemplo, a las 7,33) otro operador autorizado llega a su local de trabajo y, sin saber que la central ya está encendida, pulsa el botón P3, también de encendido de la central, es evidente que no producirá variación alguna porque ya la salida QA del flip-flop se encuentra en la condición lógica deseada.

De igual forma, si un saboteador intentara apagar la central, presionando los botones P2-P4-P6, como no puede conocer los momentos en que llega la señal de «clock», no lograría llevar a cabo su intención.

Por la tarde, cuando haya que apagar la central, uno de los operadores autorizados producirá el apagado automático de la caldera (es decir QA cambiará a 0 y QB a 1) y, al mismo tiempo, si al siguiente impulso de «clock» (es decir a las 19,35 o a las 19,40) otro operador, ignorando que la caldera ya ha sido apagada, presionara su pulsador no se produciría ninguna variación de estado en las salidas del flip-flop.

Es inútil agregar que tampoco en este caso, el saboteador que intentará volver a encender la caldera una vez apagada, lograría hacerlo ya que es evidente que no podría conocer la secuencia de llegada de los impulsos de «clock».

Los controles de PRESET y de CLEAR

Tras haber visto cómo actúan las dos entradas J y K, podemos hablar ahora

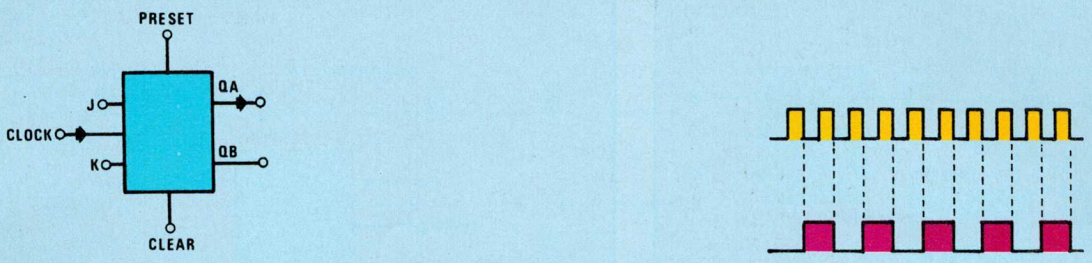


Figura 10a. **Sencillo divisor X2 y correspondientes formas de onda en entrada y en salida.**

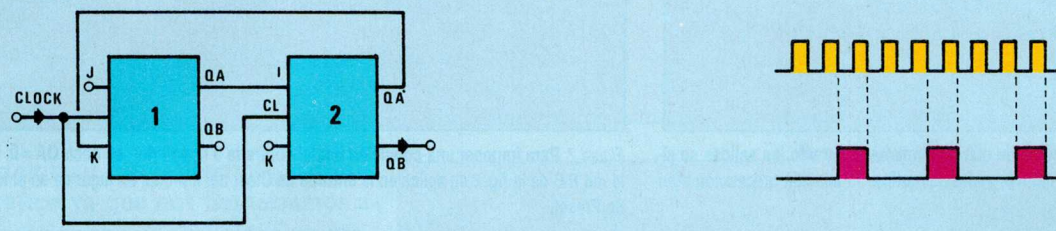


Figura 10b. **Divisor X3 sicrono realizado con dos FF J-K.**



Figura 10c. **Divisor X4 asincrono realizado con dos FF J-K.**

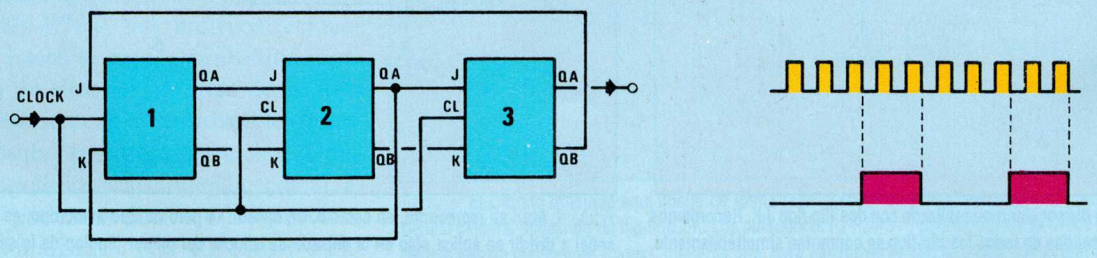


Figura 10d. **Divisor X5 sincrono realizado con tres FF J-K.**

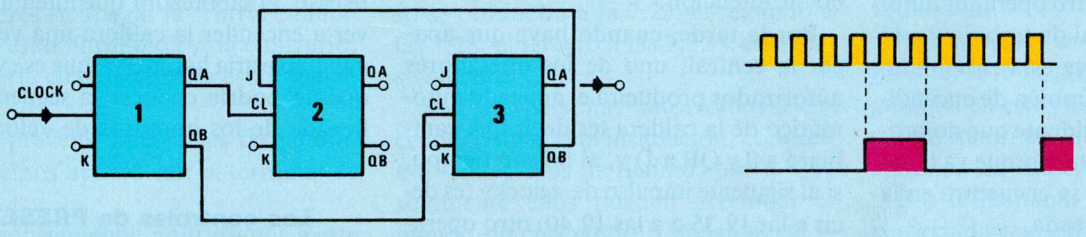


Figura 10e. **Divisor X6 asincrono realizado con tres FF J-K.**

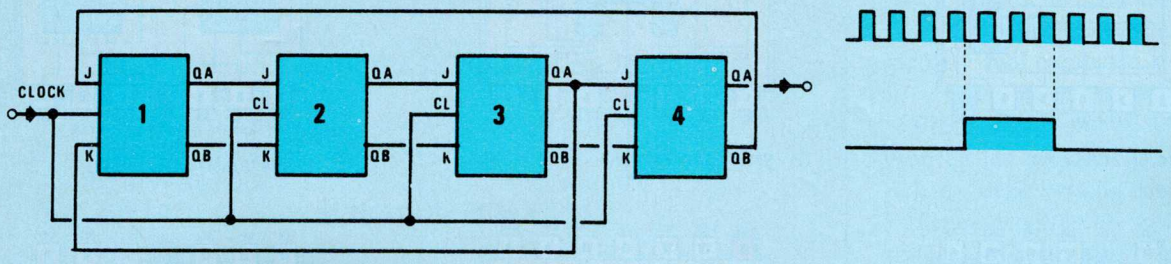


Figura 11a. **Divisor X7 sincrono que utiliza cuatro FF J-K.**

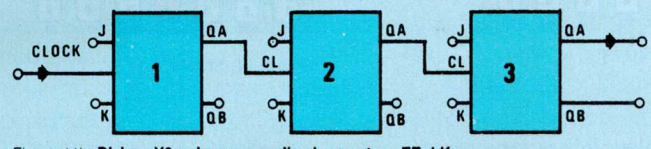


Figura 11b. **Divisor X8 asincrono realizado con tres FF J-K.**

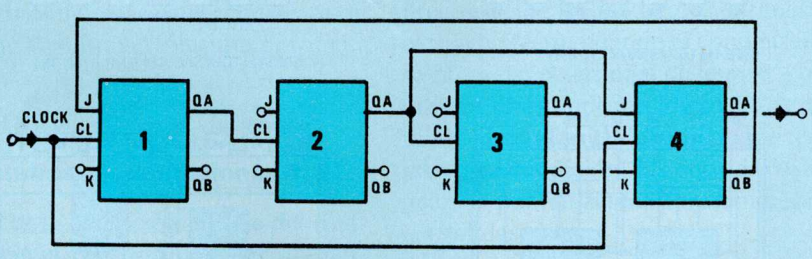


Figura 11c. **Divisor X9 semisincrono realizado con cuatro FF J-K.**

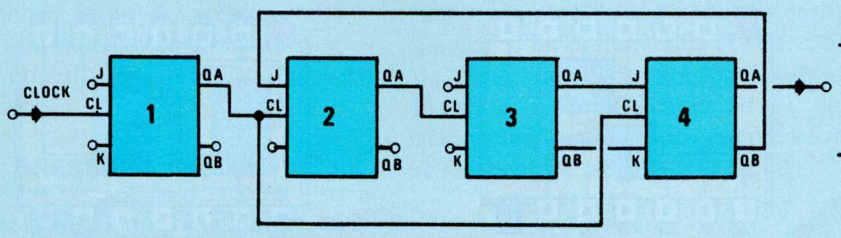
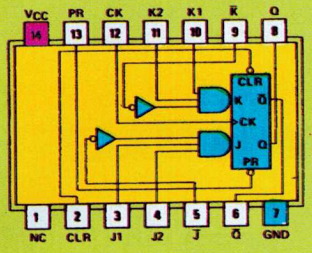
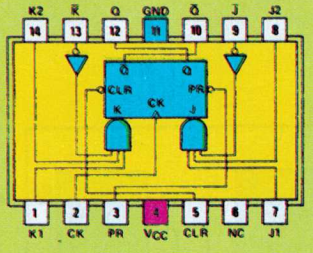


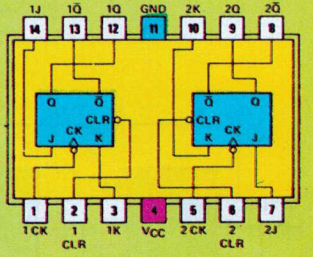
Figura 11d. **Divisor X10 asincrono realizado también con cuatro FF J-K.**



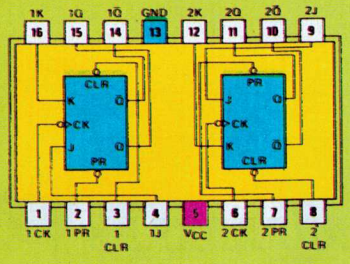
SN5470/SN7470(J, N)



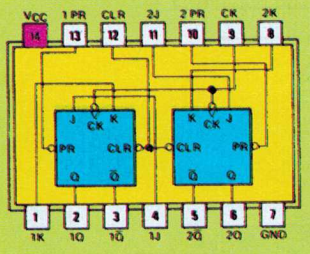
SN5470/SN7470(W)



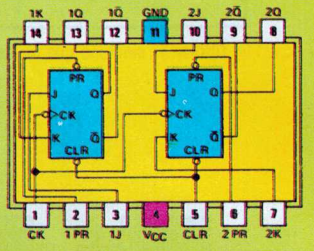
SN5473/SN7473(J, N, W)



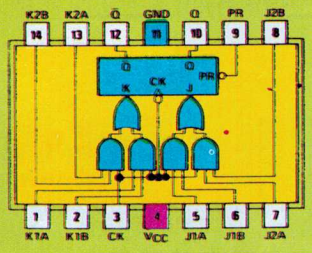
SN5476/SN7476(J, N, W)



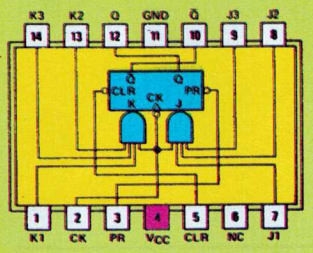
SN54H78/SN74H78(J, N, W)



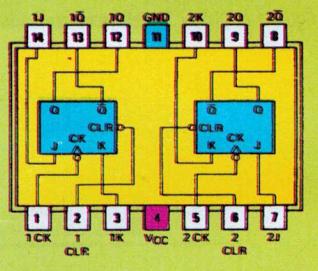
SN54L78/SN74L78(J, N, T)



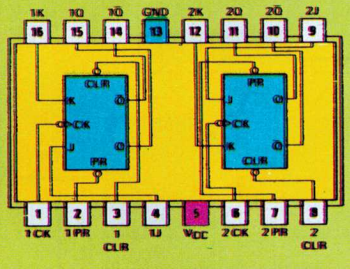
SN54H101/SN74H101(W)



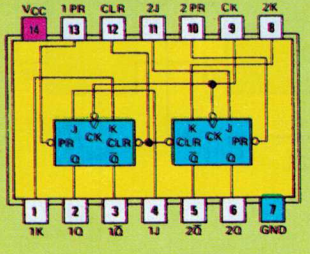
SN54H102/SN74H102(W)



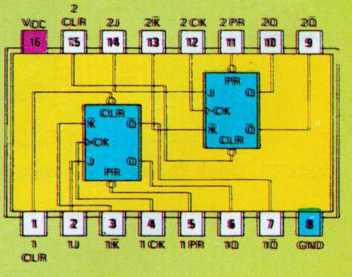
SN54H103/SN74H103(J, N, W)



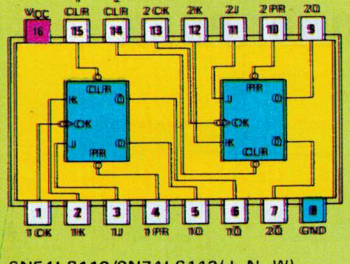
SN54H106/SN74H106(J, N, W)



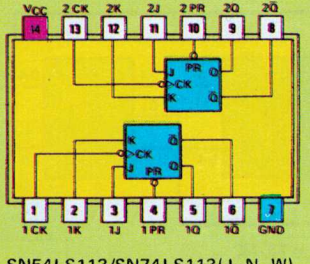
SN54H108/SN74H108(J, N, W)



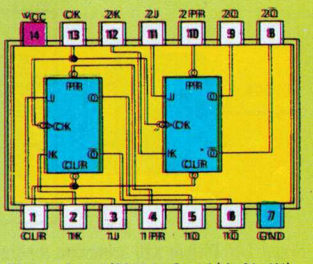
SN54109/SN74109(J, N, W)



SN54LS112/SN74LS112(J. N. W)



SN54LS113/SN74LS113(J, N, W)



SN54LS114/SN74LS114(J. N. W)

Figura 12. **En la tabla se ilustran distintos flip-flop J-K de la serie TTL. Los terminales indicados con las letras VCC son los terminales positivos de alimentación y el indicado con GND es el terminar negativo o de masa. Diremos al lector que el terminal 1 es el situado a la izquierda de la muesca de referencia, mirando el integrado desde arriba.**

NOTA Fig. 12.

Las siglas de los circuitos integrados, además de la numeración propiamente dicha del tipo, es decir SN7473, SN74113, etc., llevan también unas letras del alfabeto, J, N, W, o bien S, L, H, LS. Estas letras indican:

— J, N. W, una colocación distinta de los terminales.

— S, N, una elevada velocidad de conmutación.

— L, LS, un bajo consumo.

Obsérvese, por ejemplo, la diferencia entre el flip-flop SN7470 (J,N) y el tipo SN7470 (W).

de los dos terminales de control PRESET y CLEAR.

Como ya hemos dicho de los flip-flop tipo D, estos dos terminales sirven para forzar las salidas QA y QB a un determinado estado lógico.

En especial, si conectamos a masa (es decir ponemos en condición lógica 0) la entrada de PRESET, la salida QA se situará automáticamente en condición lógica 1; en cambio si conectamos a masa el CLEAR, la salida QA se podrá instantáneamente en condición lógica 0.

Por consiguiente, estos dos terminales pueden aprovecharse para lograr distintas combinaciones que trataremos de analizar a continuación, una por una.

PRESET y CLEAR ambos en condiciones 1

Esta es la condición en que **debe encontrarse el flip-flop para ser operativo** es decir, para que las entradas J-K y «Clock» puedan actuar sobre las salidas, modificando su estado. Por consiguiente, si se desea que el flip-flop conmute sus salidas sincronizadamente con la señal de «clock», habrá que conectar siempre tanto el «preset» como el «clear» al positivo de alimentación, es decir, ponerlos en condición lógica 1.

PRESET = 0 CLEAR = 1

En esta situación, la salida QA cambia a condición lógica 0 y la salida QB a condición lógica 1, por consiguiente, en caso de que se requiera, por ejemplo, que en el momento del encendido, es decir, cada vez que demos tensión al circuito, la salida QA se encuentre en condición lógica 0, podremos por ejemplo, aprovechar el esquema de la fig. 6, es decir, conectar el terminal de «preset» con una resistencia al positivo de alimentación y con un condensador a masa.

Al hacer esto, cuando demos tensión, el terminal de «preset» volverá a encontrarse en condición lógica 0 y esto forzará a la salida QA a adoptar también esta condición.

Pero, como ya hemos mencionado anteriormente, para que el flip-flop sea operativo, es preciso que el «preset» se sitúe en condición lógica 1, pero esto es precisamente lo que ocurre en nuestro caso; en efecto, cuando el condensador se carga, en el terminal de «preset» tendremos una condición lógica 1 y, como también en el terminal de «clear» tenemos esta condición, las entradas J-K y «clock» podrán actuar libremente sobre las salidas.

PRESET = 1 CLEAR = 0

Cuando las entradas «preset» y «clear» se encuentran en estas condiciones, la salida QA cambia automáticamente a un estado lógico 1, por consiguiente si en el momento del encendido, se necesita lograr esta condición, sólo tendremos que aplicar la red R-C que hemos visto antes, precisamente sobre el terminal de «clear» (ver fig. 7).

PRESET = 0 CLEAR = 0

Esta es una condición en la que nunca debe encontrarse el flip-flop ya que daría lugar a una condición de inestabilidad; en efecto, conectando a masa tanto la entrada de «clear» como la de «preset», las salidas QA y QB se situarán ambas en el estado lógico 1, pero nadie puede afirmar que, una vez que desconectemos de masa estos dos terminales, cuál de las dos salidas (es decir, QA y QB) permanecerá en el estado lógico 1 y cuál cambiará al estado lógico 0.

Precisamente por ello, esta combinación en las entradas de «preset» y de «clear» debe evitarse siempre.

Tengamos presente que estos dos terminales, es decir, el «preset» y el «clear» pueden ser accionados también con los impulsos disponibles en la salida de otro circuito integrado de forma que, en cualquier momento, se pueda situar la salida QA en la condición lógica deseada, con independencia de la condición lógica presente en las entradas J-K y de los impulsos de «clock», por lo que disponemos de un flip-flop muy versátil que podremos aprovechar para miles de aplicaciones.

Divisiones asincronos y sincronos

Como habréis podido deducir, el empleo más frecuente del flip-flop J-K consiste en la realización de contadores y divisores «sincronos» o «asincronos».

Es fácil explicar la diferencia entre un divisor «sincrono» y uno «asincrono»: en el primer caso, es decir, cuando el divisor es «sincrono», las entradas de «clock» de todos los flip-flop están conectadas juntas, por lo que todo impulso que llega a esta entrada afecta a todos los flip-flop del circuito que, por consiguiente, podrán cambiar el estado lógico de sus respectivas salidas simultáneamente (ver, por ejemplo, el circuito de la fig. 8 en el que se representa un divisor sincronizado X4).

En cambio, en un divisor «asincrono», la señal de «clock» sólo acciona el primer flip-flop de la serie; éste a su vez, con su salida, acciona la entrada de «clock» del segundo, la salida del segundo acciona la entrada del tercero y así sucesivamente (ver fig. 9).

De ello se deduce que los cambios de estado sobre las salidas no pueden producirse simultáneamente, precisamente debido al hecho de que la salida de un flip-flop acciona la entrada del siguiente y si esto no produce inconvenientes

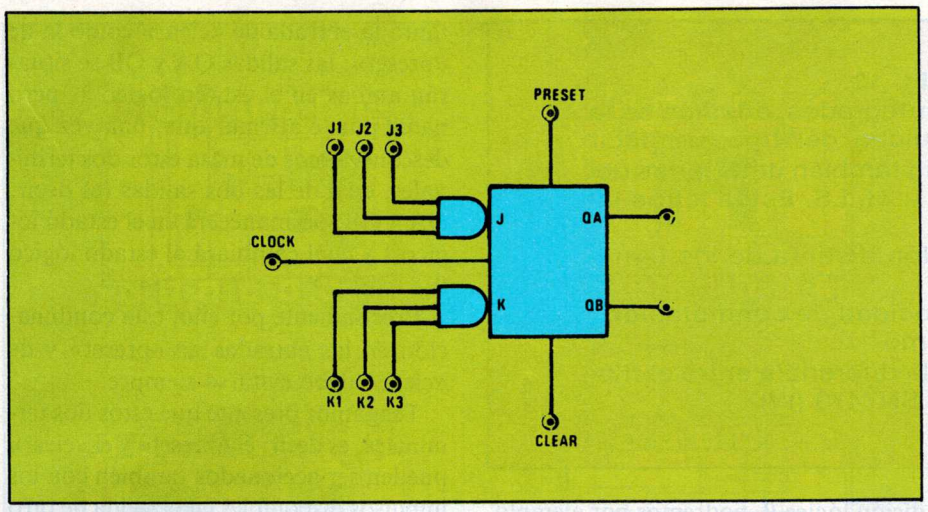


Figura 13. **Recordemos que algunos flip-flop J-K, por ejemplo SN7470, disponen de varias entradas J y varias entradas K, que pueden utilizarse como elementos lógicos funcionales. En el caso del dibujo, para que la entrada J o la entrada K queden en condición lógica 1, es imprescindible que las tres entradas J1-J2-J3 o K1-K2-K3 se encuentren en condición 1.**

cuando se trabaja en baja frecuencia, en frecuencias elevadas puede producir graves complicaciones.

En efecto, supongamos que el divisor haya sido realizado con 4 flip-flop J-K y que cada uno de ellos emplee para conmutar las salidas 5 nanosegundos. Es evidente que por cada impulso de «clock» que llega, antes de que queden conmutadas todas las salidas pasarán por lo menos $5 \times 5 = 20$ nanosegundos; es igualmente evidente que, antes de que transcurra este intervalo de tiempo, generalmente, no se puede aplicar a la entrada del primer flip-flop un nuevo impulso de «clock».

Por consiguiente, en este caso, la máxima frecuencia de trabajo de nuestro divisor sería 50 MHz, como puede deducirse de la fórmula:
Megahertz = (1: nanosegundos) × 1.000.
Sustituyendo en el lugar de los nanosegundos el valor de 20 que acabamos de determinar (tendríamos, en efecto: $1:20 \times 1.000 = 50$ MHz).

Por el contrario, si el mismo divisor estuviera realizado de forma sincrona, es decir, si los cuatro flip-flop estuvieran accionados simultáneamente por la señal de «clock», el retraso máximo que obtendríamos sería el introducido por la conmutación de un solo flip-flop (es decir, 5 manosegundos), por lo que la frecuencia máxima que podríamos alcanzar sería 4 veces superior al ejemplo anterior, es decir 200 MHz. En efecto $(1:5) \times 1.000 = 200$ MHz.

Por su parte, los divisores asincronos ofrecen la ventaja de una realización más sencilla, por lo que, cuando deseemos trabajar en frecuencias elevadas, complicaremos ligeramente nuestro esquema, pero realizaremos un divisor sincrono mientras que cuando trabajemos en bajas frecuencias, podremos simplificar el circuito realizando un divisor asincrono.

En las figuras 10-11 hemos reflejado distintos ejemplos de divisores realizados con flip-flop J-K, ejemplos que podréis aprovechar en la práctica para vuestros circuitos cuando necesitéis un divisor X3, X5, X7, etc.

Es inútil decir que estos esquemas son sólo una mínima parte de los que en realidad se pueden realizar. No obstante, pensamos que son más que suficientes para ayudaros a resolver vuestros problemas cotidianos.

Conclusiones

Cuanto hemos dicho hasta ahora es válido, pero no para todos los flip-flop J-K; en efecto, como ya hemos mencionado al principio, estos flip-flop se fabrican en diferentes versiones y según la inicial que llevan en su envase presentan características distintas.

Por ejemplo, hay flip-flop cuyas salidas conmutan sólo en el frente de subida de la señal de clock (es decir, cuando éste pasa de la condición 0 a la condición 1) y otros que sólo conmutan en el frente de bajada (es decir, cuando el clock pasa de la condición 1 a la condición 0).

Precisamente por ello, creemos que será útil reproducir a continuación una lista de los circuitos integrados de uso más frecuente, especificando uno por uno si conmutan en subida o bajada de la señal de clock.

Disponemos, además, de flip-flop con varias entradas J y varias entradas K (ver, por ejemplo, la figura 13) ya que estos terminales no están conectados directamente a los flip-flop, sino a redes constituidas por AND-OR-INVERTER, etc., que varían según los integrados.

Por consiguiente, en estos casos, para poder aprovechar las entrada J y K, es preciso conocer a la perfección el esquema interno del propio integrado.

En el caso de nuestro ejemplo, al estar los contactos J1-J2-J3 y K1-K2-K3 conectados a las entradas de dos AND, es evidente que sólo tendremos el J en condición lógica 1 única y exclusivamente cuando $J1 = 1$ $J2 = 1$ $J3 = 1$ y, de igual forma, el K en condición lógica sólo cuando $K1 = 1$ $K2 = 1$ $K3 = 1$.

En todas las demás combinaciones posibles de las entradas J1-J2-J3 y K1-K2-K3, tendremos siempre las entrada J y K en condición lógica 0.

Repetiremos ahora que esta afirmación sólo se refiere a nuestro ejemplo, ya que si la red lógica en el interior del circuito fuera distinta, también lo serían las combinaciones necesarias para obtener $J = 1$ y $K = 1$.

Por ejemplo, en el flip-flop SN7470 (ver fig. 12), tenemos 3 entradas J (ver J1-J2-J3) y 3 entradas K (K1-K2-K3) pero esta vez, al haber un inversor en la entrada J3 y K3, es evidente que para tener la entrada J en condición lógica 1, se tendrán que verificar simultáneamente las siguientes condiciones: $J1 = 1$, $J2 = 1$, $J3 = 0$; y viceversa, para tener la entrada K en condición 1, habrá que tener $K1 = 1$, $K2 = 1$, $K3 = 0$.

Hay que tener también presente que

en un circuito integrado pueden ir uno o dos flip-flop: por ejemplo, el integrado SN7473 contiene dos independientes, pero carentes del terminal de «preset», mientras que el integrado SN7478 contiene también dos, pero con el terminal de «clear» y de «clock» en común: es decir, que aplicando un impulso de «clock» sobre la correspondiente patilla, conmutaremos las salidas de ambos flip-flop.

Por último, el integrado SN7470 contiene un solo flip-flop pero provisto de 3 entradas J y 3 entradas K, por lo que, a fin de facilitar la elección del integrado más adecuado para vuestros fines, repetiremos a continuación las conexiones y el esquema eléctrico interno de los principales tipos de flip-flop J-K, que actualmente pueden encontrarse en el mercado.

Circuito integrado	Frente de conmutación
SN7470	0-1
SN7473	1-0
SN7476	1-0
SN7478	1-0
SN74101	1-0
SN74102	1-0
SN74103	1-0
SN74106	1-0
SN74108	1-0
SN74109	0-1
SN74112	1-0
SN74113	1-0
SN74114	1-0

Los Kits diferentes.

VIEKIT pone a su alcance los Kits que usted esperaba, derivados de la industria electrónica más avanzada.

Por eso son diferentes.

Porque su montaje y ensamblado se realizan según los métodos utilizados en la producción industrial de grandes series.

Porque en sus criterios estéticos intervienen destacados diseñadores.

Por su sencillez de montaje y su máxima fiabilidad.

Porque **VIEKIT** ofrece amplia diversidad de aplicaciones: Electrónica Industrial, Audio, Telecomunicación, Microprocesadores...

Y, sobre todo, por su avanzada tecnología en diseño, materiales y concepción.

Compruébelo usted mismo: remítanos el cupón adjunto y recibirá una detallada descripción de los kits que, actualmente, le ofrece **VIEKIT**.

Deseo recibir amplia información sobre los kits **VIEKIT**. Mis datos son:

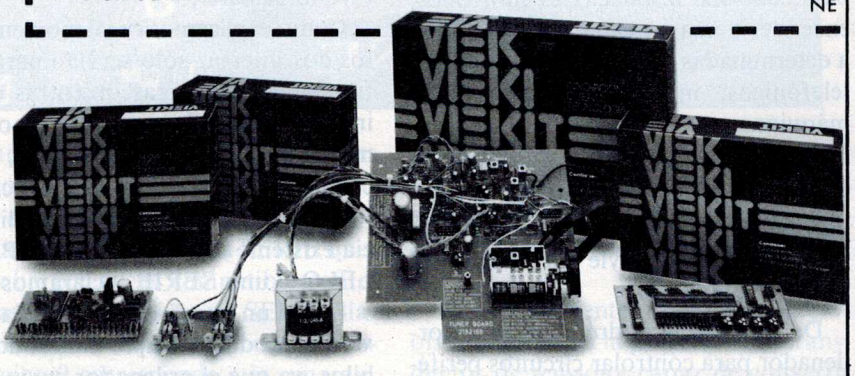
Nombre .....

Dirección .....

Población ..... C.P. .....

Provincia ..... Profesión .....

NE

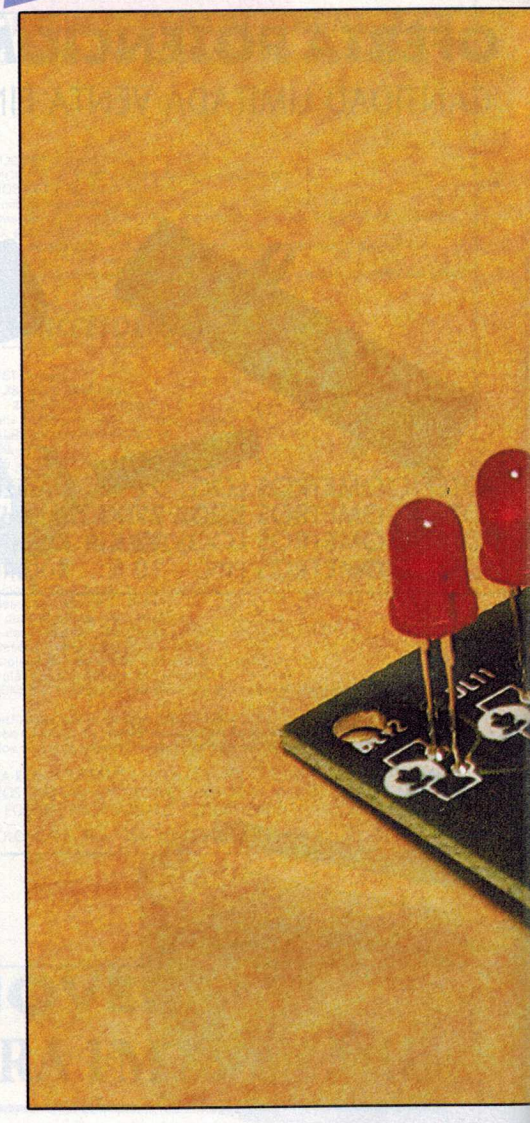


Infórmese de los nuevos Kits!

VIEKIT

VIETA AUDIO ELECTRONICA, S.A. Bolivia, 239 - 08020 BARCELONA (ESPAÑA)

12 diodos led en cascada para efectos luminosos



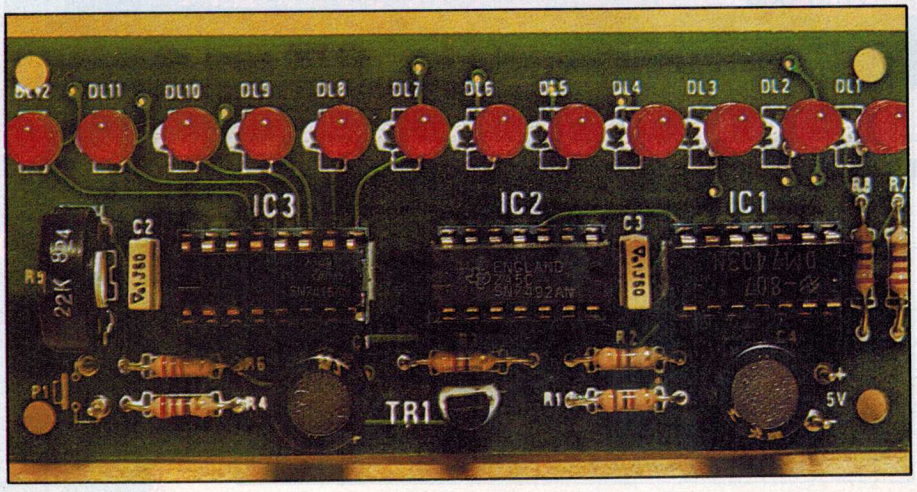
DIFICULTAD	COSTE	TIEMPO DE MONTAJE
		

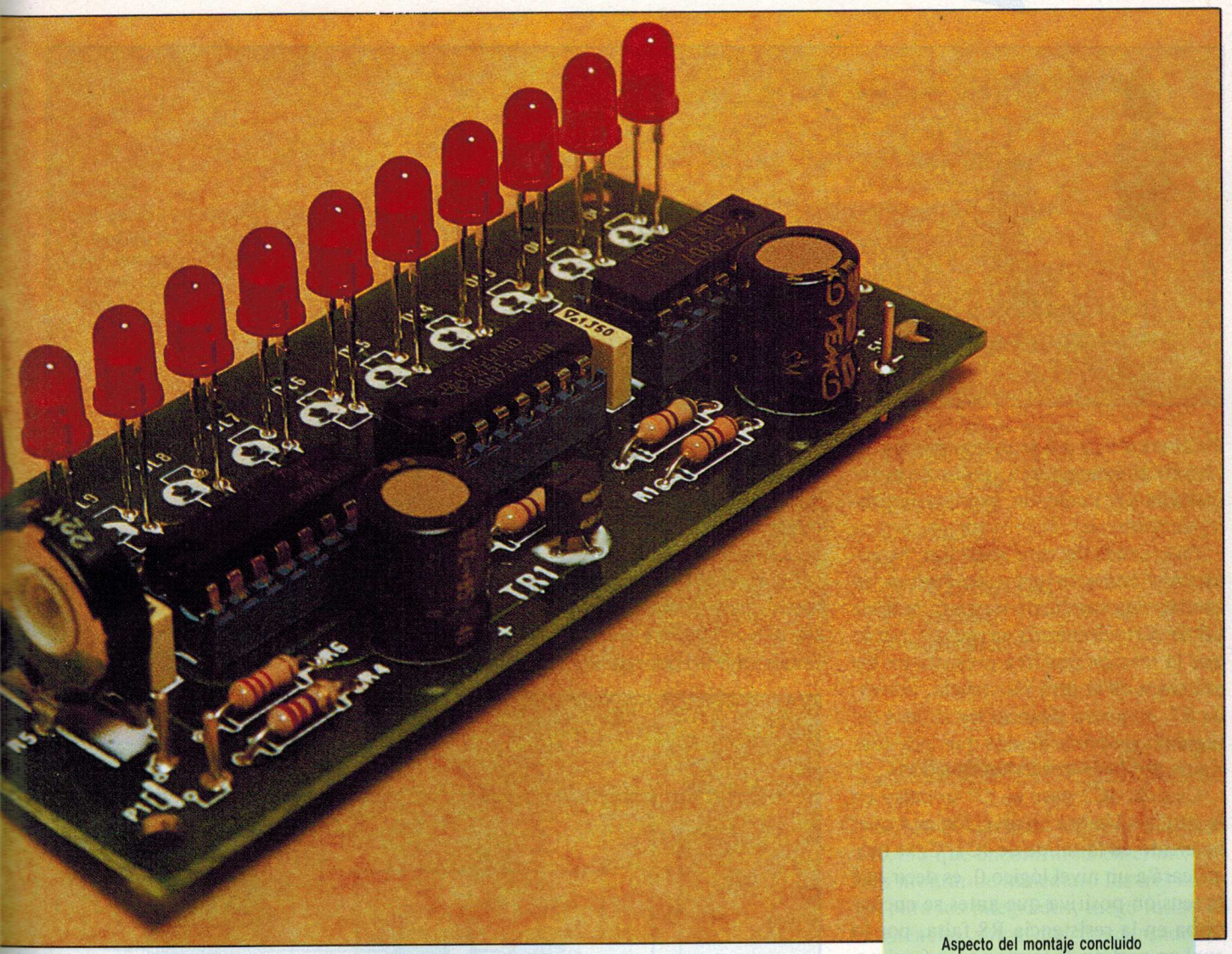
Dado que la luz y el color ejercen una gran atracción, siempre se buscan montajes especiales para centrar la atención sobre determinados espacios y objetos. Os ofrecemos un circuito que enciende en cascada, a una velocidad que vosotros mismos podréis regular, 12 diodos led.
Utilizando simultáneamente dos o tres de estos circuitos con diodos led de distintos colores, podréis lograr unos resultados auténticamente originales.

Este circuito sólo sirve para encender doce diodos led en cascada, es decir, empezando por arriba y terminando por abajo, se encenderá un diodo led cada vez y, una vez alcanzado el último, volverá a empezar nuevamente por el primero y así sucesivamente, hasta que apague el circuito.

Girando un trimmer podréis aumentar o reducir la velocidad de secuencia, y si doce led os parecen pocos para vuestras necesidades, podréis preparar un segundo circuito con diodos led amarillos y un tercero con diodos led verdes, regulando cada uno de ellos a distinta velocidad y logrando con ello un atractivo efecto luminoso.

Considerando la posibilidad de que se utilice en adornar el árbol de Navidad o el Belén y que todas estas luces de colores colocadas en el árbol pueden llamar la atención de los más pequeños que, sin que los vean, podrían tocar estos objetos luminosos, se ha previsto alimentar el circuito a 5 voltios (el alimentador podrá situarse en lugar de difícil acceso), aunque en la actualidad las bombillas empleadas para estos fines se alimentan con tensión directa de 220 voltios, a pesar de los desagradables y a veces trágicos accidentes que de ello pueden derivarse.





Aspecto del montaje concluido

Esquema eléctrico

Como puede verse en la fig. 1, el circuito utiliza tres circuitos integrados, un transistor y doce diodos led.

Empezando por el lado izquierdo de dicho esquema, vemos ante todo el transistor NPN marcado TR1 y los dos nand marcados IC1/A e IC1/B, incluidos en el interior del integrado SN.7403.

Esta primera fase constituye un oscilador de onda cuadrada, capaz de generar una frecuencia variable entre 7 y 18 Hz, regulable al girar de un extremo al otro el trimmer R5.

La frecuencia generada, presente en la patilla 8 de la salida de IC1/B, alcanzará la patilla 1 de entrada del integrado SN.7492, indicado en el esquema eléctrico como IC2.

La primera fase que se encuentra en el interior de este integrado divide la citada frecuencia por 6 y la segunda por 2, obteniendo así una división total x12.

Las salidas codificadas, que corresponden a las patillas 11-9-8 se conectan a las patillas de entrada 13-3-1-14 del integrado IC3, un SN.74156 que, como puede verse en la fig. 1, presenta en su interior dos decoficadores habilitados por las patillas 1-2 y 14-15 (entradas de Enable).

En la práctica, las patillas de un decodificador corresponden a las patillas 9-10-11-12 y las del otro a las patillas 7-6-5-4, por lo que tendremos en total 8 salidas para encender los diodos led y no 12, como os habíamos dicho.

En estas salidas se conectarán dos grupos de 6 led, hasta un total de 12 led, y los ánodos de ambos grupos los hemos conectado a las salidas de los dos nand marcados IC1/C e IC1/D: de esta forma, obtendremos el encendido secuencial de los doce led.

En efecto, estudiando el esquema eléctrico, observaréis que los dos nand IC1/C e IC1/D están conectados en serie, y de la salida del primer nand obtendremos la tensión de alimentación para los primeros 6 led, mientras que de la salida del segundo obtendremos la alimentación para el segundo grupo de 6 led.

Por consiguiente, sabiendo que ante los primeros 6 impulsos procedentes del oscilador de onda cuadrada, sobre la salida 12 del integrado IC2 se presenta una condición lógica 0 y ante los siguientes, de 7 a 12, se presenta una condición lógica 1, comprenderéis de inmediato que, cuando en la patilla 12 de IC2 se encuentra una condición lógica 0, en la salida de IC1/C habrá una condición lógica 1, es decir una tensión positiva, por lo que

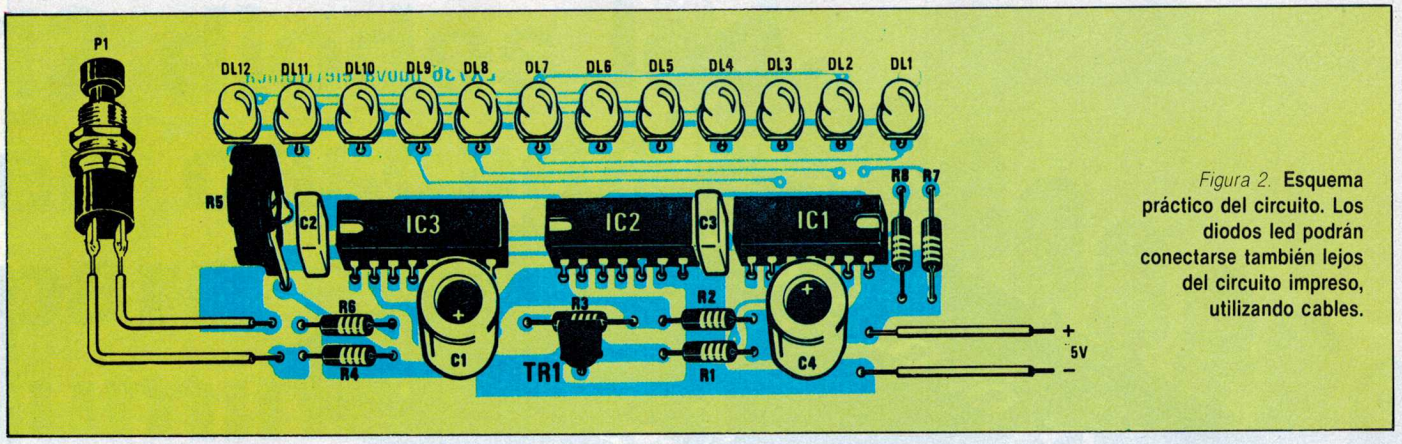


Figura 2. **Esquema práctico del circuito. Los diodos led podrán conectarse también lejos del circuito impreso, utilizando cables.**

los ánodos de los 6 primeros diodos recibirán alimentación a través de la resistencia R8, pudiendo, por consiguiente, encenderse.

En la salida del otro nand IC1/D, conectado como inversor tendremos en cambio una condición lógica 0, es decir salida cortocircuitada «a masa», por lo que la tensión positiva presente en los extremos de la otra resistencia, marcada R7, no podrá alcanzar los ánodos del segundo grupo de diodos que, por consiguiente, permanecerán apagados.

Cuando IC2 pase al 7.° impulso en la patilla 12 habrá un nivel lógico 1 que, invertido en la salida de IC1/C, se modificará a un nivel lógico 0, es decir que la tensión positiva que antes se encontraba en la resistencia R8 falta, por lo cual no podrán encenderse los 6 primeros diodos led.

Simultáneamente, en la salida de IC1/D habrá una condición inversa, es decir un nivel lógico 1, que ya sabemos que significa presencia de tensión positiva, por lo que la resistencia R7 podrá ahora alimentar el segundo grupo de diodos led.

Al llegar el 12.° impulso, en la patilla de salida 12 de IC2 tendremos nuevamente una inversión de condición lógica, por lo que se encenderá el primer grupo de 6 led y el ciclo se repetirá de esta forma hasta el infinito.

Llegados a este punto, nos gustaría aclarar que en todos los circuitos que presentamos, incluso en los más sencillos, intentamos siempre utilizar soluciones que podrán serviros en el futuro para resolver problemas de montaje de aparatos más complicados; por esta razón, no os aconsejamos considerar estos circuitos como propios sólo para principiantes.

Por ejemplo, la solución del pulsador P1 que, una vez pulsado, permite bloquear la secuencia de todos los diodos, os permitirá transformar este circuito en un «juego electrónico».

En efecto, si aumentáis la secuencia hasta que prácticamente resulte invisible al ojo humano por su velocidad y situáis bajo los doce diodos led unos números de distinto valor, por ejemplo 0-15... 20-50... 90-100, podréis jugar con los amigos para ver quién consigue el punteo más alto con dos o tres «golpes» al presionar P1.

Figura 1. **Esquema eléctrico del circuito.**

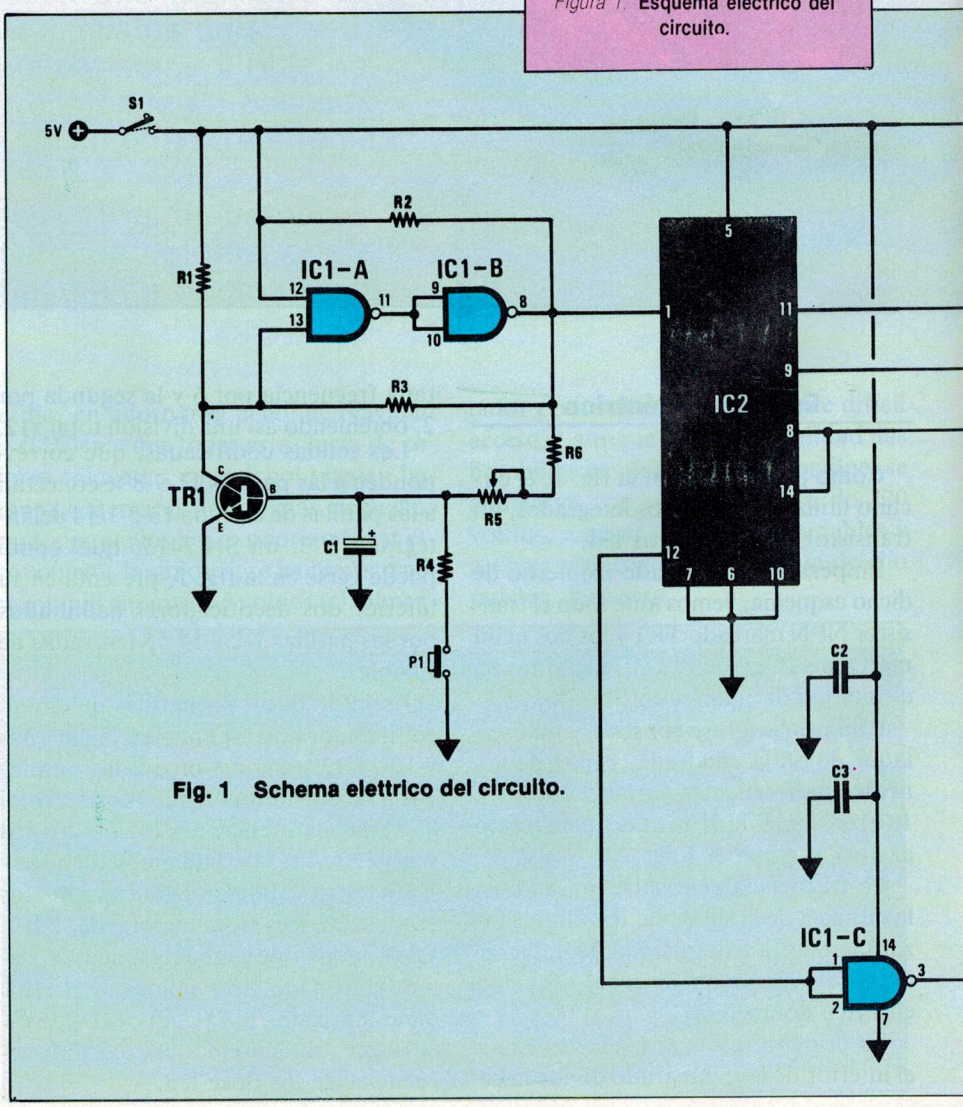
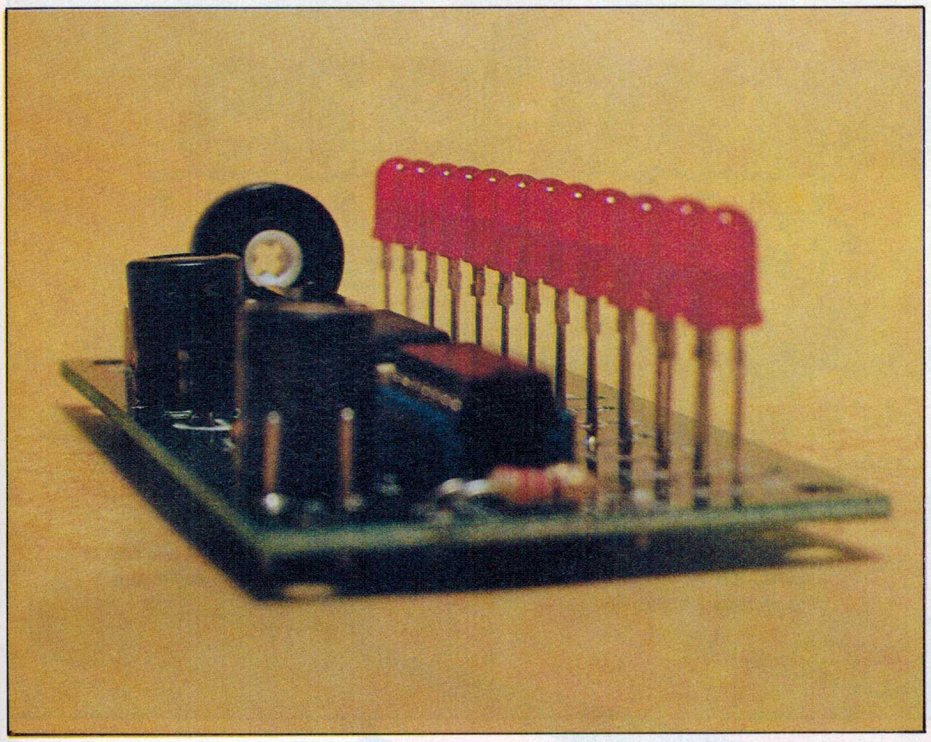
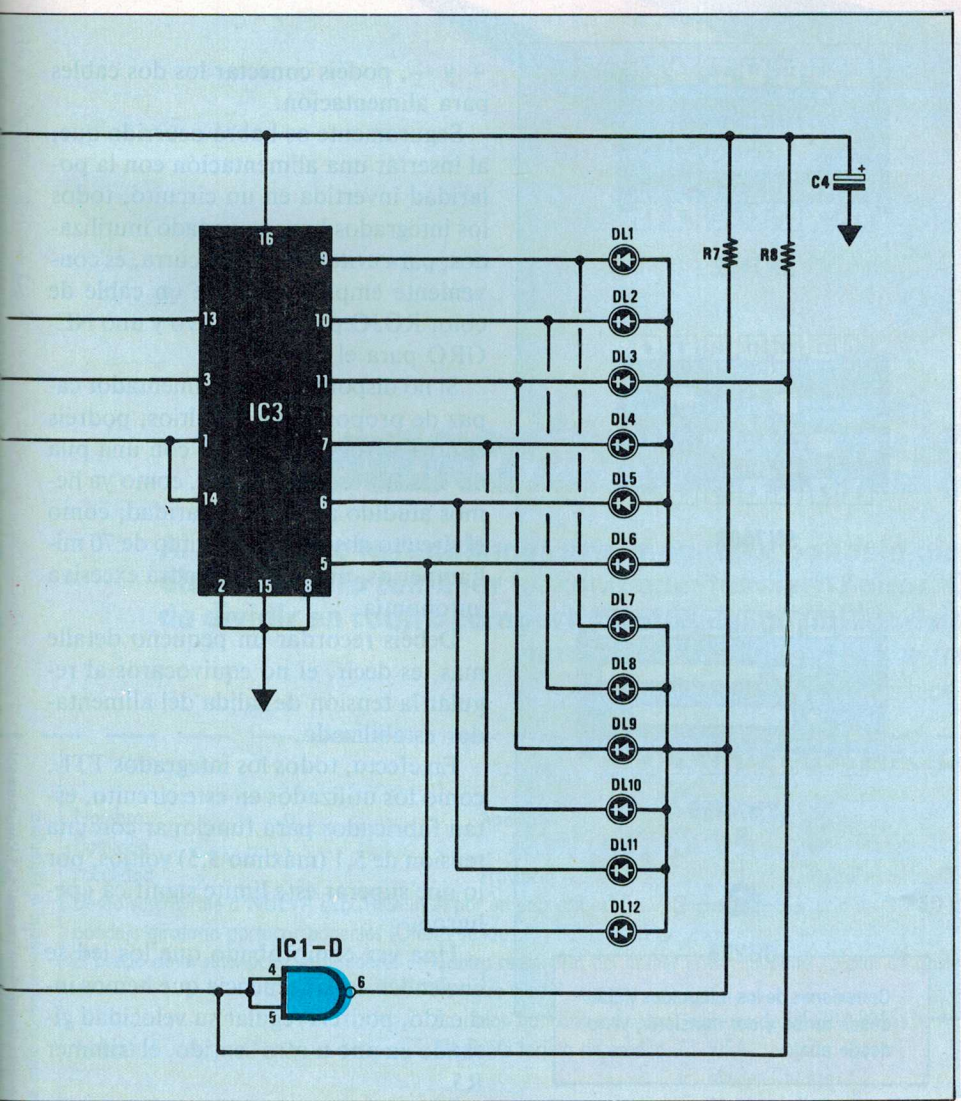


Fig. 1 Schema elettrico del circuito.



Componentes

R1 = 1.000 ohmios ¼ wat.
R2 = 470 ohmios ¼ wat.
R3 = 470 ohmios ¼ wat.
R4 = 220 ohmios ¼ wat.
R5 = 22.000 ohmios trimmer
R6 = 2.200 ohmios ¼ wat.
R7 = 220 ohmios ¼ wat.
R8 = 220 ohmios ¼ wat.
C1 = 100 mF electr. 25 volt.
C2 = 100.000 pF poliéster
C3 = 100.000 pF poliéster
C4 = 100 mF electr. 25 vol.
TR1 = NPN tipo BC.238
IC1 = SN.7403
IC2 = SN.7492
IC3 = SN.74156
DL1-DL2 = diodo led
P1 = pulsador
S1 = interruptor



Realización práctica

Sobre el circuito impreso marcado LX.736 que encontraréis en el kit, podéis montar de inmediato los tres zócalos para los integrados, luego todas las resistencias y los dos condensadores. Por último el trimmer y el transistor TR1, colocando la parte plana del cuerpo como puede verse en la fig. 2.

Antes de colocar los diodos led en el circuito impreso, tendréis que decir para qué los queréis usar, es decir si deseáis realizar un juego electrónico, en cuyo caso podréis montarlos en el circuito impreso, o bien si queréis emplearlos para adornar el árbol de Navidad, y en este caso tendríes que empalmar trozos de cable para conectar en sus extremos los diodos led.

No olvidéis que los diodos led se montan en el circuito respetando la polaridad de los dos terminales ANODO y CATODO; si los montáis invertidos no se encenderán.

En la fig. 1 os indicamos lo sencillo que resulta identificar estos dos terminales, ya que el ánodo es siempre ligeramente más largo que el cátodo.

Una vez conectados todos los diodos led, se pueden montar en los zócalos los integrados, respetando la muesca de re-

En los diodos led, el terminal más largo es siempre el ánodo.



DIODO LED



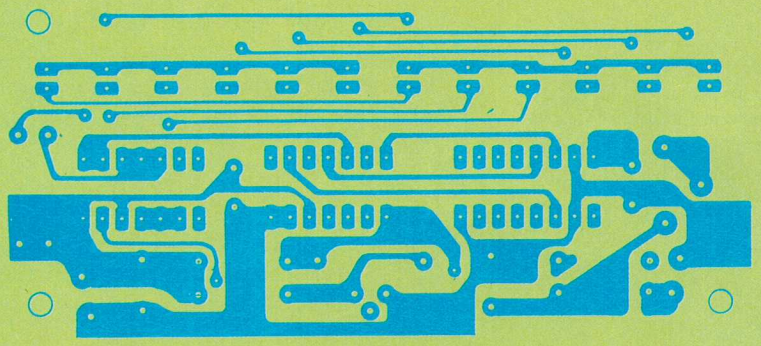


Figura 3. **En este dibujo se pueden observar las dimensiones reales del circuito impreso que no será conveniente construir uno mismo, ya que tiene doble cara con orificios metalizados.**

ferencia, que suele tener la forma de una ranura más o menos profunda situada en un solo lado del cuerpo del integrado.

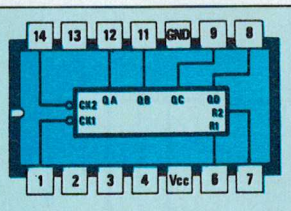
No siempre los fabricantes emplean como referencia esta muesca, por lo que no debe sorprenderos que algún integrado carezca de ella, ya que siempre existirá, aunque resulte escasamente visible, un «puntito» impreso junto a la patilla 1.

No obstante, hay que tener cuidado de no confundir estos pequeños puntos con otros, más grandes, situados en ambos lados del cuerpo y que no constituyen referencia alguna.

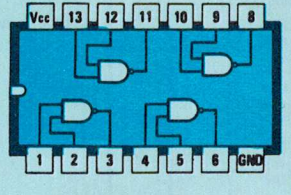
Y siguiendo con los integrados, debéis tratar de empujarlos bien hacia el fondo del zócalo, comprobando que todas las patillas penetren en sus respectiyos alojamientos.

En efecto, durante las reparaciones, solemos comprobar que «una sola patilla» está fuera del zócalo, o bien doblada interiormente en L y, lógicamente, esto es suficiente para impedir el funcionamiento de un circuito, aunque las soldaduras estén realizadas perfectamente.

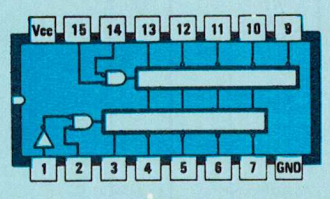
A los dos terminales situados junto al trimmer R5 conectaréis un cable que se unirá al pulsador P1, mientras que, a los otros dos terminales indicados con



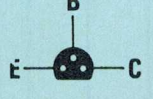
SN7492



SN7403



SN74156



BC238

Conexiones de los integrados vistas desde arriba y del transistor, visto desde abajo.

+ y —, podéis conectar los dos cables para alimentación.

Seguramente os habrá ocurrido que, al insertar una alimentación con la polaridad invertida en un circuito, todos los integrados hayan quedado inutilizados; para evitar que esto ocurra, es conveniente emplear siempre un cable de color ROJO para el positivo y uno NEGRO para el negativo.

Si no disponéis de un alimentador capaz de proporcionar 5 voltios, podréis controlar todo el circuito con una pila de 4,5 voltios, respetando, como ya hemos aludido antes, la polaridad; como el circuito absorbe un máximo de 70 miliamperios, una pila no tendrá excesiva autonomía.

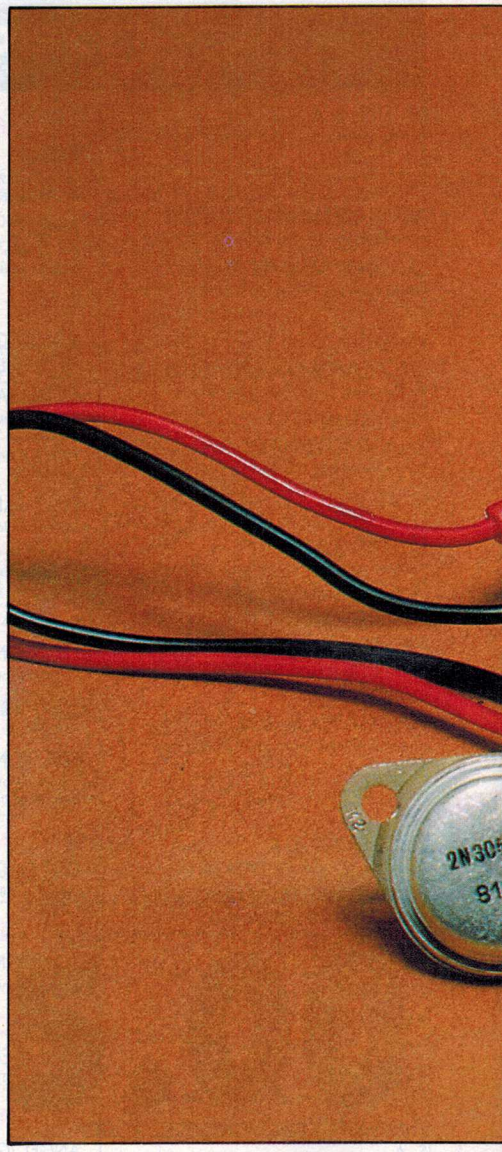
Debéis recordar un pequeño detalle más, es decir, el no equivocaros al regular la tensión de salida del alimentador estabilizado.

En efecto, todos los integrados TTL, como los utilizados en este circuito, están fabricados para funcionar con una tensión de 5,1 (máximo 5,5) voltios, por lo que superar este límite significa «peligro».

Una vez comprobado que los led se encienden en la secuencia que hemos indicado, podréis regular su velocidad girando en uno u otro sentido, el trimmer R5.

Comprobador acústico de uniones P-N

DIFICULTAD	COSTE	TIEMPO DE MONTAJE
		



Este sencillo circuito os permitirá verificar acústicamente si un transistor o un diodo montados en un circuito están defectuosos o funcionan bien. Este mismo circuito sirve para identificar, en un circuito impreso, una pista interrumpida o una soldadura defectuosa.

Si bien es cierto que, utilizando un simple téster situado en la escala ohmiométrica, se pueden localizar fácilmente cortocircuitos o interrupciones en una pista de circuito impreso, ello no nos permitirá nunca comprobar si un transistor o un diodo funcionan aún, a menos que deshagamos la soldadura.

Otra limitación del téster, que ya habrán notado mucho, se evidencia cuando se trata de identificar una pista o un corto en un circuito impreso relativamente complicado ya que, una vez apoyado el téster en los puntos necesarios, hay que volver la cabeza primero hacia el téster, luego nuevamente hacia el circuito y otra vez hacia el téster; transcurrido un cuarto de hora, si alguien nos ofreciera amablemente un café o un aperitivo, ¡diríamos automáticamente que «no» con la cabeza, por inercia!

Este probador acústico nos permite centrar nuestra atención únicamente en el punto en que apoyemos ambos terminales, ya que la presencia de un corto, una pista interrumpida, un transistor quemado o entero, se indicará mediante un «sonido».

Traducido a la práctica:

— si el transistor o el diodo funcionan, oiréis un sonido «breve»;

— si el empalme está cortocircuitado, oiréis entonces un sonido «continuo»;

— si el empalme probado está interrumpido, el téster permanecerá «mudo».

De esta forma, al comprobar una pista, si NO ESTÁ INTERRUMPIDA oiremos un sonido continuo; es evidente que, si está interrumpida, nuestro circuito permanecerá MUDO.

Cuando nos habituemos a utilizar este sencillo probador, sólo utilizaremos el téster para realizar aquellas medidas que no puede llevar a cabo nuestro circuito, es decir, las correspondientes a un valor de tensión y de corriente.

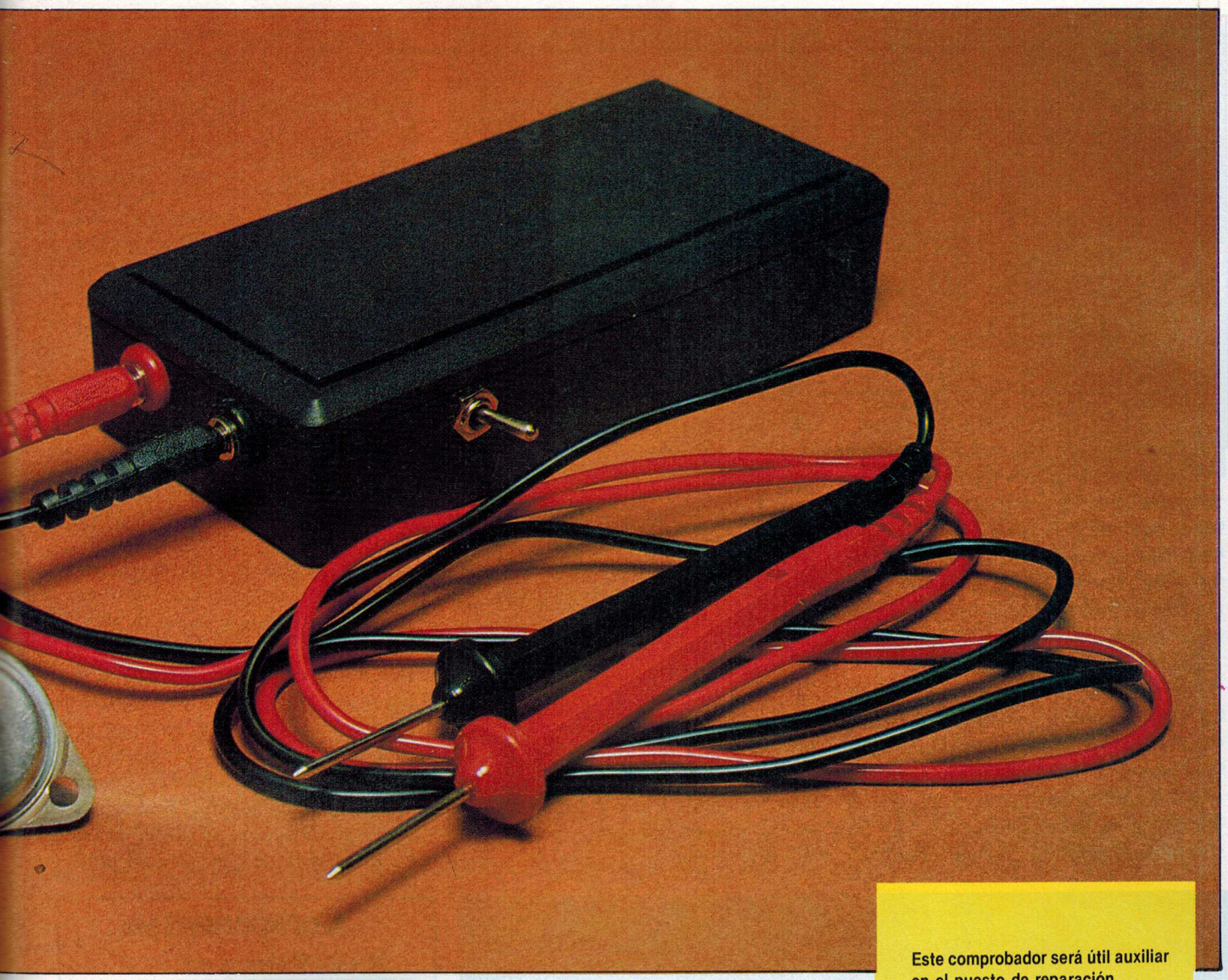
Nociones teóricas sobre operacionales

Para realizar este comprobador hemos empleado un circuito integrado LM.358, que contiene en su interior dos amplificadores operacionales.

No ha sido una elección fortuita; el LM.358, a diferencia de cualquier otro doble operacional, ofrece la ventaja de poder dar un nivel de tensión de 0 volt. en su entrada, aunque esté alimentado con una tensión SIMPLE.

Para comprender lo que significa que «puede dar un nivel de tensión de 0 volt. en su entrada», tenemos obligatoriamente que poner un ejemplo con cualquier operacional que requiera, para su alimentación, una tensión dual.

En dichos operacionales de alimentación dual, las patillas de entrada se conectan siempre a «masa», pero entre és-



Este comprobador será útil auxiliar en el puesto de reparación.

tas y la patilla negativa de alimentación, existe una diferencia de potencial equivalente a la mitad de la tensión total.

Esta conexión es necesaria porque, si conectáramos ambas entradas a la tensión negativa, el operacional quedaría afectado.

Observando por dentro el esquema eléctrico de estos integrados (fig. 2), veremos que los emisores del operacional no están conectados directamente sobre la «patilla de masa» sino por medio de uno o varios transistores empleados como generadores de corriente continua y, con ello, encontraremos una diferencia de potencial entre Emisor y Masa.

Por consiguiente, si las dos entradas no se polarizan con una tensión superior a la presente entre emisor-masa, como ya hemos dicho anteriormente, el operacional no puede funcionar.

Por esta sencilla razón, cuando se emplean estos operacionales con una tensión «simple» y no dual, es preciso crear una **masa ficticia**, es decir proporcionar a las patillas de entrada una tensión positiva respecto a la patilla de alimentación negativa (ver fig. 2).

El integrado LM.358, con referencia al esquema de la fig. 2, utiliza en la entrada dos transistores PNP con colector a masa (ver fig. 3) que, por consiguiente, se pueden alimentar con tensión «sencilla», dado que conectando a masa las dos entradas, éstas pueden amplificar cualquier tensión partiendo de 0 volt., respecto a la patilla negativa de alimentación conectada a masa.

Esta característica es muy importante en nuestro circuito puesto que, utilizando uno de estos operacionales, podemos observar incluso la más mínima diferencia de potencial en las entradas, por ejemplo 0,1 - 0,2 - 0,3 volt.; cosa que no podíamos conseguir con otros operacionales, construidos para alimentación dual.

Esquema eléctrico

Una vez aclaradas las características de funcionamiento del amplificador operacional IC1, la descripción del esquema eléctrico de este comprobador resultará bastante sencilla.

Observando la fig. 1, veremos de inmediato que las dos entradas (patillas 6 y 5) del primer operacional contenido en el interior del integrado LM.358, es-

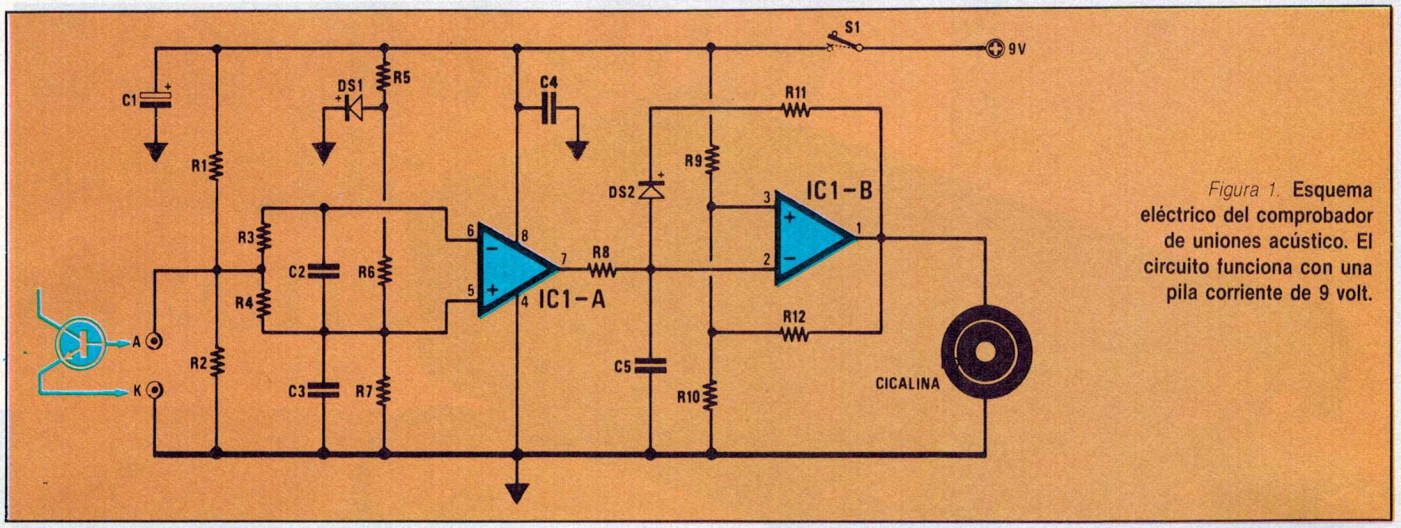


Figura 1. **Esquema eléctrico del comprobador de uniones acústico. El circuito funciona con una pila corriente de 9 volt.**

tán conectadas entre sí mediante las dos resistencias R3-R4; por consiguiente, en estas dos entradas debería estar presente la misma tensión proporcionada por el repartidor R1-R2; al ser estas resistencias de idéntico valor, dicha tensión equivaldría a la mitad de la tensión de alimentación, es decir a 4,5 volt.

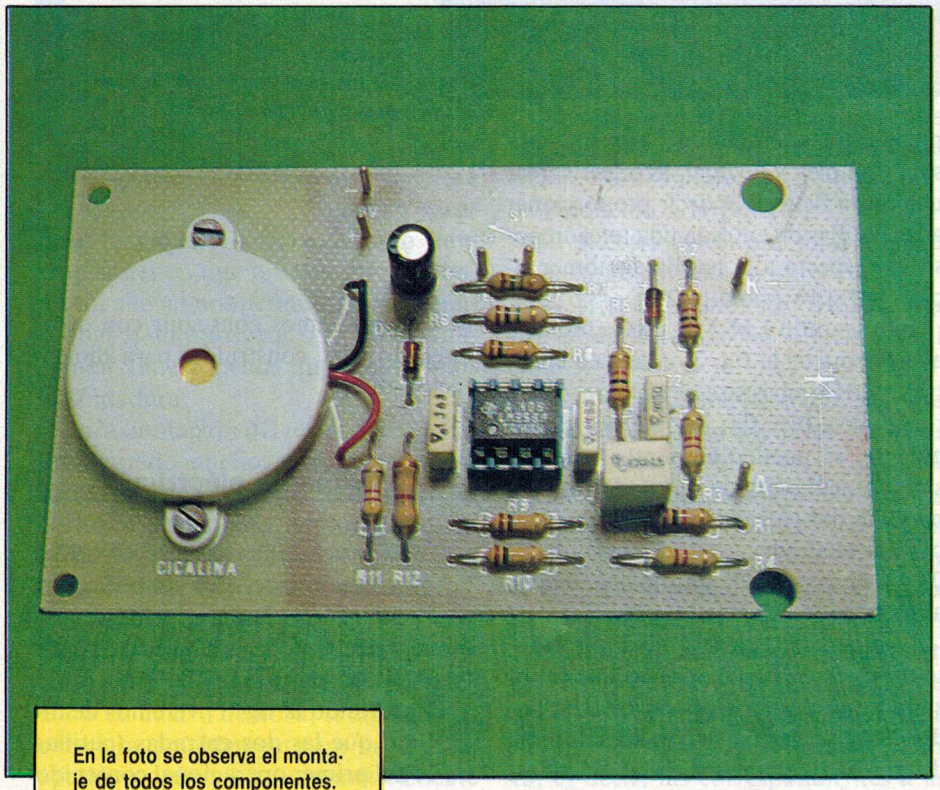
En la patilla inversora 6, por lo tanto, habrá 4,5 volt., mientras que en la patilla no inversora 5 encontraremos una tensión inferior, equivalente a 4,1-4,3 volt. aproximadamente, por la presencia de la resistencia R7.

Por consiguiente, en estas condiciones, nos encontraremos en la patilla inversora 6 con una tensión superior a la de la otra patilla, por lo que en la salida (patilla 7) tendremos un **nivel lógico 0**, es decir, salida cortocircuitada eléctricamente a «masa».

Si tuviéramos que cortocircuitar entre sí las dos entradas A-K, lo que equivale a un empalme de un transistor en corto, sobre la patilla inversora 6 encontraremos una tensión equivalente a 0 volt., mientras que en la patilla 5 la tensión disminuirá a sólo 0,3-0,35 volt. positivos aproximadamente, porque a dicha patilla llegará, a través de la resistencia R6, la tensión positiva estabilizada en este valor por el diodo DS1 que es, precisamente, de dicho valor.

Siendo la tensión en la patilla NO INVERSORA 5 de valor superior (0,3-0,35 volt.) a la presente en la patilla INVERSORA 6 (0 volt.), encontraremos en la salida una **condición lógica 1**, es decir habrá una tensión positiva de aproximadamente 9 volt. que, al alcanzar la patilla «no inversora 2» del segundo operacional IC1/B lo hará funcionar.

Este operacional IC1/B se utiliza en dicho circuito como un simple oscilador de BF, capaz de generar una nota en



En la foto se observa el montaje de todos los componentes.

Componentes

- R1 = 10.000 ohm. ¼ wat.
- R2 = 10.000 ohm. ¼ wat.
- R3 = 47.000 ohm. ¼ wat.
- R4 = 47.000 ohm. ¼ wat.
- R5 = 10.000 ohm. ¼ wat.
- R6 = 1 megaohm. ¼ wat.
- R7 = 1,5 megaohm. ¼ wat.
- R8 = 100.000 ohm. ¼ wat.
- R9 = 100.000 ohm. ¼ wat.
- R10 = 100.000 ohm. ¼ wat.
- R11 = 47.000 ohm. ¼ wat.
- R12 = 470.000 ohm. ¼ wat.
- C1 = 10 mF electr. 25 volt.
- C2 = 100.000 pF poliéster
- C3 = 470.000 pF poliéster
- C4 = 100.000 pF poliéster
- C5 = 10.000 pF poliéster
- DS1 = BAY.71 ó 1N.4148
- DS2 = BAY.71 ó 1N.4148
- IC1 = LM.358
- CHICHARRA PIEZO
- S1 = interruptor
- (A) CHICHARRA

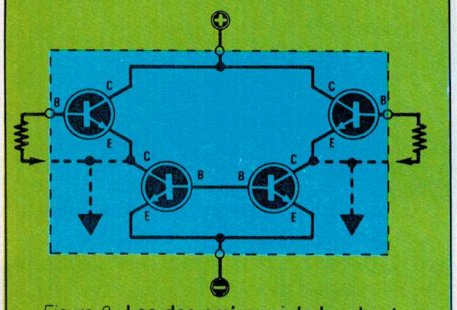


Figura 2. **Los dos emisores de los dos transistores amplificadores del operacional previsto para una alimentación «dual», no están conectados directamente a masa, por lo que, para alimentarlos con una tensión sencilla, habrá que crear una masa ficticia.**

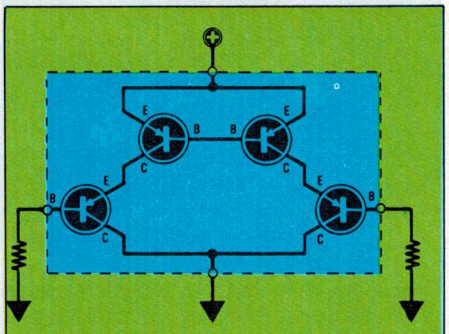


Figura 3. **El operacional LM.358, al utilizar dos transistores amplificadores de canal PNP con colector a masa, funciona sólo con tensión «sencilla», lo que nos permite amplificar cualquier tensión ligeramente superior a los 0 volt.**

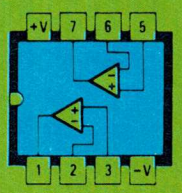


Figura 4. **Conexiones del integrado LM.358 vistas desde arriba. Obsérvese, a la izquierda, la muesca de referencia.**

una frecuencia de aproximadamente 2.000 Hz, que utilizaremos para accionar una pequeña cápsula piezoeléctrica.

De esta forma, mientras las dos entradas A-K estén cortocircuitadas, nuestro oscilador seguirá sonando.

Esta frecuencia se puede modificar alterando el valor del C-5.

Si, en lugar de cortocircuitar los dos terminales A-K, colocáramos en ellos un diodo o bien una unión E-B o C-B de un transistor, como puede verse en las figuras 6, 7 y 8, en el terminal A respecto a la masa (terminal K) tendríamos una diferencia de potencial comprendida entre los 0,5 y los 0,6 volt.

De esta forma, la tensión de 4,5 volt. anteriormente presente en la patilla 6 (entrada inversora) descenderá a 0,5-0,7 volt., es decir, el valor de la caída introducido por la unión del semiconductor controlado, mientras que en la patilla 5 (no inversora) la tensión permanecerá, durante unos segundos, en el valor inicial de 4,1-4,3 volt., ya que dicha tensión queda almacenada en el condensador C3 de 470.000 pF, conectado entre esta patilla y la masa.

Por tanto, al haber en la patilla 5 una tensión superior respecto a la presente en la patilla 6, en la salida de dicho operacional encontraremos de inmediato una **condición lógica 1**, es decir, una tensión positiva que, al alcanzar la patilla 2 del segundo operacional IC1/B, hará que éste pueda emitir la nota acústica de 2.000 Hz.

El condensador C3, a través de la resistencia R4, se descargará lentamente y, a los pocos segundos, en las placas de dicho condensador encontraremos una tensión de 0,3-0,35 volt., es decir, inferior a la presente en la patilla 6, que estará siempre comprendida entre los 0,5 y los 0,7 volt.

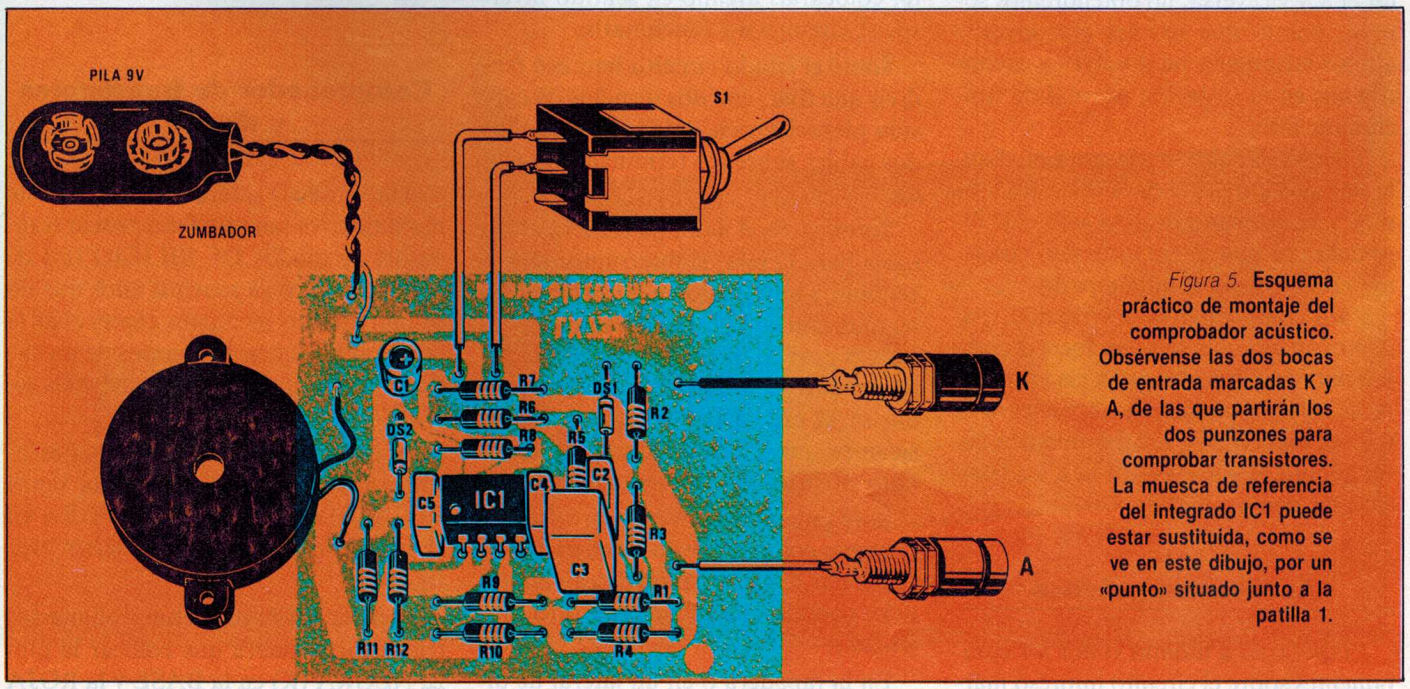
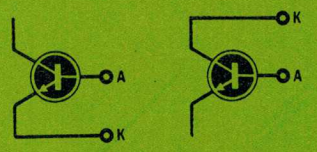
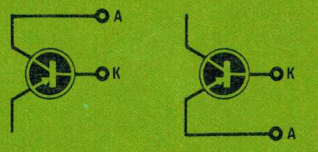


Figura 5. **Esquema práctico de montaje del comprobador acústico. Obsérvense las dos bocas de entrada marcadas K y A, de las que partirán los dos punzones para comprobar transistores. La muesca de referencia del integrado IC1 puede estar sustituida, como se ve en este dibujo, por un «punto» situado junto a la patilla 1.**



NPN

Figura 6. **Para comprobar si funciona cualquier transistor de silicio NPN, habrá que colocar el punzón A en la «base», tocar con el punzón K el terminal emisor y luego el del colector.**



PNP

Figura 7. **Para todos los transistores de canal PNP habrá que proceder inversamente, es decir, apoyar el terminal K en la «base» y tocar con el punzón A el terminal emisor y luego el del colector, como se indica claramente en el dibujo.**

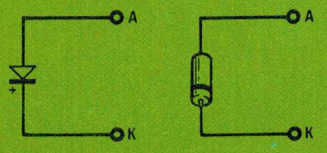


Figura 8. **Para los diodos bastará con conectar el terminal A al ánodo y el K al cátodo. En el dibujo hemos reproducido el signo gráfico de tales diodos para facilitar la comprensión del lado en que se encuentra la franja coloreada que rodea el cuerpo.**

Nuevamente, encontraremos en la patilla 5 una tensión positiva menor que la presente en la patilla 6, por lo que la salida de dicho operacional volverá al **nivel lógico 0** bloqueando el oscilador de la nota de BF IC1/B y por consiguiente, su cápsula no producirá sonido alguno.

El condensador C2 de 100.000 pF, aplicado en paralelo en las dos entradas, nos permitirá mantener constante esta diferencia de potencial de escasos milivolt. entre la patilla 6 y la patilla 5.

Resumiendo, si al probar un diodo o la unión de un transistor, están en buen estado, oiremos un sonido BREVE, confirmándonos que el semiconductor no está cortocircuitado.

Es evidente que, invirtiendo las dos entradas A-K en la unión del transistor comprobado, por ejemplo conectando el terminal A donde habría que conectar el K y viceversa, no obtendremos sonido; por lo que bastará con invertir ambos terminales para volver a encontrarnos en la situación normal de funcionamiento.

Todo el circuito se alimenta mediante una pila corriente de 9 volt., tipo radio, y la duración de ésta será casi ilimitada, ya que el circuito sólo consume como media 2 miliamperios.

Para comprobar la descripción, podemos añadir que, sea cual fuere el componente que conectemos a las entradas A-K, sólo se producirá una corriente de 0,7 miliamperios, que no provocará daño alguno ni a los diodos ni a los transistores comprobados.

Realización práctica

Empezaréis a montar todos los componentes sobre el circuito impreso marcado LX.732, colocándolos tal como se ven en la fig. 5.

Podéis montar en primer lugar el zócalo para el integrado LM.358; luego todas las resistencias y todos los condensadores, sin olvidar los dos electrolíticos en los que habrá que respetar la polaridad de los dos terminales.

Como son muchos los que todavía se confunden al leer la capacidad indicada en el envase de los condensadores poliéster, reflejamos a continuación las formas en que pueden presentarse:

470.000 pF = .47 ó 470n
100.000 pF = .1 ó 100n
10.000 pF = .01 ó 10n

Montar entonces los dos diodos de silicio DS1 y DS2, colocándolos con la parte del cuerpo marcada con una franja de color, tal como puede verse en el esquema práctico; si, inadvertidamente, colocárais alguno en sentido inverso, el circuito no funcionaría.

Sobre el citado circuito impreso tendréis que fijar, con dos tornillos, la cápsula piezoeléctrica, soldando luego los dos cables sobre los terminales de salida.

Terminaréis el montaje conectando la toma para la pila, el interruptor de encendido y montando en el zócalo el integrado con la muesca de referencia hacia C5 y, si en el cuerpo del integrado no encontráis la muesca o ranura visible en el esquema práctico, buscaréis siempre, junto a la patilla 1, un diminuto orificio que la sustituye.

Para este montaje hemos previsto un pequeño contenedor de plástico que se vende por separado; si no deseais adquirirlo, podréis utilizar cualquier otro contenedor.

En la tapadera o en un lateral de dicha caja, tendréis que practicar dos orificios para las entradas A-K, utilizando la arandela roja para el terminal A y la negra o azul para el terminal K.

Una vez conectada la pila, si no habéis cometido ningún error, cortocircuitando entre sí los dos terminales A-K, el circuito sonará de inmediato; de no ser así, comprobar los dos diodos de silicio, ya que sólo éstos pueden ser la causa de que el circuito no funcione.

Una vez comprobado que todo está correcto, podéis intentar conectar en las tomas A-K cualquier diodo DE SILICIO, respetando la polaridad de los terminales; inmediatamente, el circuito emitirá un sonido «breve», como ya dijimos al principio.

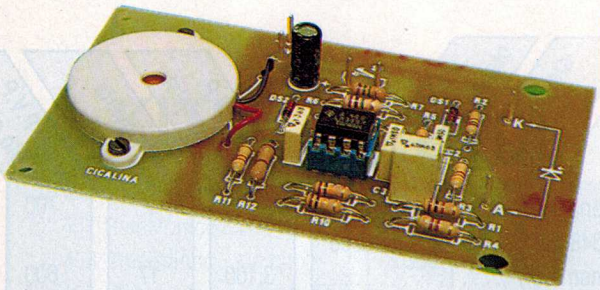
Llegados a este punto, podéis tomar las dos pinzas incluidas en el kit, unirlas a dos cables aislados en plástico y probar todos los transistores dudosos.

Comprobador de transistores y diodos

Ante todo, aclararemos que este montaje sirve tan sólo para probar transistores y diodos DE SILICIO (los de germanio hace ya muchos años que no se fabrican), o bien para comprobar la continuidad entre dos puntos de un circuito impreso; para hacerlo deberéis actuar de la siguiente forma:

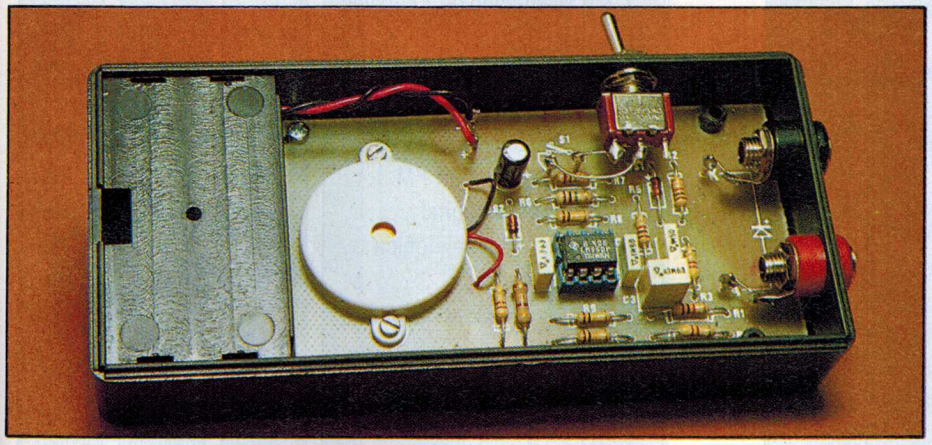
Transistor NPN: para comprobar estos transistores deberéis colocar la pinza ROJA (A) en la BASE y la NEGRA en el emisor, o bien sobre el colector (ver fig. 6).

Transistor PNP: para comprobar estos transistores, habrá que colocar la pinza NEGRA (K) en la BASE y la ROJA



El circuito listo para ensamblarlo en su caja.

Aspecto del circuito acoplado en su caja.



en el emisor o en el colector (ver fig. 7).

Diodos de silicio: para comprobar estos diodos tendréis que conectar la pinza ROJA al ánodo y la NEGRA al cátodo, como se refleja en la fig. 8. Con este circuito podréis determinar de inmediato hacia qué lado tendréis que colocar en futuros montajes, la franja coloreada que rodea al cuerpo, ya que ésta no siempre es tan visible como la hemos dibujado, ni está situada en el extremo del cuerpo, por lo que es muy fácil cometer errores.

Prueba de continuidad: sólo habrá que conectar las dos pinzas sobre los dos puntos del circuito impreso entre los que se quiera comprobar la continuidad, y, sin verificar la polaridad de ambos terminales (ya que no es preciso) si el aparato emite un sonido continuo significará que la pista del circuito está bien; si no se oye sonido alguno, la pista interrumpida.

La electroacupuntura ya tiene mueble.

Debido a la gran demanda por parte de nuestros lectores, del kit LX 711 ELECTROMAGNOTERAPIA EN ALTA FRECUENCIA, ponemos a su disposición un mueble serigrafiado, que puede solicitar ya a su distribuidor habitual.

