AÑO IV • 2.ª EPOCA
N.º 34 • 300 PTAS.
(Incluido IVA)

NUEVA

Electrónica

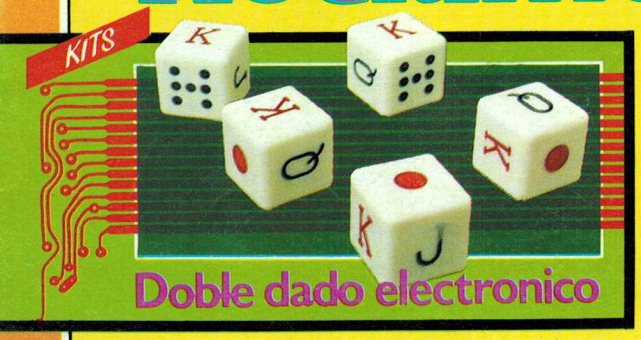
Montajes de vanguardia al alcance de todos



Los FLIP-FLOP
Tipos: D ,D-LATCH y RESET

KITS

Reclamo para peces



KITS **El Preamplificador en el osciloscopio**

TEORIA **Cómo descifrar los diodos ZENER**

PRACTICA **El Transistor en el osciloscopio**

¡¡BUSQUE EN EL INTERIO
LAS OFERTAS DE
NUEVA
ELECTRONI

Director Editorial
José I. Gómez-Centurión

Director Ejecutivo
Andrés Aylagas

Maqueta
A. M. Alvarez
Jaime González

Traducción
M.ª Paz Mouliaá

Fotografía
Carlos Candel

Portada
José M.ª Ponce

Dibujos
Fernando de los Hoyos

Edita
HOBBY PRESS, S.A.

Presidente
María Andrino

Consejero Delegado
José I. Gómez-Centurión

Jefe de administración
Pablo Hinojo

Publicidad
Concha Gutiérrez

Secretaria de Dirección
Marisa Cogorro

Suscripciones
Rosa González

Redacción, Administración y Publicidad
La Granja, n.º 8
Polígono Industrial de Alcobendas
Telf.: 654 32 11.
Telex: 49480 HOPR

Dto. Circulación
Carlos Peropadre

Distribución
Coedis, S.A. Valencia, 245
Barcelona

Fotocomposición
Novocomp, S.A.
Nicolás Morales, 38-40

Fotomecánica
Grof
Ezequiel Solana, 16

Depósito Legal:
M-18437-1983

Representante para Argentina, Chile, Uruguay y Paraguay, Cía. Americana de Ediciones, S.R.L. Sud. América, 1.532. Telf.: 21 24 64. 1209 BUENOS AIRES (Argentina).

Traducción en Lengua española de la revista «Nuova Elettronica», Italia.

Director General.
Montuschi Giuseppe

NUEVA

Electrónica

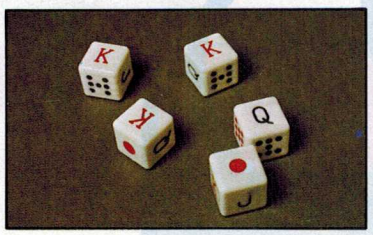
Número 34
Abril 1986

EN ESTE NUMERO

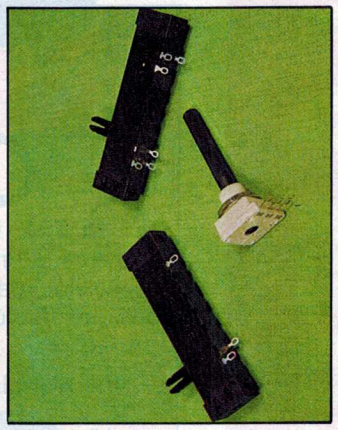


NOVEDADES: Los más modernos desarrollos del mercado nacional.

4 Novedades
6 Reclamo para peces
14 Doble dado electrónico
20 Los flip-flop
44 El preamplificador para osciloscopio
49 Cómo descifrar los diodos zener
56 El transistor en el osciloscopio

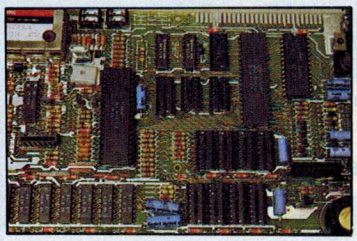


DOBLE DADO ELECTRONICO: Un montaje que pone al día el viejo juego de los dados por medio de la electrónica.



OFERTAS: Elementos seleccionados para nuestros lectores que les permitirán completar su puesto de montaje de kits.

COMO FUNCIONAN LOS FLIP-FLOP: Un artículo con la teoría de funcionamiento de los flip-flop para los aficionados a la electrónica digital.





Reclamo electrónico para peces

INDICACIONES DE MONTAJE

GRADO DE DIFICULTAD	COSTE DEL KIT	TIEMPO DE MONTAJE
BAJO	NORMAL	ALTO

Reclamo electrónico para peces

La electrónica puede servir para atraer a los peces, pero así como en América y en Japón se encuentran fácilmente reclamos electrónicos de ese tipo, aquí son todavía muy raros y difíciles de hallar en el comercio. Por ello, si sois aficionados a la pesca, este diseño despertará vuestro mayor interés.



Hace poco tiempo, uno de nuestros lectores nos visitó para enseñarnos una pequeña caja de plástico que había comprado en Estados Unidos por 60 dólares (unas 9.000 pesetas) diciéndonos que si lográbamos realizar una igual, haríamos felices a muchos pescadores. Enseguida comprendimos que se trataba de un reclamo electrónico, o más concretamente, de un generador de frecuencias acústicas capaz de atraer a los peces. En efecto, examinando la caja, encontramos un oscilador de onda cuadrada conectado a una diminuta cápsula piezoeléctrica.

Considerando la sencillez del circuito, decidimos realizar uno similar y ofrecer así a los pescadores la posibilidad de atraer más pesca a su anzuelo y de volver a casa con el cestillo rebosante.



Antes de pasar a la descripción del esquema eléctrico del reclamo electrónico, creemos oportuno proporcionaros algunos datos sobre las modalidades de utilización.

En base a múltiples experimentos llevados a cabo en Estados Unidos, se sabe que determinados sonidos generados bajo el agua son capaces de atraer a los peces; pero esto se verifica sólo si se sigue un determinado procedimiento que a continuación explicamos en detalle.

Durante los mencionados experimentos, al mismo tiempo que se emitía el sonido, se lanzaba al agua el cebo preferido de la especie que se quería atraer.

De ese modo los peces acudían en gran número y cuando habían dado cuenta del alimento, se suspendía la emisión de la nota acústica. A intervalos de pocas horas y durante algunos días consecutivos se repetía esta operación, habituando así a los peces a asociar ese determinado sonido con la disponibilidad de alimento y, por consiguiente, con la necesidad de acudir lo más deprisa posible al lugar de origen del sonido, de modo que los retardados encontraran sólo los restos.

El comportamiento de los peces no difiere en esto de otras especies animales. Efectivamente, muchos de vosotros habréis comprobado cómo, en el campo, la granjera llama a las gallinas a la hora del pienso emitiendo su propio y personal reclamo. Si probáis a imitar su sonido, veréis cómo ningún volátil acude hacia vosotros, ya que no reconocerá la frecuencia de las notas emitidas.

Volviendo al comportamiento de los peces, incluso sin efectuar una previa



Este kit se puede aplicar al estudio de los comportamientos de las distintas especies en los acuarios.

distribución de alimento se podrá verificar la condición por la cual, lanzando la cápsula piezoeléctrica al agua, las vibraciones emitidas serán interpretadas por los peces como las producidas por un insecto caído incautamente en el agua.

De cualquier modo, el sistema más eficaz para atraer a los peces consiste en asociar SONIDO y ALIMENTO.

Así pues, una vez elegido el lugar donde vais a probar fortuna, sumergid vuestra cápsula eligiendo una muy precisa frecuencia en la gama 1.000-10.000 Hz y a continuación lanzad al agua el alimento preferido por el tipo de pez

que queráis capturar y que presumiblemente vive en ese hábitat.

Repetid esta operación más de una vez durante uno o dos días y tened la certeza de que en adelante, cada vez que sumerjáis vuestra cápsula en el agua, acudirán una infinidad de peces en busca de alimento y al hallarse éste sólo en el extremo de vuestro sedal (habréis suspendido previamente el cebo empleado anteriormente), «picarán» de inmediato.

Interrogado el amable lector que nos trajo este «cebo electrónico made in USA» acerca del método seguido por él, nos respondió que había obtenido también muy buenos resultados sin efectuar la asociación sonido-alimento, ya que los peces confundían el sonido producido por la cápsula con el de un insecto caído al agua, debatiéndose desesperadamente para reemprender el vuelo, y de ese modo «pican» igualmente.

Esquema eléctrico

El circuito, como se ve en la fig. 1, es de gran sencillez. En efecto, para realizarlo basta con un solo integrado tipo CD.40106, que contiene 6 inversores a trigger de Schmitt.

El primer inversor, IC1/A, se utiliza para generar una frecuencia de 8,5 Hz necesaria para obtener una modulación intermitente del oscilador base, constituido por IC1/B.

Esta interrupción de la frecuencia «base» sirve para simular las vibraciones que cualquier insecto caído en el agua produce al agitar a intervalos regulares las alas.

Al cerrar el interruptor S1 cesa esta modulación, mientras que al abrirlo comienza de nuevo.

El oscilador «base» capaz de generar frecuencias de 100 a 1.000 Hz en la primera gama y de 1.000 a 10.000 Hz en la segunda gama, se obtiene con el inversor IC1/B.

Cuando S2 esté abierto, podremos generar una onda cuadrada que de un mínimo de 1.000 Hz llegue a un máximo de 10.000 Hz. Cuando en cambio cerremos S2, al conectar en paralelo al condensador C3 de 10.000 pF el condensador C2 de 100.000 pF, la frecuencia generada variará de un mínimo de 100 Hz a un máximo de 1.000 Hz. Es obvio que las variaciones desde el mínimo hasta el máximo se obtendrán en las dos gamas girando de un extremo a otro el potenciómetro R3 de 100.000 ohmn.

Los otros cuatro inversores contenidos en este integrado se utilizan para realizar un paso final en contrafase, para excitar la cápsula piezoeléctrica. La potencia generada es más que suficiente para cubrir un amplio radio de acción bajo el agua.

El condensador C6 de 330.000 pF conectado en serie con la cápsula piezoeléctrica, sirve para eliminar la componente continua en las superficies de la cápsula, que con el tiempo podría provocar problemas de electrolisis y corroer por tanto el disquito de latón.

Para alimentar este circuito se utilizará una pila normal de 9 volt. y al respecto señalaremos que el consumo de corriente resulta de 1 miliamperio cuando la cápsula está fuera del agua y de 7-8 miliamperios cuando está sumergida.



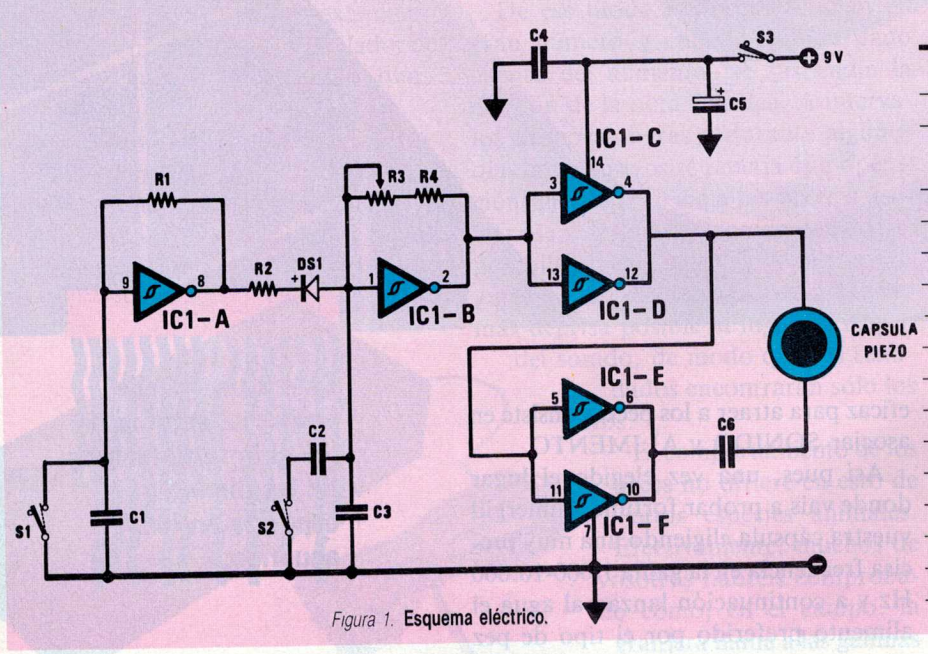
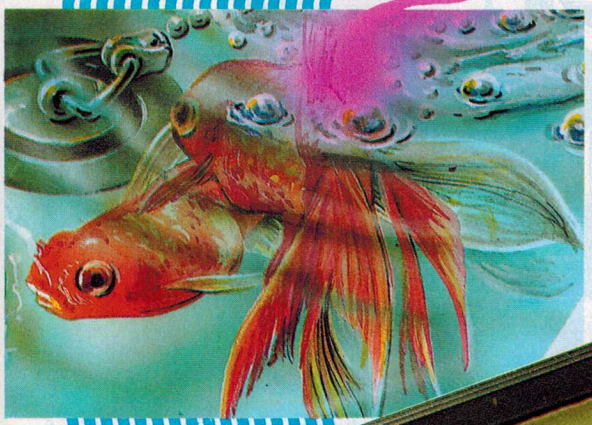


Figura 1. **Esquema eléctrico.**

Componentes

R1 = 1,5 megaohm .¼ wat.
R2 = 2.200 ohm. ¼ wat.
R3 = 100.000 ohm. potenciómetro logarítmico
R4 = 12.000 ohm. ¼ wat.
C1 = 100.000 pF poliéster
C2 = 100.000 pF poliéster
C3 = 10.000 pF poliéster
C4 = 100.000 pF poliéster
C5 = 47 mF electrolítico 16 volt.
C6 = 330.000 pF poliéster
DS1 = diodo BAY.71
IC1 = CD.40106
CÁPSULA = cápsula piezoeléctrica
S1 = conmutador
S2 = conmutador
S3 = interruptor

No nos ha sido posible localizar a algún colaborador de NUEVA ELECTRÓNICA aficionado a la pesca, por lo cual no hemos podido probar en la práctica el «reclamo electrónico». Por consiguiente sólo contamos con el testimonio del amable lector que trajo a nuestra redacción el circuito fabricado en USA.



Aspecto del circuito una vez montado e introducido en el contenedor de plástico. En el espacio visible en dicho contenedor, irá la pila de 9 volt. necesaria para la alimentación.



Realización práctica

La realización práctica de este circuito no presenta dificultad alguna y como podréis ver observando la fig. 3, lograréis montarlo en muy breve tiempo.

Una vez dispongáis del circuito impreso LX.727, procederéis al montaje del zócalo para el integrado CD.40106, de las tres resistencias y el diodo de silicio DS1 comprobando que su cátodo, rodeado por una franja de color, quede orientado hacia R2.

EN CASO DE DIFICULTAD

Aun cuando la cápsula piezoeléctrica genera un sonido perceptible, recomendamos que si se debe localizar alguna avería en ambientes ruidosos, se sustituya por un pequeño altavoz, para facilitar su audición.

En caso de no obtener sonido alguno, la primera comprobación a efectuar es la tensión de alimentación. Las baterías o pilas que tenemos hace tiempo por casa suelen dar todo tipo de disgustos si no se comprueba su carga.

Si al conectar un altavoz o auricular en lugar de la cápsula se aprecia sonido y al conectar esta última no hay, indudablemente se encontrará defectuosa.

Si la tensión de alimentación, medida directamente entre las pastillas 7 y 14 del circuito integrado, es correcta y no se genera sonido alguno, comprobar el condensador C6, conectando uno de valor similar en paralelo con él. En caso de continuar sin sonido debemos pensar en sustituir el circuito integrado.

En el caso de no obtener variación de frecuencia al actuar sobre S2, el condensador C2 se encuentra defectuoso. Si no se obtiene intermitencia en el sonido al actuar sobre el interruptor S1, comprobar C1 y R1.

Se supone que el circuito no tiene ningún corto o pista cortada, así como componentes cambiados.



Figura 2. **Dibujo a tamaño natural del circuito im**

A continuación insertaréis los tres condensadores de poliéster, teniendo en cuenta que la capacidad impresa en sus envolturas puede estar expresada en microfaradios o en nanofaradios, como indicamos seguidamente:

10.000 pF = 10n o bien .01
100.000 pF = 100n o bien .1
330.000 pF = 330n o bien .33

En el espacio central de este mismo circuito insertaréis el potenciómetro R3 de 100.000 ohm. logarítmico y después de fijarlo al circuito con su propia tuerca, soldaréis sus terminales en los orificios existentes en la placa.

Ahora podréis aplicar los terminales para conectar con dos hilos los interruptores S1-S2-S3 y la toma jack que fijaréis en la caja contenedora de plástico.

Insertad ahora el integrado CD.40106 en su zócalo con la muesca de referencia orientada hacia DS1 (ver esquema práctico) y pasad luego a la cápsula piezoeléctrica que, como se ve en la figura, está constituida por un pequeño disco de latón en cuyo centro se encuentra una plaquita piezoeléctrica con superficie metalizada.

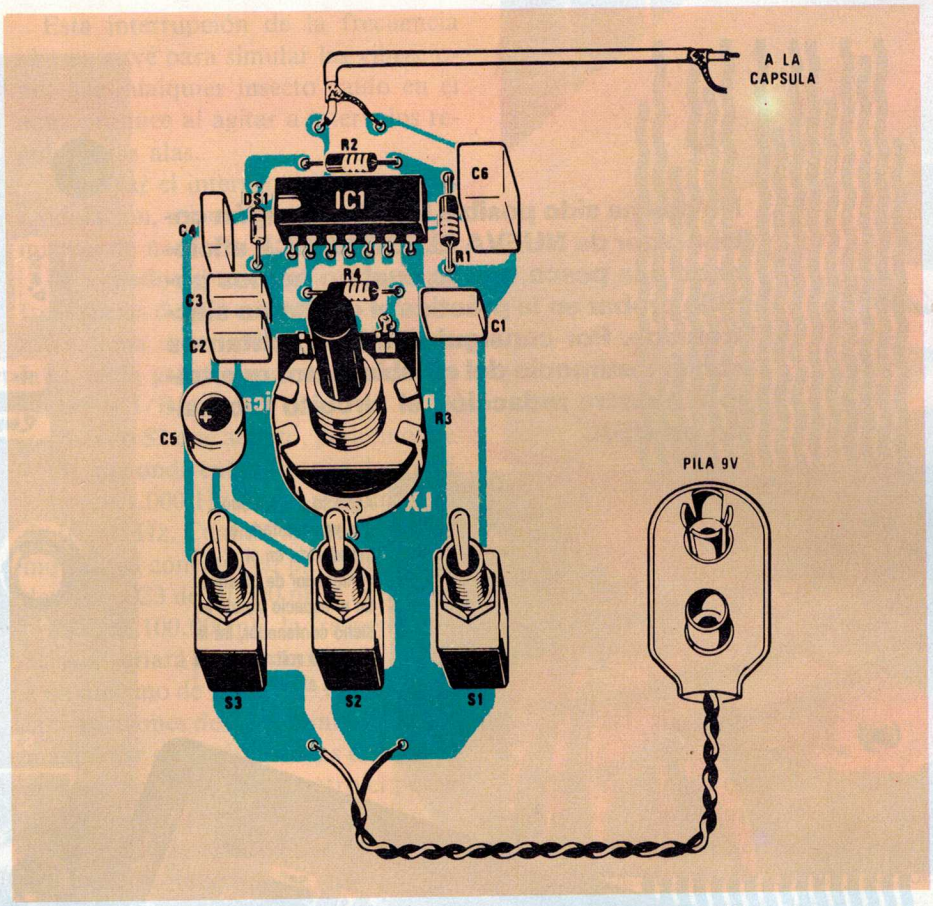
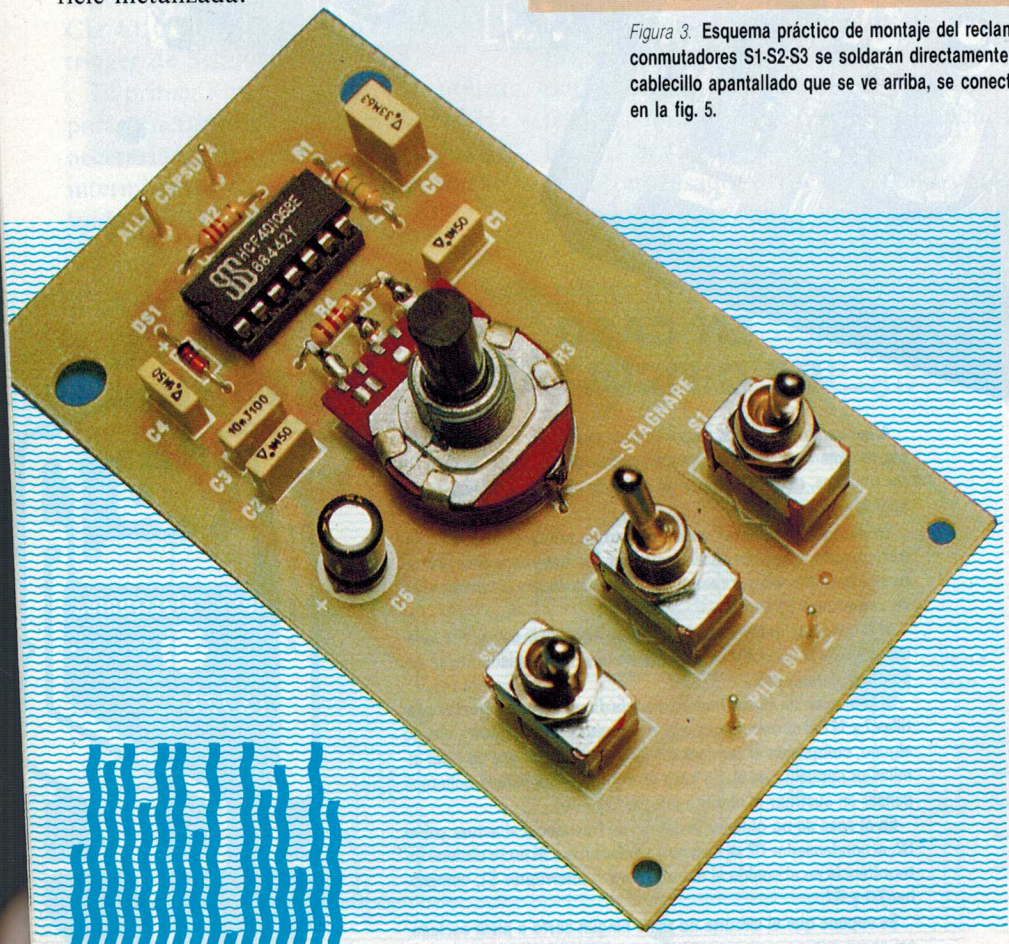


Figura 3. **Esquema práctico de montaje del reclamo electrónico. Los terminales de los conmutadores S1-S2-S3 se soldarán directamente a las pistas del circuito impreso. El cablecillo apantallado que se ve arriba, se conectará a la cápsula piezoeléctrica reproducida en la fig. 5.**



Fotografía del circuito LX727 con todos sus componentes instalados.

Tomad, pues, el largo cablecillo apantallado existente en el kit y soldad en uno de sus extremos el conector jack, poniendo atención para que no se produzca un cortocircuito entre algún hilo de la malla metálica con el hilo central.

Encended vuestro circuito mediante S3 y probad a apoyar la malla metálica del cablecillo sobre el disco exterior de latón y el hilo central en la plaquita piezoeléctrica y de ese modo comprobaréis que el disquillo de latón «suena».

Una vez comprobado que el circuito funciona (si no funcionase, comprobad el cablecillo apantallado con un téster), deberéis soldar la malla metálica en la zona posterior del disco de latón y el hilo central de este mismo cablecillo a un punto cualquiera de la superficie piezoeléctrica.

Os aseguramos que esta superficie no será dañada por el calor del soldador. Podréis comprobarlo de inmediato volviendo a insertar el conector jack en la caja contenedora de nuestro generador.

Si queréis evitar que por algún moti-

vo se suelten los hilos soldados en la cápsula, podéis aplicar en las dos soldaduras una gota de pegamento, de modo que aumente la superficie de apoyo.

Tomad ahora un cubo con agua y sumergid en su interior la cápsula. De se modo ya no oiréis sonido alguno, ya que las vibraciones no se propagan ahora por el aire. Si apoyáis el oído en el recipiente, volveréis a oír el sonido.

Con este reclamo electrónico la pesca se convierte en una actividad muy gratificante. Basta sumergir la cápsula

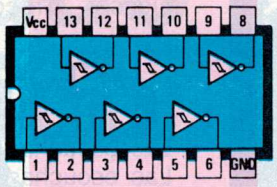
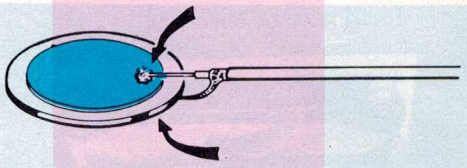
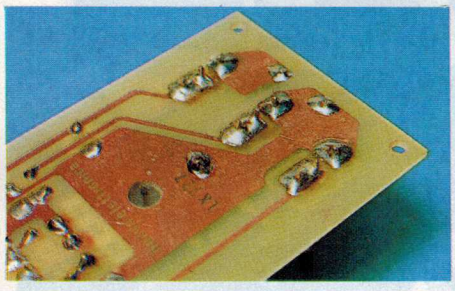


Figura 4. **Conexiones del integrado CD.40106 vistas desde arriba. Véase a la izquierda la muesca de referencia que deberá quedar orientada a la izquierda, como se ve en la fig. 3.**

Figura 5. **La cápsula piezoeléctrica es un pequeño disco de latón en cuyo centro existe un soporte circular piezoeléctrico. La malla metálica del cablecillo apantallado se suelda en la zona posterior de este disco y el hilo central al soporte piezoeléctrico, como se ve en la figura.**





a una profundidad mínima de 1 m en las zona donde vais a lanzar la caña.

Si sabéis que en el fondo hay pedruscos o arbustos, para evitar que la cápsula quede atrapada podéis sujetar un corcho al hilo. Podéis sumergir la cápsula sin impermeabilizarla, pero si queréis protegerla, podéis depositar en su superficie una fina capa de silicona. No obstante, de ese modo se atenuará algo la intensidad del sonido.

De todos modos, si la cápsula os durase cinco años sin protección, dado su módico precio, siempre podéis adquirir otra y aseguraros así una abundante pesca.

Para terminar os aconsejamos marcar en la superficie de la caja contenedora, alrededor del mando del potenciómetro, unos puntos de referencia. Con una broca de 2-3 mm realizad 10 pequeñas muescas, rellenándolas a continuación con un poco de pintura blanca de modo que resulten bien visibles.

Lo mismo decimos respecto de los tres interruptores de palanca, que podréis señalar con un punto rojo y otro blanco para distinguir las dos posiciones.

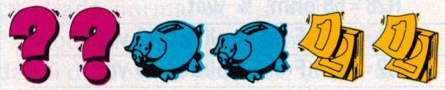
Al cabo de pocas pruebas os será fácil determinar que la frecuencia correspondiente al punto 3, por ejemplo, os permite pescar más truchas, mientras que desplazando el mando al punto 9, acuden a vuestro anzuelo más barbos.



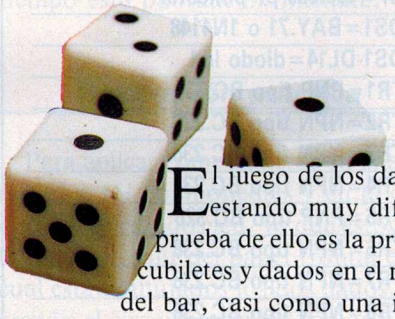


Aspecto del contenedor plástico con mando para cambio de frecuencia. Aunque en el artículo os hemos recomendado utilizar un cablecillo apantallado para la conexión con la cápsula piezoeléctrica, podéis sustituirlo tranquilamente por un cablecillo bifilar recubierto de plástico, que podéis encontrar en cualquier comercio de material eléctrico.

Doble dado electrónico



La suerte está «conectada»... Así diría hoy Julio César antes de cruzar el Rubicón, pues ya que uno de sus legionarios, lector de NUEVA ELECTRONICA había confeccionado este dado electrónico.



El juego de los dados sigue estando muy difundido y prueba de ello es la presencia de cubiletes y dados en el mostrador del bar, casi como una invitación a jugarse el aperitivo.

Hace poco pensamos que transformarlo en un juego electrónico resultaría interesante y divertido para entretenerse en «apuestas domésticas», o como regalo para un hijo, un sobrino... Si os animáis a realizar este diseño, comprobaréis que el juego resulta más interesante con dos dados en vez de uno solo, y estamos seguros de que nunca os cansaréis de apretar el pulsador.



Fotos: Carlos Candel

Para la realización de este doble dado electrónico es necesario un circuito impreso de doble cara con orificios metalizados, ya que por un lado (en la foto) deberéis colocar todos los componentes visibles en la parte superior de la fig. 5, y en la cara opuesta los 14 diodos led necesarios para reproducir la figura de los dos dados.

Esquema eléctrico

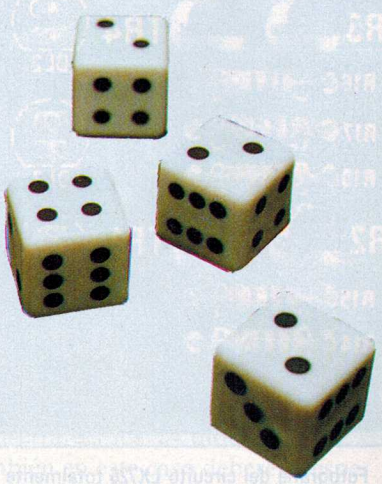
Como se ve en la figura 3, para esta realización se necesitan tres integrados, 6 transistores NPN, 2 transistores PNP y 14 diodos led para simular la puntuación de los dos dados.

El primer integrado utilizado es un C/Mos 4001 en cuyo interior hay 4 Nor de doble entrada; IC1/A e IC1/B se emplean para realizar un oscilador de onda cuadrada en la frecuencia de 20 Hz, mientras que IC1/C e IC1/D sirven para realizar un oscilador idéntico, pero en una frecuencia de 16 Hz.

Ambos osciladores comenzarán a oscilar apenas se presione el pulsador P1, y seguirán funcionando durante dos segundos después de haber soltado el pulsador.

Este tiempo está determinado por la resistencia R2 de 100.000 ohm y por la capacidad del condensador electrolítico C1 de 10 microfaradios. Por tanto, si deseáis aumentar la duración del «suspense», sólo tendréis que aumentar la capacidad del condensador electrolítico o el valor óhmico de la resistencia.

Con dos osciladores en distinta frecuencia, tendremos la matemática certeza de obtener para los dos dados resultados siempre imprevisibles y casuales, hasta el punto de que nadie podrá establecer, en base al número que ha salido en el primer dado, cuál será la puntuación del segundo o cuáles serán las puntuaciones de las siguientes tiradas. Ello es así porque los dos osciladores no se bloquearán inmediatamente después de haber soltado el pulsador P1, sino cuando el condensador electrolítico C1 se haya cargado totalmente.



Las dos frecuencias generadas, como se ve en el esquema eléctrico, llegarán a las patillas 13 de los dos integrados CD.4017 (ver IC2 e IC3), un divisor tipo Jhonson × 10 con decodificador decimal ya insertado, que nosotros disponemos para que divida por 6 puenteando las patillas 15 y 5.

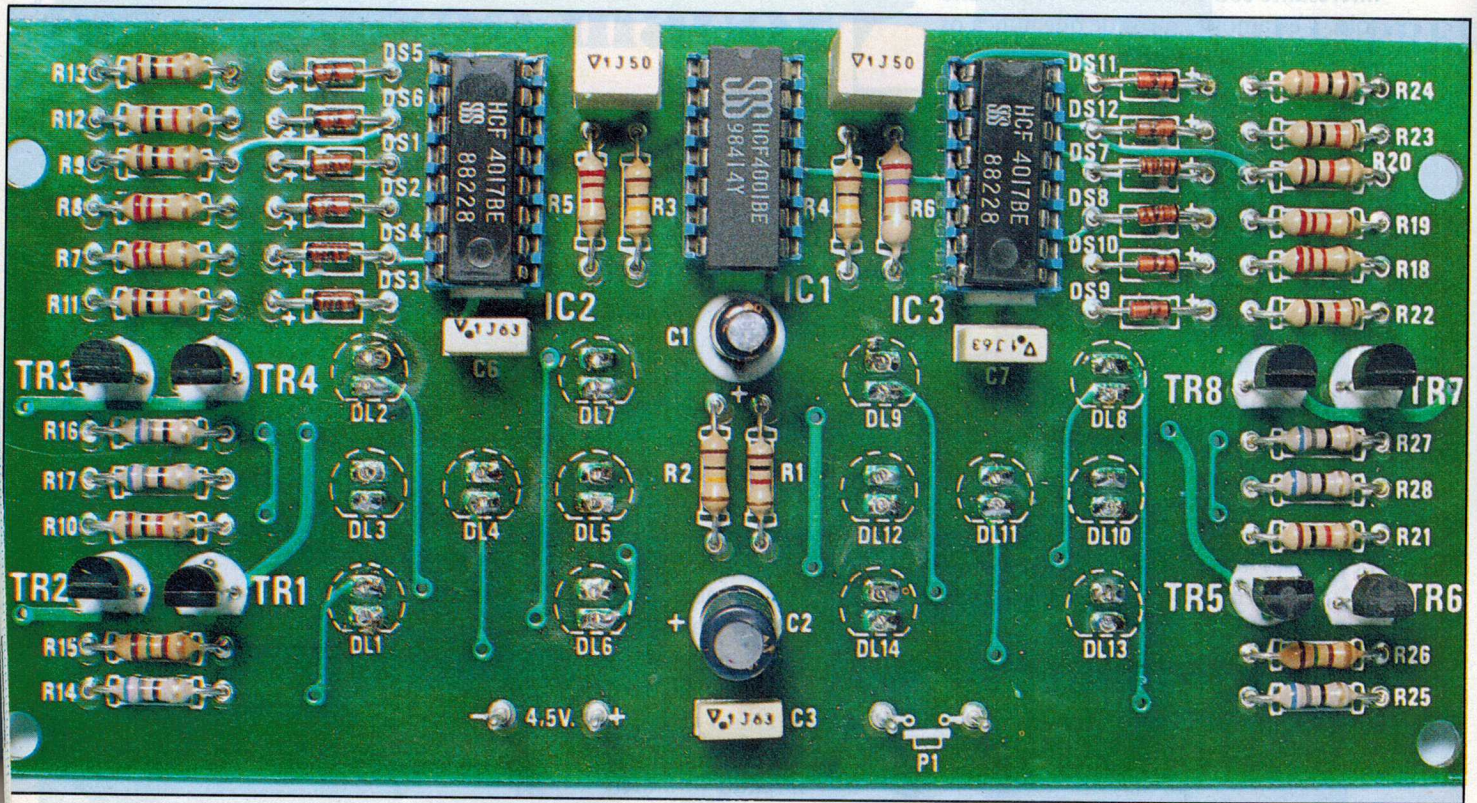
En las salidas de estos integrados hemos conectado una matriz de diodos (ver los diodos conectados en las patillas 3-4-10-7-1) para excitar los cuatro transistores que encenderán los diodos led, tal y como en realidad están dispuestos en cada cara del dado. Es decir, para el número 2 deberán encenderse dos diodos situados en diagonal y no dos en vertical o en horizontal; para el número 5 deberán encenderse los cuatro diodos led situados en los laterales más el diodo central, etc. (ver fig. 4).

Como podéis ver, en la patilla de salida 3 de los dos CD.4017 se encuentra conectado un transistor PNP tipo BC.328 y en las otras salidas, tres transistores NPN tipo BC.238.

Por último señalaremos que los transistores TR2 y TR6 excitarán un solo diodo led, el del centro de los dos dados; los otros transistores excitarán dos

Componentes

R1 = 1.000 ohm. ¼ wat.	R26 = 150 ohm. ¼ wat.
R2 = 100.000 ohm. ¼ wat.	R27 = 68 ohm. ¼ wat.
R3 = 100.000 ohm. ¼ wat.	R28 = 68 ohm. ¼ wat.
R4 = 100.000 ohm. ¼ wat.	C1 = 10 mF electrolítico 16 volt.
R5 = 22.000 ohm. ¼ wat.	C2 = 47 mF electrolítico 16 volt.
R6 = 27.000 ohm. ¼ wat.	C3 = 100.000 pF poliéster
R7 = 22.000 ohm. ¼ wat.	C4 = 1 mF poliéster
R8 = 22.000 ohm. ¼ wat.	C5 = 1 mF poliéster
R9 = 10.000 ohm. ¼ wat.	C6 = 100.000 pF poliéster
R10 = 10.000 ohm. ¼ wat.	C7 = 100.000 pF poliéster
R11 = 10.000 ohm. ¼ wat.	DS1 = BAY.71 o 1N4148
R12 = 10.000 ohm. ¼ wat.	DS1-DL14 = diodo led
R13 = 10.000 ohm. ¼ wat.	TR1 = PNP tipo BC.328
R14 = 68 ohm. ¼ wat.	TR2 = NPN tipo BC.238
R15 = 150 ohm. ¼ wat.	TR3 = NPN tipo BC.238
R16 = 68 ohm. ¼ wat.	TR4 = NPN tipo BC.238
R17 = 68 ohm. ¼ wat.	TR5 = PNP tipo BC.328
R18 = 22.000 ohm. ¼ wat.	TR6 = NPN tipo BC.238
R19 = 22.000 ohm. ¼ wat.	TR7 = NPN tipo BC.238
R20 = 10.000 ohm. ¼ wat.	TR8 = NPN tipo BC.238
R21 = 10.000 ohm. ¼ wat.	IC1 = CD.4001
R22 = 10.000 ohm. ¼ wat.	IC2 = CD.4017
R23 = 10.000 ohm. ¼ wat.	IC3 = CD.4017
R24 = 10.000 ohm. ¼ wat.	P1 = pulsador
R25 = 68 ohm. ¼ wat.	S1 = interruptor



Fotografía del circuito LX726 totalmente montado, por el lado de los componentes.

diodos led dispuestos de manera que en el encendido se obtenga siempre la secuencia representada en la fig. 4.

Para la alimentación, previendo que este diseño caerá también en manos de niños, hemos preferido emplear una pila cuadrada normal de 4,5 volt.

Tened presente que cuando se enciendan 6 diodos led por cada dado, el circuito tendrá un consumo de unos 60 miliamperios. Por tanto, si deseáis que la pila tenga una prolongada autonomía, no dejéis encendida durante mucho tiempo esta puntuación máxima.

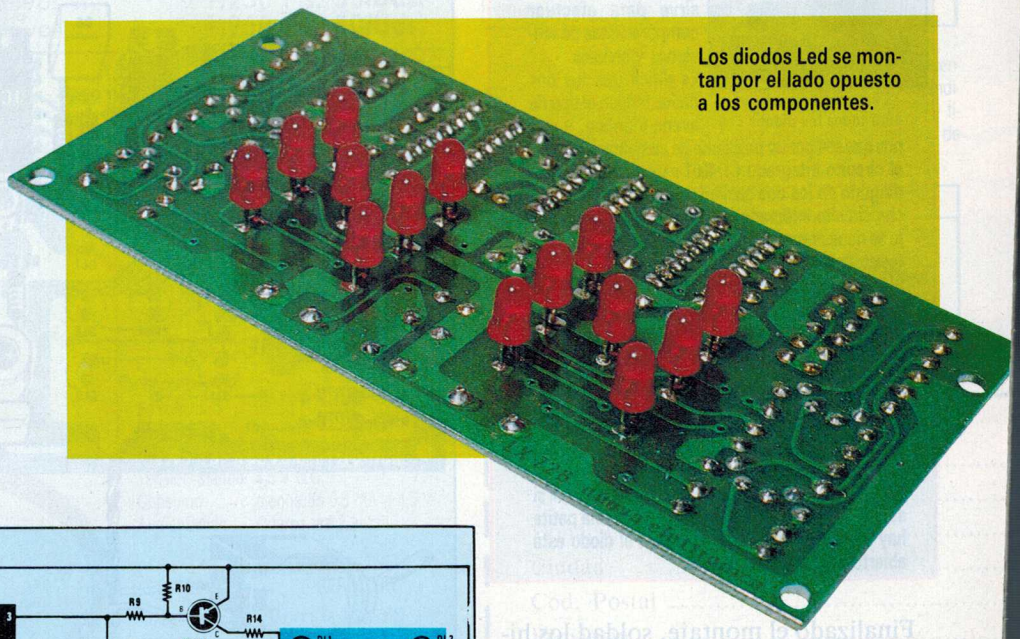


Figura 4. **Los diodos de silicio conectados en las salidas de los dos integrados IC2 e IC3, os permitirán encender los siete diodos led con la misma disposición que en las caras de un dado normal, como el aquí representado.**

Realización práctica

Para aplicar cómodamente en una cara todos los componentes y en la cara opuesta los diodos led, ya que éstos deberán sobresalir del panel frontal en el cual están dibujados los dos dados, necesitáis el circuito impreso con orificios metalizados LX.726.

Iniciaréis el montaje aplicando en el circuito impreso los tres zócalos de los integrados y, después de haberlos soldado, podréis insertar todas las resistencias y los diodos de silicio. Respeco a



Los diodos Led se montan por el lado opuesto a los componentes.

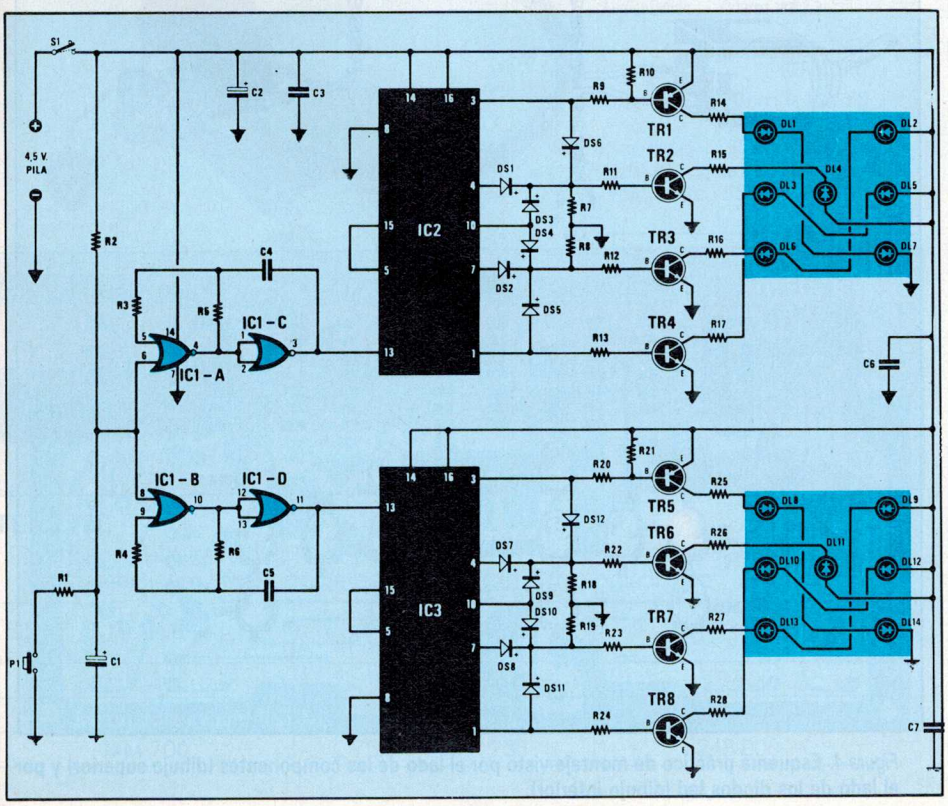


Figura 3. **Esquema eléctrico del circuito.**

estos últimos, comprobad atentamente que el cátodo, siempre señalado mediante una franja de color que rodea el cuerpo del componente, esté orientado como se ve en el esquema práctico de la fig. 5.

A continuación podréis insertar todos los condensadores, incluidos los electrolíticos, y pasar a los transistores.

Aquí deberéis prestar atención, ya que habiendo dos transistores **PNP** tipo **BC.328** y seis transistores **NPN** tipo **BC.238,** sería fácil confundir **328** con **238.** Así pues, antes de insertar y soldar TR1 y TR5, comprobad que son PNP y no NPN.

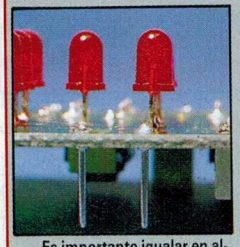
Efectuada esta operación, daréis la vuelta al circuito impreso y en esa otra cara insertaréis los 14 diodos led.

También en este caso deberéis respe-

tar la polaridad. Por tanto, sabiendo que la patilla ligeramente más larga (ver fig. 3) es el ánodo, comprobad en el dibujo serigráfico del circuito impreso que el terminal más largo queda orientado hacia el signo «ánodo» del diodo.

Para que todos los led queden a la misma altura, soldad en primer lugar el diodo led central para tomarlo como referencia con los seis restantes.

En caso de dificultad



Es importante igualar en altura todos los diodos Led.

Una de las características más interesantes de este circuito a la hora de localizar una anomalía es la duplicidad de los circuitos, que sirve para efectuar comparaciones de tensiones y señales.

Es difícil que los dos dados tengan el tipo de avería idéntico, a menos que sea por un problema de alimentación o que el circuito integrado CD4001 esté defectuoso. Si ninguno de los dos osciladores contenidos en dicho circuito integrado funciona, antes de sustituirlo se debe comprobar que el condensador C1 y las resistencias R1 y R2 estén bien.

Si la señal aplicada a las patillas 13 de los dos integrados IC2 e IC3 son correctas y cualquiera de ellos no actua correctamente se pueden invertir el uno por el otro para determinar si el problema consiste en uno de ellos mal.

Si un diodo led o una serie de dos no encendieran cuando se polariza correctamente el transistor que los controla, se debe comprobar que no se ha invertido de posición alguno de ellos, midiendo tensión a un lado y a otro de cada diodo para ver si está en condiciones de conducir. Si en una patita hay tensión y en la otra no, o bien el diodo está abierto o bien está invertido.

Finalizado el montaje, soldad los hilos que deben conectarse al pulsador de START, al interruptor S1 y a la pila de alimentación, tratando de utilizar un hilo ROJO para el terminal positivo de la pila y uno NEGRO para el negativo. Insertad por último los tres integrados en sus correspondientes zócalos, orientando la muesca de referencia existente en un lado del cuerpo como se ve en el esquema práctico.

Si no habéis puesto en corto alguna pista, si habéis insertado todos los diodos respetando su polaridad y los transistores con la parte plana orientada como indicamos, al conectar la pila y presionar el pulsador P1 el circuito funcionará de inmediato. Ahora podréis introducir el montaje en el contenedor de plástico con carátula en aluminio ya taladrada y serigrafiada, reuniros unos cuantos amigos y a jugar. ■

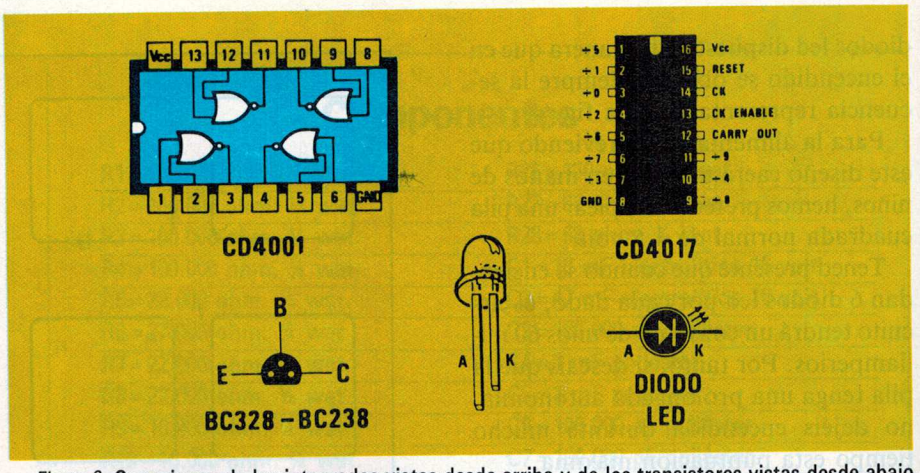


Figura 3. Conexiones de los integrados vistas desde arriba y de los transistores vistas desde abajo. Respecto a los diodos led, recordad que el terminal más corto es el CATODO y el más largo el ANODO.

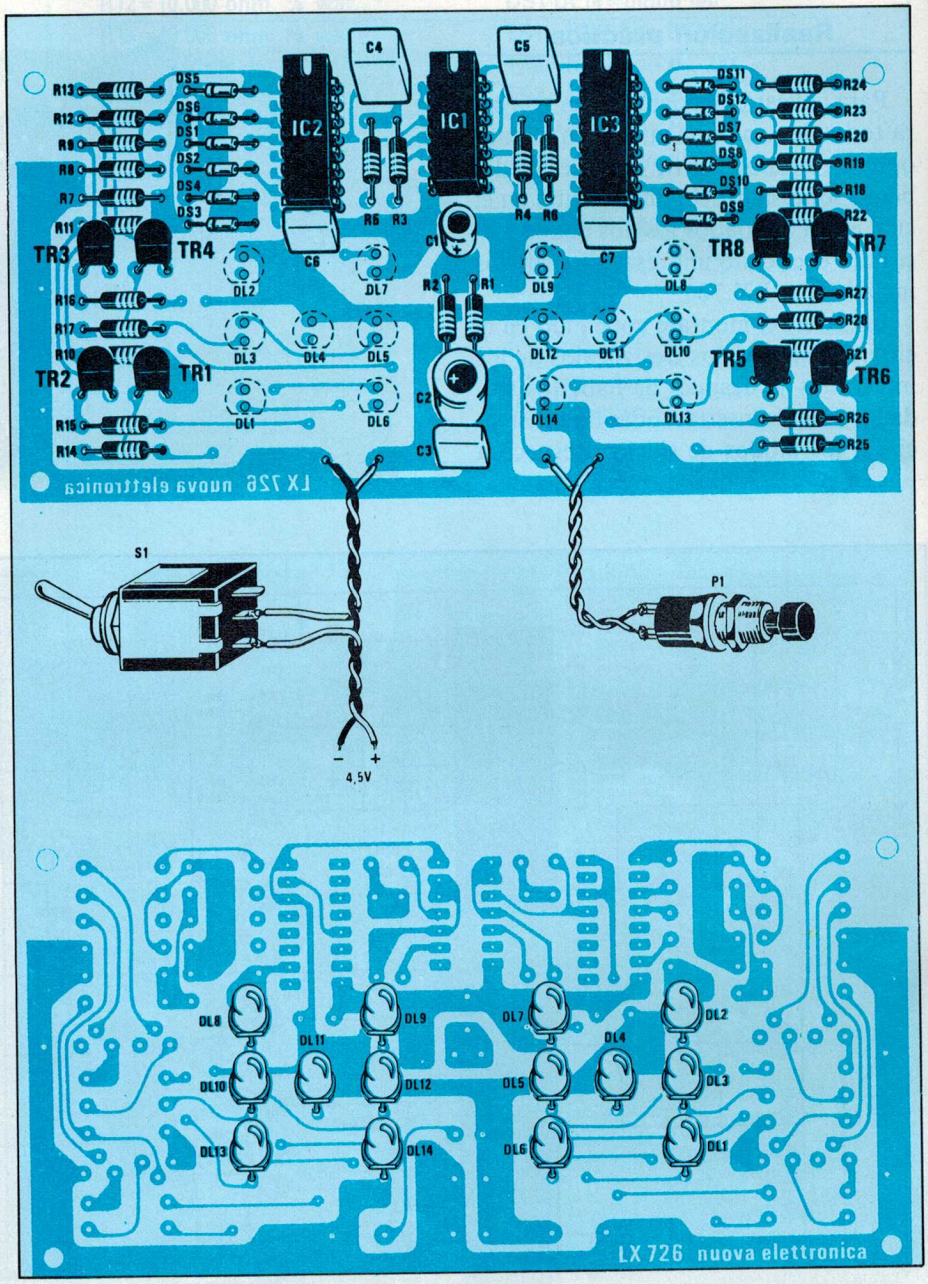


Figura 4. Esquema práctico de montaje visto por el lado de los componentes (dibujo superior) y por el lado de los diodos led (dibujo inferior).

TEORIA

Para comprender los FLIP-FLO

En muchos proyectos digitales se lee con frecuencia: «flip-flop tipo S-R», «flip-flop tipo el funcionamiento de los distintos tipos? Intentaremos explicaros las diferencias en

El conocimiento del funcionamiento de los flip-flop y la comprensión detallada de las diferencias existentes entre los tipos «S-R» o «J-K» o «D» no sólo es interesante sino también necesario, en especial si se desean ampliar los conocimientos en el terreno de los «circuitos integrados digitales».

La explicación del funcionamiento de un flip-flop puede resultar, según se mire, muy fácil y, al mismo tiempo, muy difícil.

Sería fácil si nos limitáramos a copiar, al pie de la letra, como se suele hacer, los «folletos técnicos» de las firmas constructoras, reproduciendo íntegramente las fórmulas proprcionadas por el álgebra de Boole.

Decir, por lo tanto, que el funcionamiento de un flip-flop es sencillo sólo porque 1×1 nos arroja 1 como resultado, mientras que -1×-1 arroja 0, por lo que, como es evidente, si $-Q$ es 1 es lógico que Q sea 0, habríamos resuelto el problema sin preocuparnos si, en la práctica, esta explicación resulta asequible a todos .

(Nota: por imperativos tipográficos, el signo negativo situado sobre los símbolos 1 y Q, que se leerán en este caso como 1 no y Q no, se sitúa en cambio ante los símbolos, por lo que encontraremos -1 y $-Q$). Por otra parte, siguiendo este método, si los folletos técnicos están redactados en lengua inglesa o alemana, y el traductor se equivocara al traducirlo o el tipógrafo invirtiera alguna ecuación, ¿quién podría darse cuenta?

Indudablemente, no el lector inexperto, que tendría que limitarse a aceptar lo escrito, sin objeciones.

El técnico, el único que podría observar el «error», no se detendría en la lectura de un artículo similar, al tratarse de un tema que ya conoce con amplitud.

Puede ser difícil explicar las diferencias de funcionamiento existentes entre los distintos tipos de flip-flop a cualquier persona, incluso a quiénes no sienten excesiva afición a las matemáticas y cuando se pretende que todos puedan comprender por qué en muchos proyectos se requiere el empleo de un flip-flop S-R realizado con puertas NAND o en otras aplicaciones con puertas NOR, o bien por qué se ha utilizado un flip-flop tipo J-K y no tipo D.

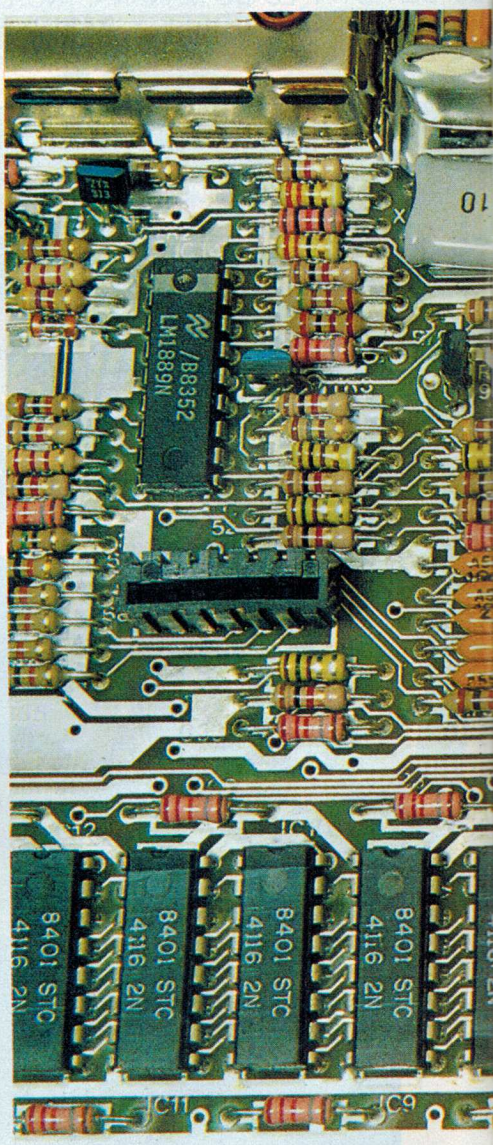
Además, considerando que muchos lectores no se darán por satisfechos con el simple conocimiento de su funcionamiento, sino que antes o después, tratarán de utilizarlos para algún montaje de su invención, tenemos también que prever los inconvenientes que, en la práctica, se les pueden presentar.

Una última consideración y, quizá, la más importante:

Muy pocas personas conocen esas «sencillas pero necesarias precauciones» que nunca se mencionan en los «data-applications» y sin las cuales es difícil que el montaje funcione (sólo quiénes las emplean a diario saben hasta qué punto pueden ser importantes y cómo el no conocerlas puede perjudicar muchas veces el funcionamiento de un circuito).

Por ejemplo, en ningún manual figura que, en caso de inestabilidad de funcionamiento, es obligatorio aplicar entre la «patilla positiva» de alimentación del integrado y la masa, un condensador, cuyo valor puede estar incluido entre los 47.000 y los 100.000 pF, o que es preciso verificar que la tensión bajo carga no descienda por debajo de los 4,6 voltios mínimos necesarios para que funcionen correctamente los integrados TTL.

¿Cuántos de vosotros, por ejemplo, al probar un integrado aislado y comprobar su perfecto funcionamiento, habréis observado que, al conectarlo a un



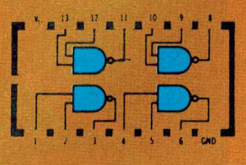
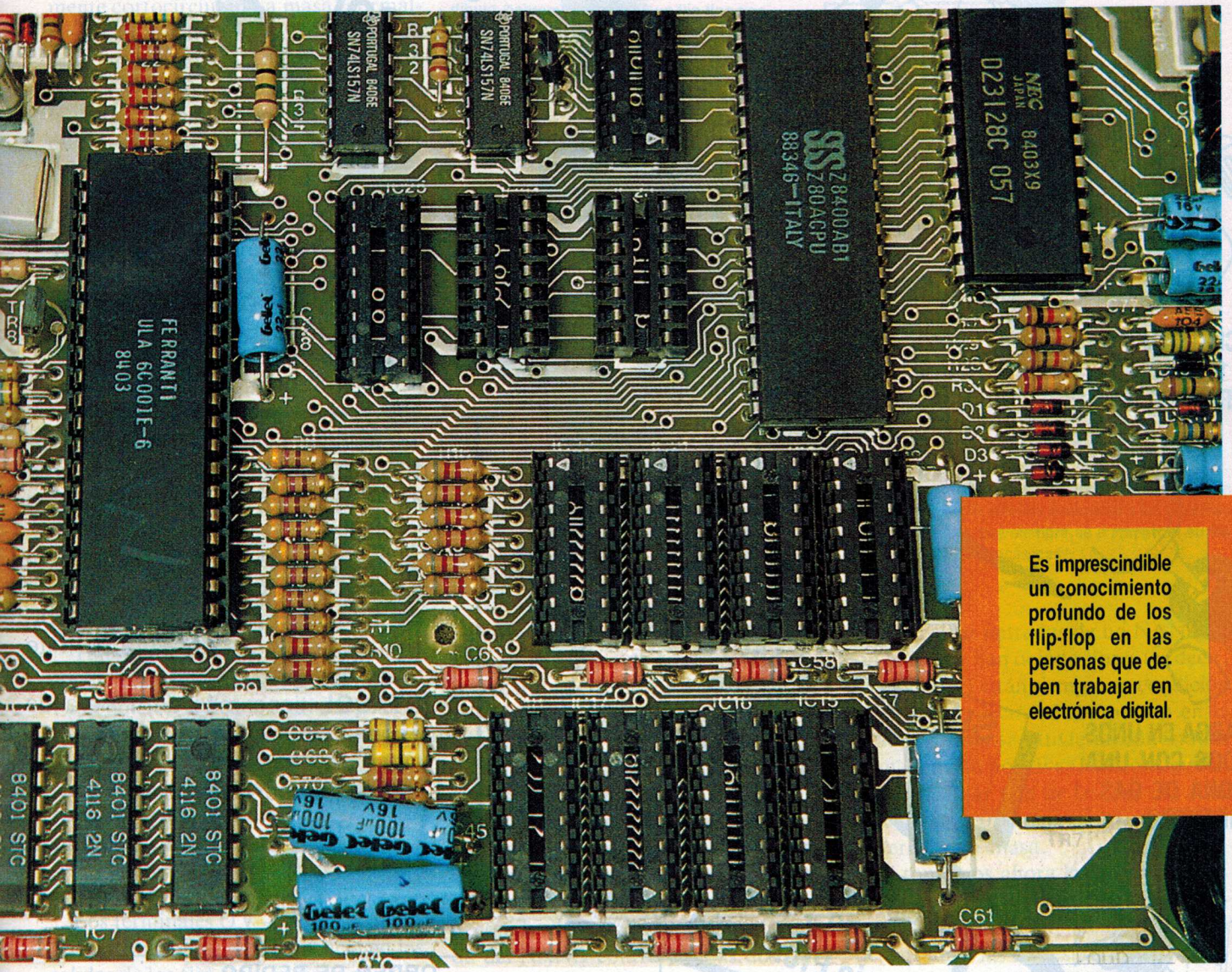


Figura 1. **En el interior del circuito integrado SN7400 se encuentran cuatro NAND de dos entradas. La numeración de los terminales del integrado, en contra de lo que ocurre en los transistores, se entiende siempre vista desde arriba.**

P: tipo Set-Reset

J-K», «flip-flop tipo D» pero ¿qué significan estas siglas? ¿Qué diferencia existe entre este artículo, de forma que los flip-flop ya no sean un misterio para vosotros.



Es imprescindible un conocimiento profundo de los flip-flop en las personas que deben trabajar en electrónica digital.

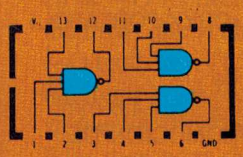
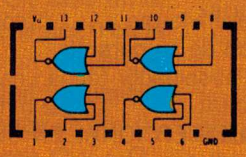
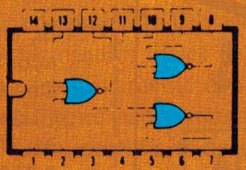


Figura 2. Si, para nuestros experimentos, nos interesan tres NAND de tres entradas, el integrado a utilizar será un SN7410. En la figura, la disposición de los distintos terminales de este integrado.



Puesto que en nuestros experimentos hemos presentado circuitos que utilizan NOR, en lugar de NAND, aclararemos que en el interior del integrado SN7402 se encuentran cuatro NOR de dos entradas.



Por último. si deseamos que los NOR dispongan de tres entradas en lugar de dos, tendremos que utilizar el integrado SN7427. En este integrado encontraremos tres NOR con tres entradas.

segundo integrado (que, probado en solitario, también cumplía perfectamente sus funciones), el circuito ya no funcionaba?

En base a cuanto hemos dicho, asumimos por consiguiente, la tarea de desvelar estas insignificantes pero indispensables precauciones que siempre olvidan los manuales y que es preciso conocer, si se desea que todos los circuitos funcionen lo mejor posible.

Antes de pasar a la descripción del funcionamiento de los distintos tipos de flip-flop, consideramos algunas cosas.

Lo que hay que recordar

Ante todo, hay que tener presente, al hablar de los circuitos integrados digitales de la serie TTL, que las frases «condición lógica 0» y «condición lógica 1» indican en la práctica:

0 = **tensión nula** o terminal prácticamente cortocircuitado a masa (normalmente, en condición lógica 0, la tensión respecto a masa puede oscilar entre 0,2-0,4 voltios). A veces, en lugar del número 0, se prefiere utilizar la letra L, que significa «Low», es decir, bajo nivel.

1 = **tensión positiva**; en la práctica, cuando se indica que un circuito integrado tiene un terminal a nivel lógico 1, significa que en dicho terminal se encuentra presente, respecto a la masa, una tensión positiva cuyo valor puede oscilar alrededor de los 3,2-4 voltios. A veces, en lugar de emplear el número 1, se prefiere utilizar la letra H, que equivale a «high» es decir, nivel alto.

En los manuales encontraremos además con bastante frecuencia indicaciones tipo:
1, —1.0, —0, Q, —Q [el signo (-) situado sobre los números 1 y 0, o sobre la letra Q indica una negación, por lo que leeremos —1 = 1 negarivo, etc.].

Tales indicaciones equivalen a las condiciones lógicas siguientes:
1 = condición lógica 1, es decir, presencia de tensión positiva,
0 = condición lógica 0, es decir, terminal a masa,
—1 = condición lógica inversa a 1, es decir, terminal a masa,
—0 = condición lógica inversa a 0, es decir, tensión positiva.

Los terminales Q y —Q (Q negativo) que encontramos con frecuencia en las salidas de los flip-flop, indican en cambio que en tales salidas existen, y existirán siempre, dos condiciones opuestas. Por ejemplo, si en salida Q tenemos 1, en la —Q tendremos en ese caso un 0, mientras que si en la '' tenemos 0 en la —Q tendremos 1. Este es un detalle que tendremos que recordar con frecuencia, ya que los flip-flop disponen de dos salidas marcadas siempre con Q y —Q.

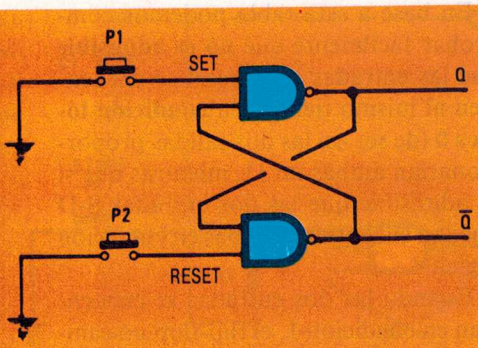


Figura 5. **Conectando los terminales de dos NAND de dos entradas, como se ve en este dibujo, habremos realizado un flip-flop tipo SR. Para excitar este flip-flop es necesario conectar a masa (condición lógica 0) uno u otro de los dos terminales.**

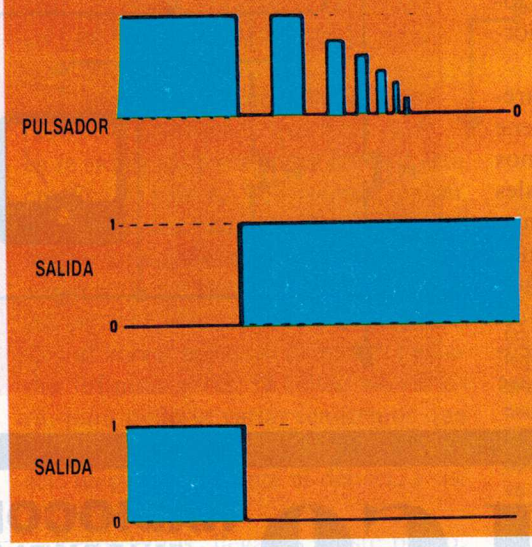


Figura 6. **La ventaja de un flip-flop, reside en el hecho de resultar insensible a los impulsos de rebote que siempre se encuentran en los contactos mecánicos.**

Flip-flop set y reset

El flip-flop set-reset, o simplemente S—R, es en la práctica un dispositivo que ayuda a resolver múltiples problemas en el campo de la electrónica, ya que se trata de un circuito de resorte que en sus dos salidas sólo puede asumir los dos valores 1 y 0, o bien 0 y 1.

Se puede realizar fácilmente un flip-flop set-reset empleando dos puertas NAND, conectándolas como puede verse en al fig. 5. Es decir, se dejará libre un terminal de entrada de cada uno de los dos NAND (terminal de mando), conectando el segundo terminal a la salida del NAND contrario. Las dos salidas con las letras Q y —Q, lo que significa que si una salida (no importa cuál de las dos) se encuentra en condición lógica 1, la segunda se encontrará necesariamente en condición 0, y viceversa.

Los dos terminales libres de mando se indican respectivamente con los terminales «set» (que podríamos traducir como **comienzo, partida**, es decir, situar el flip-flop en condición de conmutar las salidas) y «reset» (es decir, lo contrario, que podríamos traducir en el sentido de «devolver» las salidas del flip-flop a la condición contraria a la anterior).

Llegados a este punto debemos aclarar que si las entradas de un NAND, o un NOR, se han dejado libres (es decir, sin conectar) están siempre en condición lógica 1, es decir, se comportan en la práctica como si estuvieran conectadas a una tensión positiva. Por consiguiente, para situar una de las dos entradas en condición 0, será preciso conectar este terminal a masa.

Si tomamos ahora la tabla estadística (es decir, la tabla en la que se reflejan las distintas combinaciones posibles de entrada y las correspondientes combinaciones de salida) de un flip-flop set-reset realizado con dos NAND de dos entradas, podremos constatar cómo en las dos salidas se producen las siguientes condiciones:

Set (P1)	Reset (P2)	Salida Q	Salida —Q
0	1	1	0
1	1	1	0
1	0	0	1
1	1	0	1
0	1	1	0
0	0	No admitido	

En base a esta tabla podemos comprobar fácilmente que **no es admisible** que las entradas set y reset se encuentren al mismo tiempo en **condición lógica 0** (de ser así las dos salidas proporcionarían ambas un 1), mientras que sí es admisible que las dos entradas S-D puedan encontrarse ambas en condición lógica 1.

Cuando las dos entradas se encuentran en condición 1, el flip-flop no cambia de estado, es decir, sus salidas permanecen en las mismas condiciones lógicas en que se encontraban anteriormente.

Este último detalle, que puede parecer insignificante a primera vista, tiene una enorme importancia, ya que nos permite accionar los circuitos digitales mediante pulsadores o interruptores mecánicos sin necesidad de preocuparnos demasiado por los impulsos de rebote.

En efecto, al presionar un pulsor o cerrar un interruptor mecánico, se presentan siempre impulsos de rebote (véase

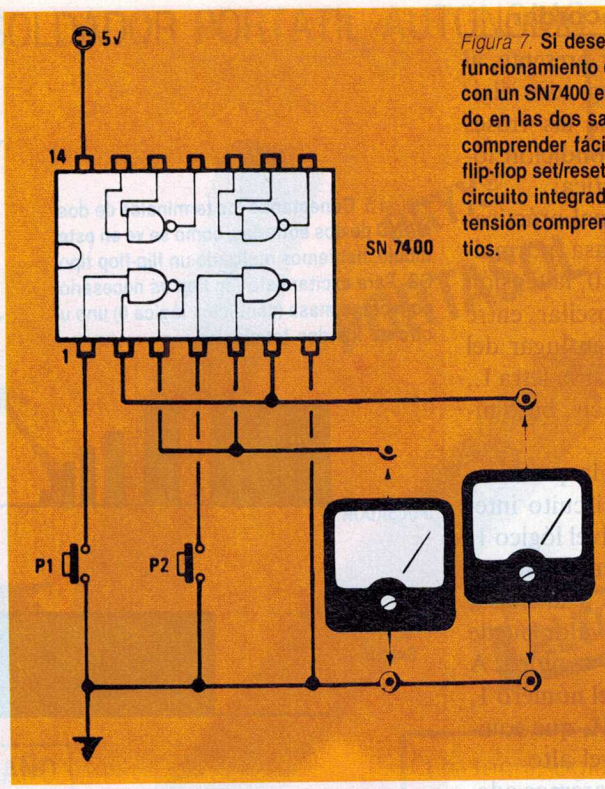


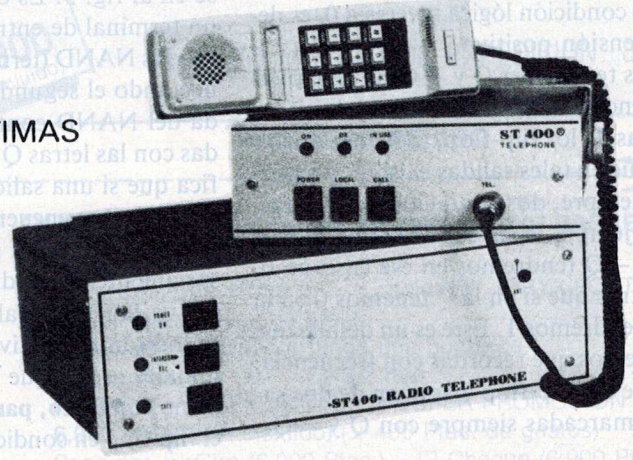
Figura 7. **Si deseáis controlar en la práctica el funcionamiento de un flip-flop, podréis realizar con un SN7400 este sencillo circuito. Conectando en las dos salidas dos voltímetros, podréis comprender fácilmente cómo actúan sobre el flip-flop set/reset los dos pulsadores P1 y P2. El circuito integrado deberá alimentarse con una tensión comprendida entre los 4,8 y los 5,1 voltios.**

SETELCO

RADIOCOMUNICACIONES
CALLE SANTA ENGRACIA, 57, 1.º IZQUIERDA
28010 MADRID. TELEFONO 448 29 05

COMUNICACIONES TERRESTRES Y MARITIMAS

- SISTEMAS DE RADIOTELEFONIA PRIVADA
- ENLACES VIA REPETIDOR (VHF, UHF, SHF)
- COMUNICACIONES COMERCIALES (bases, móviles y portátiles)
- TRANSMISIONES EN FRECUENCIAS MARITIMAS (fijos, móviles y portátiles)
- EMISORAS FM COMERCIALES
- EMISORAS TV
- RADIOENLACES
- ALARMA VIA RADIO
- TELEFONOS SIN HILOS
- TELEFONIA EN GENERAL



LA MEJOR SOLUCION A SUS COMUNICACIONES

fig. 6) que pueden ser «leídos», es decir, identificados y contados por cualquier contador digital (al igual que un palo, al caer al suelo, no se detiene inmediatamente, sino que rebota varias veces antes de establecerse en su posición definitiva).

Por consiguiente, si tenemos necesidad, por ejemplo de, al presionar un pulsor, contar exactamente cuántas veces ha sido pulsado, nos vemos obligados a emplear para ello un flip-flop ya que, a causa de los rebotes mencionados, un contador «leería» un número superior al real (es decir, leería cuántos rebotes efectúan los contactos antes de estabilizarse).

Si realizamos el circuito de la fig. 5 y admitimos que pulsando el botón P1 (el de set) éste provoca cuatro impulsos de rebote, en el terminal de entrada del set se presentarían tras el primer contacto, sucesivamente, las condiciones 0-1-0-1-0-1-0-1 (es decir, debidas a los cuatro rebotes), como indica la siguiente tabla estadística:

Condición	Set (P1)	Reset (P2)	Salida Q	Salida —Q
Partida	1	1	0	1
Pulsado	0	1	1	0
Libre P1	1	1	1	0
1.er rebote	0	1	1	0
1.er rebote	1	1	1	0
2.° rebote	0	1	1	0
2.° rebote	1	1	1	0
3.er rebote	0	1	1	0
3.er rebote	1	1	1	0
4.° rebote	0	1	1	0
4.° rebote	1	1	1	0

Mediante esta tabla es fácil comprobar cómo, en cuanto el terminal de set es conectado a masa (condición 0), las salidas del flip-flop se conmutan inmediatamente Q de 0 a 1 y —Q de 1 a 0, permaneciendo luego estables en tales condiciones. Por consiguiente, en la práctica, una vez presionado el pulsador de SET P1, las salidas del flip-flop no vuelven a sufrir variaciones, aunque existan impulsos de rebote.

Para lograr, en la salida de un flip-flop, una inversión de estado lógico, es preciso el segundo pulsador P2 del reset y tampoco en éste los impulsos de rebote influencian al flip-flop.

En el caso de que deseáramos verificar cuanto se ha dicho, podríamos adquirir un integrado SN7400 (de los cuatro NAND de 2 entradas de que se compone, sólo emplearemos dos) y realizar el circuito reproducido en la fig. 7.

Aplicando un voltímetro (mínimo 4 voltios a fondo de escala) o un téster, en las tomas Q y —Q, comprobaremos que en tales salidas se encuentra presente, en el momento del encendido, una condición lógica casual (es decir, podremos encontrar un 1 en la salida Q y un 0 en la —Q, o viceversa).

Si ahora comparamos la tabla estadística, admitiendo que haya un 0 en la salida Q, para poder invertir esta condición lógica, deberíamos pulsar única y exclusivamente el pulsador P1 del set (comprobaremos, en este caso, cómo una vez presionado el pulsador del set, obtendremos un 1 en la salida Q y al volver a pulsar el mismo pulsador infinitas veces, la salida no variará; para poderla variar tendremos que presionar entonces el pulsador P2 del reset, luego nuevamente el del set, y así sucesivamente).

Recordemos, llegados a este punto, que en esta realización específica de los flip flop conseguida con cuatro NAND, la única condición que no debemos olvidar es que **nunca se admite** que las dos entradas set y reset se encuentren simultáneamente en la condición lógica 0-0 (es decir, no se admite nunca que se presionen simultáneamente los dos pulsadores P1 y P2).

Flip-flop con NAND de tres entradas

Realizando el circuito de flip-flop con NAND de dos entradas, cada vez que se proporciona tensión al flip-flop, la salida Q (lógicamente la segunda salida —Q se encontrará siempre en condición lógica contraria a la Q) puede situarse indiferente y casualmente en condición lógica 1, o bien 0. Por poner un ejemplo, al alimentar el flip-flop por primera vez, podremos constatar que la salida Q se encuentra en condición lógica 1; la segunda vez podría ser 0, o nuevamente 1, es decir, sin una norma exacta. En muchas aplicaciones puede ocurrir que, cada vez que se alimenta el flip-flop, se tenga la **absoluta necesidad** de

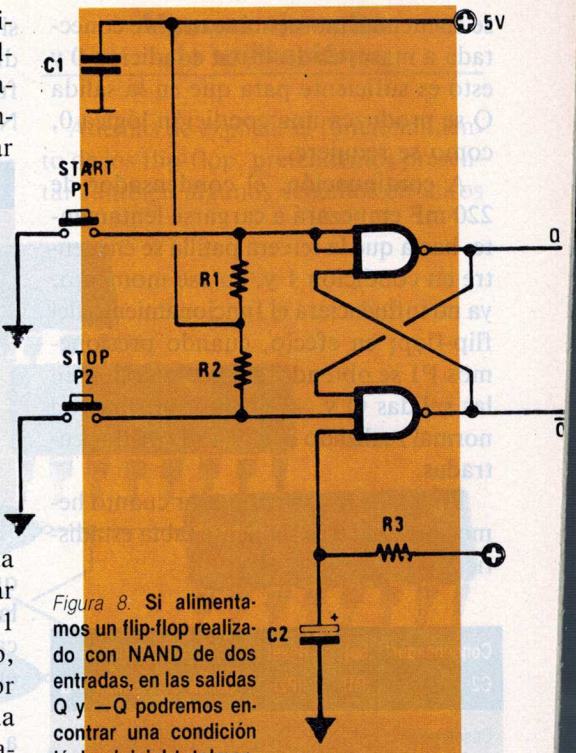


Figura 8. **Si alimentamos un flip-flop realizado con NAND de dos entradas, en las salidas Q y —Q podremos encontrar una condición lógica inicial totalmente casual, es decir, un 1 o un 0 indistintamente. Si necesitamos eleminar este inconveniente, tendremos que utilizar NAND de tres entradas, conectándolos como se indica en el dibujo (la resistencia R3 va conenctada a los 5 voltios positivos).**

Componentes

R1 = 1.000 ohm.
R2 = 1.000 ohm.
R3 = 2.200 ohm.
C1 = 47.000 pF disco
C2 = 220 mF electr. 15 voltios
integrado SN7410

que se presente un 0 en la salida Q y no una condición casual. Para obtener esta condición, tendríamos que realizar un flip-flop con dos NAND de tres entradas (el integrado SN7410, como se observa en la fig. 2 contiene tres) en lugar de dos NAND de dos entradas.

En el circuito de la fig. 8, la tercera entrada de uno de los dos NAND está conectada a un condensador de 220 mF, alimentado con 5 voltios por medio de una resistencia de 2.200 ohmios, mientras que los dos terminales del segundo NAND están conectados juntos.

En estas condiciones, en el momento de encender el flip-flop, la patilla del NAND conectada al condensador C2,

se encuentra momentáneamente conectada a masa, es decir, en condición 0 y esto es suficiente para que en la salida Q se produzca una condición lógica 0, como se requiere.

A continuación, el condensador de 220 mF empezará a cargarse lentamente, hasta que la tercera patilla se encuentre en condición 1 y, en ese momento, ya no influenciará el funcionamiento del flip-flop; en efecto, cuando presionemos P1 se obtendrá la conmutación en las salidas Q y —Q como un flip-flop normal realizado con NAND de dos entradas.

Podemos ahora comparar cuanto hemos dicho con la siguiente tabla estadística:

Condensador C2	Set (P1)	Reset (P2)	Salida Q	Salida —Q
Descarga D	1	1	0	1
Carga E	1	1	0	1
Carga E	0	1	1	0
Carga E	1	1	1	0
Carga E	1	0	0	1
Carga E	1	1	0	1

Flip-flop set-reset con puertas NOR

Un flip-flop también puede realizarse, además de empleando puertas NAND, recurriendo al uso de puertas NOR, como puede verse en la fig. 9 (utilizando en este caso integrado SN7402 que contiene en su interior 4 NOR de dos entradas).

Confrontando el esquema de la fig. 9 con el de la fig. 3, se podrá observar que en el realizado con puertas NAND, los dos pulsadores P1 y P2 cortocircuitaban a masa los dos terminales de mando (es decir, llevaban dichos terminales de la condición lógica 1 a la condición lógica 0) mientras que ahora, utilizando puertas NOR, los terminales de entrada se ven forzados a mantenerse en condición lógica 0 mediante las dos resistencias R1 y R2, y los pulsadores P1 y P2 están instalados de forma que, al pulsarlos, proporcionen una tensión positiva en las entradas, es decir, una condición lógica 1: en la práctica los NOR funcionan en sentido contrario a los NAND.

Set (P1)	Reset (P2)	Salida Q	Salida —Q
1	0	0	1
0	4	0	1
0	1	1	0
0	0	1	1
1	0	0	1
1	1	No admitido	

Si para las NAND no era admisible que ambas entradas se encontraran en la condición lógica 0, para los NOR en cambio no lo es que ambas entradas se encuentren en la condición lógica 1.

La tabla estadística correspondiente a un flip-flop con puertas NOR, nos confirma esta condición:

Para asegurarnos de que las dos entradas no tengan nunca oportunidad de encontrarse en la condición 1,1, se mantiene forzosamente en nivel 0,0; como ya hemos dicho anteriormente, aplicando entre dichos terminales y masa, dos resistencias de bajo valor.

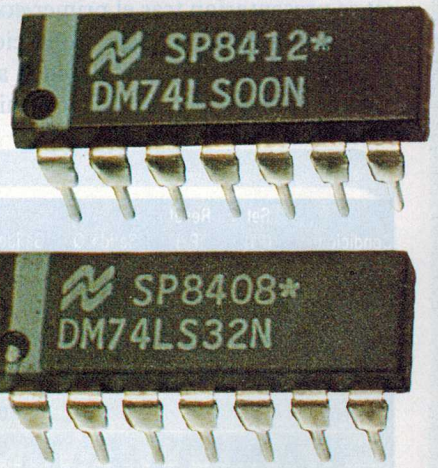
Por consiguiente, en la práctica, la única diferencia que existe entre los dos tipos de flip-flop, realizados con puertas NAND o con puertas NOR, consiste en el hecho de que, mientras en los primeros es preciso situar en 0 una de las entradas para lograr la conmutación, con los NOR es igualmente necesario situar una de estas entradas en condición lógica 1 (es decir, dar tensión).

Es evidente que, según el empleo a que estén destinados los dispositivos de este tipo, puede ser necesario, a veces, disponer de un flip-flop que pueda ser accionado con impulsos positivos y, otras veces, de uno que sea accionado con impulsos negativos.

Al igual que hemos visto con los flip-flop realizados con puertas NAND de dos entradas presentan, en el momento del encendido, unas condiciones de salida casuales.

Flip-flop con NOR de tres entradas

En todas aquellas aplicaciones en que se necesite, al alimentar el flip-flop, que haya un 1 en la salida 2 y no una condi-



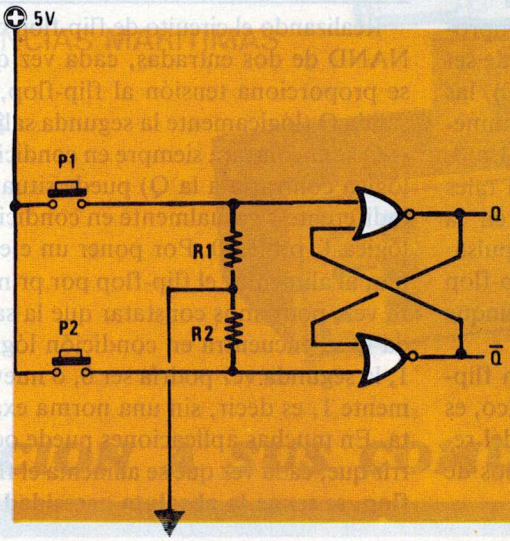


Figura 9. **Si quisiéramos realizar un flip-flop utilizando NOR en lugar de NAND, tendríamos necesariamente que conectar las dos resistencias R1-R2 a los terminales de entrada para mantenerlos en condición 0 y proporcionar mediante los dos pulsadores, la condición lógica 1.**

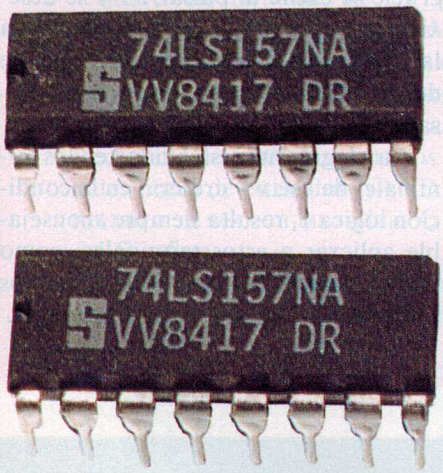
Componentes

R1 = 220 ohm.
R = 220 ohm.
integrado SN7402

ción causal, tendremos como en el caso anterior con los NAND, que recurrir a realizar un flip-flop con dos NOR de tres entradas, en lugar de dos NOR de dos entradas.

En este circuito, al contrario de lo que anteriormente hemos visto realizado con puertas NAND, la tercera entrada de uno de los dos NOR está conectada a masa mediante una resistencia de 220 ohmios, y el condensador de 220 mF va concectado al terminal + a la tensión de 5 voltios positivos y al terminal negativo a la resistencia, como puede verse en la fig. 10.

La diferencia más evidente entre este flip-flop y el realizado con puertas NAND de tres entradas, reside en el hecho de que éste se reajuste a 1, mientras el circuito anterior lo hacía a 0, es



decir, mientras que en el caso anterior, en el momento de encender el flip-flop, en la salida Q había siempre un 0, en este caso la salida Q, en el momento de encender el aparato, estará siempre en 1.

Observando la fig. 10 en la que se reproduce un flip-flop realizado con puertas NOR de tres entradas, podremos comprobar fácilmente la siguiente tabla estadística:

Condensador C1	Set (P1)	Reset (P2)	Salida Q	Salida —Q
D Descarga	0	0	1	0
E Carga	1	0	0	1
E Carga	1	0	0	1
E Carga	0	1	1	0
E Carga	0	0	1	0
E Carga	1	0	0	1

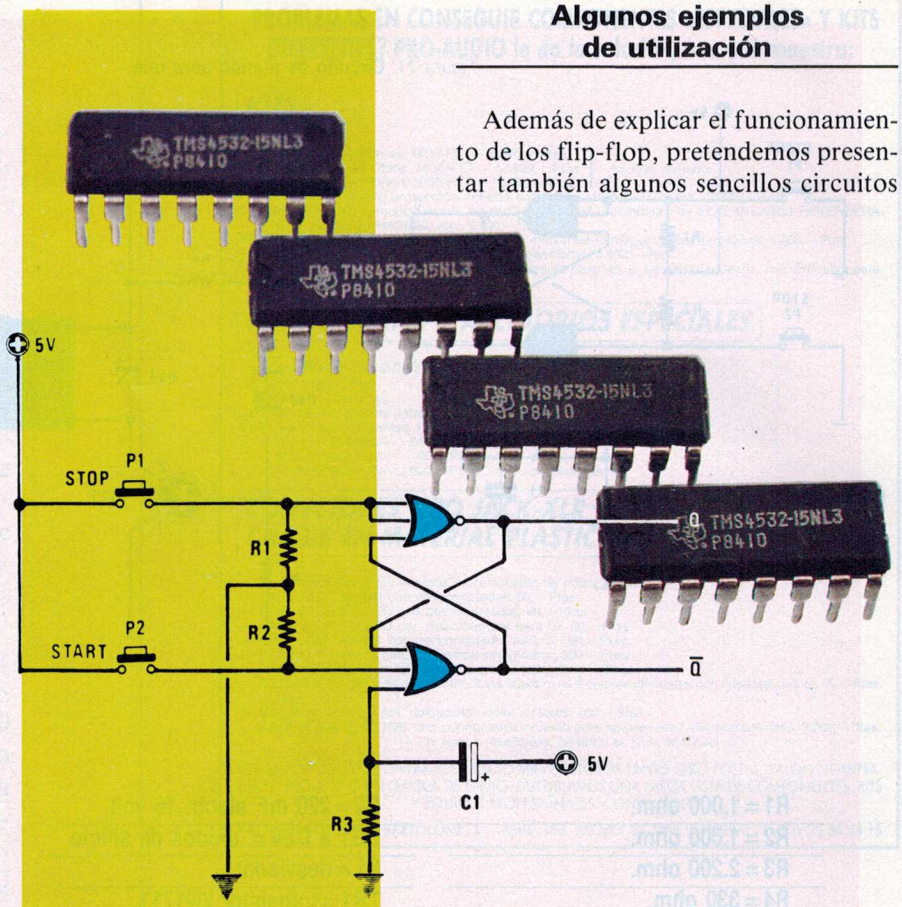


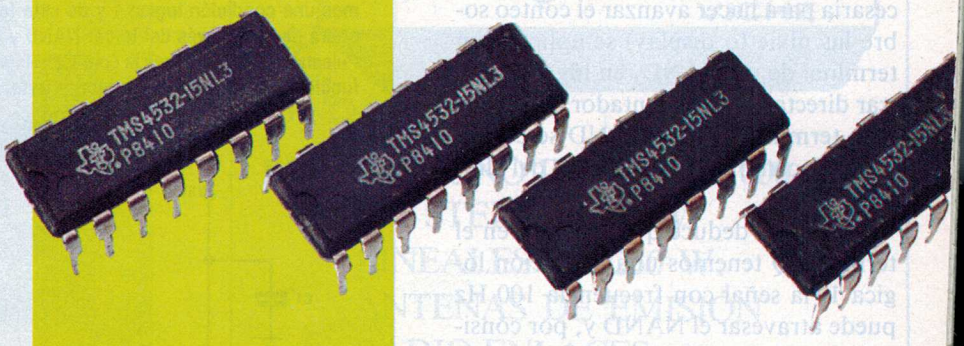
Figura 10. **También el flip-flop con NOR de dos entradas presenta el mismo inconveniente que los NAND de dos entradas, por ello, si se desea que, cada vez que se proporciona tensión al circuito, en la salida Q haya siempre una condición 1 es preciso utilizar dos NOR de 3 entradas conectándolas como se indica en el dibujo.**

Componentes

R1 = 220 ohm.
R2 = 220 ohm.
R3 = 220 ohm.
C1 = 220 mF electr. 15 voltios
integrado SN7427

Algunos ejemplos de utilización

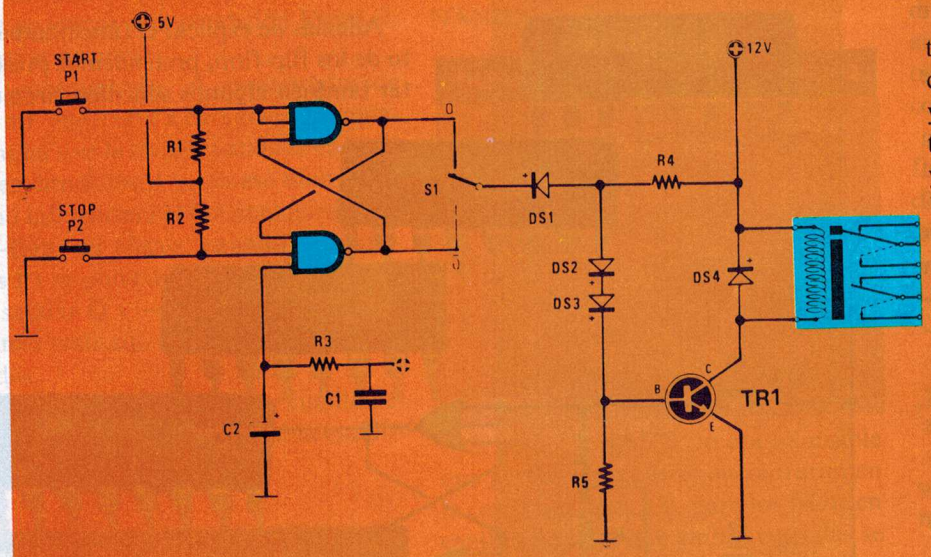
Además de explicar el funcionamiento de los flip-flop, pretendemos presentar también algunos sencillos circuitos de aplicación, para demostrar cómo se usan en la práctica. Para estos experimentos bastará un alimentador estabilizado que nos pueda proporcionar una tensión comprendida entre los 4,8 y los 5,1 voltios y una placa de circuito impreso experimental, en la que se alojarán los zócalos para integrados.



Interruptor automático digital

Supongamos que tenemos que realizar un sencillo cronómetro digital y, por ello, que tenemos la necesidad de disponer de dos pulsadores, uno de los cuales debe realizar la función de Start y el otro la de Stop. Para lograr esto es pre-

Figura 11. **Circuito de mando para relé.**



Componentes

R1 = 1.000 ohm.	C2 = 220 mF electr. 16 volt.
R2 = 1.000 ohm.	DS1 a DS4 = diodos de silicio
R3 = 2.200 ohm.	S1 = desviador
R4 = 330 ohm.	TR1 = transistor 2N1711
R5 = 5.600 ohm.	Relé de 12 volt.
C1 = 47.000	

Mando para relé

Admitamos, como primer experimento, que tenemos que realizar un «mando para relé» es decir, un dispositivo cuya misión sea precisamente la de excitar un relé presionando un pulsador P1 y desescitarlo presionando un pulsador P2, o viceversa.

Para ello podremos utilizar un flip-flop con dos NAND de tres entradas y que, como ya hemos visto anteriormente, puede satisfacer estas necesidades, conectándole en salida un transistor de media potencia, como puede verse en la fig. 11.

La base del transistor necesario para excitar el relé, puede conectarse a la salida Q en el caso de que deseemos que el relé se excite al pulsar P1 y se desexicte al pulsar P2, o bien, conectarla a la salida —Q si deseamos que el relé se desexcite al pulsar P1 y se excite al pulsar P2.

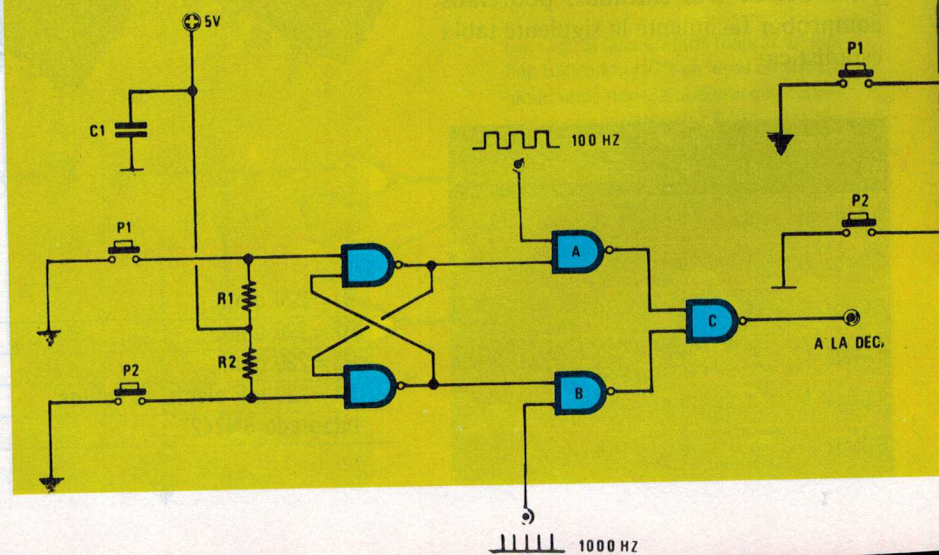
Para lograr más estabilidad en los terminales de «set» y «reset», en la condición lógica 1, resulta siempre aconsejable aplicxar a estos terminales, como puede verse claramente en la fig. 8, dos resistencias de 1.000 ohmios cada una.

ciso realizar un esquema del tipo del representado en la fig. 12; podremos constatar cómo la frecuencia de 100 Hz, necesaria para hacer avanzar el conteo sobre las nixie (o display) se aplica a un terminal de un NAND, en lugar de entrar directamente al contador divisor; el otro terminal de este NAND se conectará, en cambio, a la salida Q del flip-flop.

De ello se deduce que, cuando en el terminal Q tenemos una condición lógica 1, la señal con frecuencia 100 Hz puede atravesar el NAND y, por consiguiente, alcanzar la década de conteo, mientras que, en la condición contraria, es decir, cuando en el terminal Q tenemos una condición lógica 0, en NAND mismo se comporta como un interruptor abierto (puesto que su salida permanece bloqueada en condición 1), es decir, no permite el paso de la señal de 100 Hz.

Llegados a este punto, es fácil com-

Figura 12. **Esquema básico de cómo se puede aprovechar un flip-flop para realizar un sencillo cronómetro digital. Pulsando P1, en la salida Q tendremos una condición lógica 1 y de esta forma la frecuencia de los 100 Hz podrá pasar a través del tercer NAND y alcanzar los contadores SN7490. Pulsando P2 invertiremos la condición lógica de la salida Q y el tercer NAND funcionará como un interruptor abierto, bloqueando el conteo.**



prender, conociendo el funcionamiento de los flip-flop que, cada vez que presionemos P1, el cronómetro comenzará el conteo; por el contrario, éste se detendrá al pulsar P2.

Desviador automático para dos frecuencias

Pueden ser dos los casos en que se necesite utilizar un contador y tener que modificar la base de tiempos, es decir, aplicar a una década de conteo dos frecuencias distintas (por ejemplo, una de 100 Hz y la otra de 1.000 Hz).

Realizando el circuito que puede verse en la fig. 13, que emplea un flip-flop seguido por tres NAND, obtendremos esta condición con gran facilidad.

Sobre un terminal de un primer NAND (marcado con la letra A) aplicaremos la señal con frecuencia de 100 Hz, y sobre un terminal de un segundo NAND (identificado con la letra B), la frecuencia de 1.000 Hz. Los dos terminales libres de estos dos NAND se conectan a su vez con las salidas Q y —Q del flip-flop.

Es sencillo deducir que, al pulsar por ejemplo P1, podremos obtener en la sa-

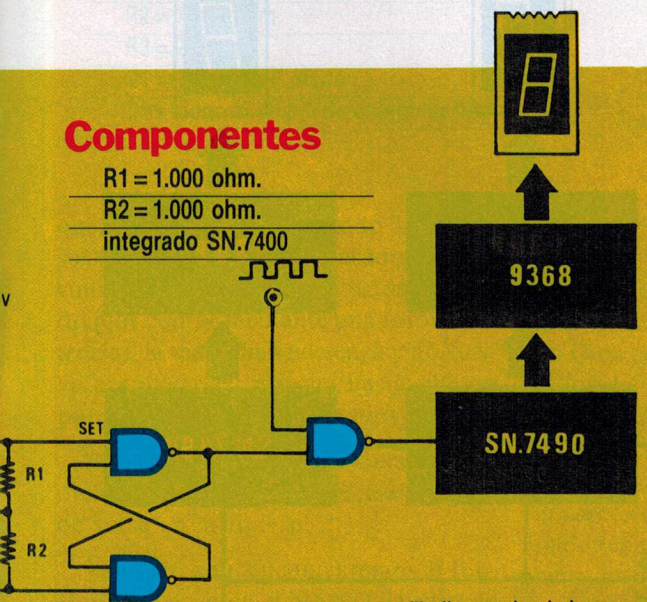


Figura 13. **Si deseáramos realizar con un flip-flop un desviador automático para modificar la base de tiempos en un frecuencímetro, cronómetro o cualquier otro contador, tendríamos que utilizar, como puede verse en esta figura, otros tres NAND de dos entradas, además de los dos necesrios para el flip-flop. Pulsando P1 tendremos en la salida una frecuencia de 100 Hz, pulsando P2 en cambio, obtendremos en la salida la de 1.000 Hz.**

PRO-AUDIO, S. A.

KITS PROFESIONALES
ESPECIALISTA DEL POWERFERT

Apdo. Correos, 150. Tel. (972) 36 44 15. LLORET DE MAR (Girona)

¿PROBLEMAS EN CONSEGUIR COMPONENTES «ESPECIALES» Y KITS DIFERENTES? PRO-AUDIO le da la solución, vea una muestra:

KITS

PFA-100: 125 W. —8Ohms. MOS-FET— 8.800,—Ptas.
PFA-200: 300 W. —4 Ohms. MOS-FET— 12.900,—Ptas. } Incluye radiador
PFA-500: 475 W. —4 Ohms MOS-FET— 20.800,—Ptas.
PROTECT MKI: Circuito protección, retarda encendido, detecta D.C., etc.: 3.900,—Ptas.
ECO ANALOGICO: Circuito basado en el CI TDA 1.097. Posibilidad de ECO, CHORUS REVERBERACION, FLANGER, PHASING, etc., 9.500,—Ptas.
PSU-102: Fuente de alimentación estabilizada, con transformador, varias tensiones, 1.800,—Ptas.
PAX-3/24: Crossover electrónico 3 vias 24 dB pendiente, 4.600,—Ptas.
DIRECT INJET BOX: Convierte cualquier instrumento musical en salida balanceada, con indicador estado baterías, 6.900,—Ptas.

COMPONENTES Y ACCESORIOS ESPECIALES

Transistores HITACHI MOS FET power:
2SJ-50, 1.600,—Ptas. **2SJ-82,** 2.200,—Ptas.
2SK-135, 1.600,—Ptas. **2SK-226,** 2.200,—Ptas.
Electrolítico «RUBYCON Japan» 10.000 uF —80V.— 1.800,—Ptas.
Potenciómetros deslizantes ALP'S-Japan. Varios Valores:
— 40 m/m recorrido— 500,—Ptas.
— 60 m/m recorrido— 700,—Ptas.
—100 m/m recorrido— 1.600,—Ptas., 10 K Log. solamente.

CONECTORES TIPO JACK-XLR BASES CHASIS EN MATERIAL PLASTICO

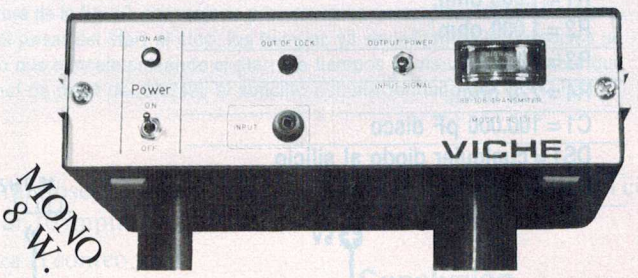
— Usados por todos los equipos profesionales de importación.
— BASE JACK MONO con desconectador: 80,—Ptas.
— BASE JACK STEREO con desconectador: 90,—Ptas.
— BASE JACK STEREO con desconectaor para CI: 90,—Ptas.
— BASE JACK MONO con desconectador para CI: 80,—Ptas.
— BASE XLR hembra chasis plástico empotrable: 300,—Ptas.
— BASE XLR macho chasis plástico empotrable: 250,— ptas.
— BOTONES MANDO PROFESIONAL, tapa superior en 6 colores diferentes con línea indicadora, 75,—Ptas. unidad.
— Mando profesional pot. deslizante, varios colores, 100,—Ptas.
— CAJA PEDAL EFECTOS, con conmutador incluido para aplicaciones electromusicales, 2.000,—Ptas.
(A los textos reseñados, añadirle el 12% de I.V.A.)

VENTA POR CORREO CONTRA-REEMBOLSO MAS GASTOS DE ENVIO GIRO POSTAL, TALON NOMINATIVO A PRO-AUDIO SIN GASTOS DE ENVIO. DISTRIBUIMOS UNA LARGA LISTA DE COMPONENTES, KITS Y EQUIPOS PROFESIONALES. CONSULTENOS:

PRO-AUDIO C/. SAN BARTOLOME, 11 - Apdo. 150 - LLORET DE MAR (GIRONA) - TEL. (972) 36 44 15

NOVEDAD!!

EMISORA FM 88-108 MHz



EMISOR MONO DE 4 W.: 22.000 ptas.
FM STEREO - 45 W.
LINEALES DE 250 W.
ANTENAS DE EMISIÓN
RADIO-ENLACES

ELECTRÓNICA

VICHE, S.L.

Envíos a toda España

Llano de Zaidia, 3 - Tel. (96) 347 05 12/13
46009 VALENCIA
Buscamos Distribuidores

lida del primer NAND la frecuencia de 100 Hz que, al alcanzar el terminal del tercer NAND (indicado en la figura con al letra C) nos permitirá obtener en la salida la misma frecuencia de 100 Hz presente en la entrada.

En cambio, pulsando P2, bloquearemos en el estado lógico 1 la salida del NAND (A), mientras que etrará en función el NAND (B), es decir, el que tiene en su terminal de entrada la frecuencia de 1.000 Hz; esta frecuencia, al alcanzar el NAND (C) nos permitirá obtener en la salida la frecuencia de 1.000 Hz aplicada en la entrada.

Reset automático de un contador

El esquema que aparece en la fig. 14 es un perfeccionamiento del representado en la fig. 12: este último circuito, como ya hemos visto, se había estudiado para accionar el start y el stop de un contador, pero dejaba sin solución el problema siguiente: admitiendo como hipótesis que el contador, al pulsar el botón del stop, indicará el número 4, al volver a presionar el puslador correspondiente al start del contador, éste partiría desde el número 4, es decir, el número contado anteriormente, obteniendo así una suma de tiempos.

Si, por el contrario, necesitáramos que el conteo volviera a partir siempre de 0 cada vez que pulsáramos el start, sería necesario un «reset» que borrara, en el contador SN7490 el tiempo visualizado con anterioridad.

Por medio del flip-flop, durante la conmutación se puede conseguir un impulso positivo necesario para reajustar (devolver a cero) el contador (en un integrado divisor tipo SN7490, la vuelta al cero se logra enviando un impulso positivo a los terminales 2 y 3 del integrado).

En efecto, pulsando P1, cuando la salidad Q del flip-flop pase de la condición lógica 0 a la condición lógica 1, los 100 Hz podrán alcanzar el contador y, al mismo tiempo, por medio del condensador C1, se obtendrá un impulso positivo que será aplicado a los terminales 2 y 3 del SN7490, volviéndolo al cero. Por ello, cada vez que pulsemos P1, él volverá a partir del cero.

En cambio, al pulsar P2 el conteo se bloqueará, pero no influirá en el reset y la salida Q pasará de la condición lógica 1 a la 0; el condensador C1 enviará, en este segundo caso, un impulso negativo al terminal del integrado, pero un impulso negativo en los terminales 2 y 3 no podrá reajustarlo ya que, como hemos dicho anteriormente, para obtener tal condición a estos contactos debe llegar un impulso positivo (NOTA: la presencia del desviador S1 (reset) en la fig. 15 nos permite, cada vez que el conteo sea bloqueado P2, volver a partir de cero si, al introducirlo, reajustamos el SN7490, mientras que podríamos seguir el conteo a partir del número en que lo habíamos detenido si lo desinsertamos e impedimos así, que cualquier impulso positivo, necesario para su reajuste, pueda llegar al SN7490).

Un stop automático

A veces pueden producirse circustancias que hagan necesario bloquear el conteo en cuanto éste haya alcanzado un número fijado de antemano.

Suponiendo, por ejemplo, que haya que programar una máquina de forma que pulsando P1 se excite un relé (para poner en funcionamiento un motor) y

Componentes

- R1 = 1.000 ohm.
- R2 = 1.000 ohm.
- R3 = 820 ohm.
- R4 = 220 ohm.
- C1 = 100.000 pF disco
- DS1 = cualquier diodo al silicio
- S1 = interruptor

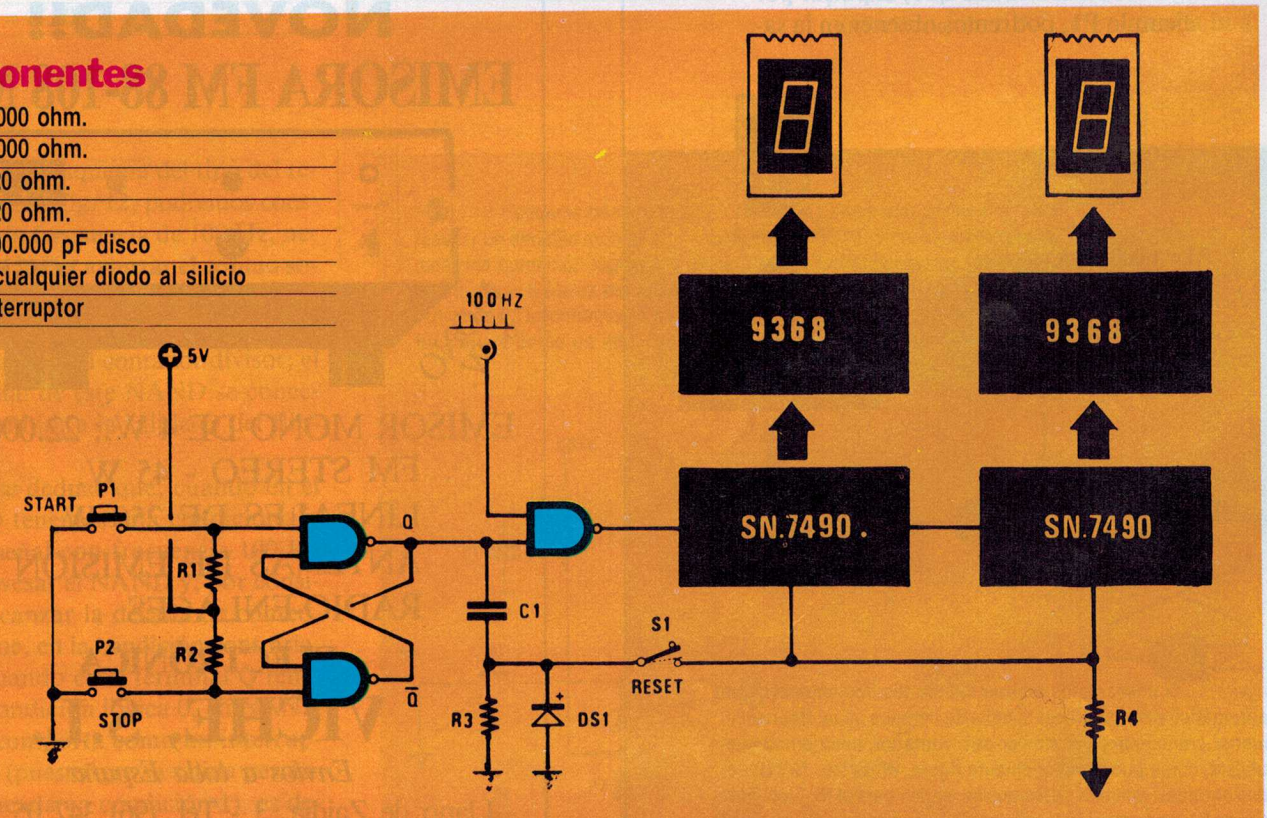
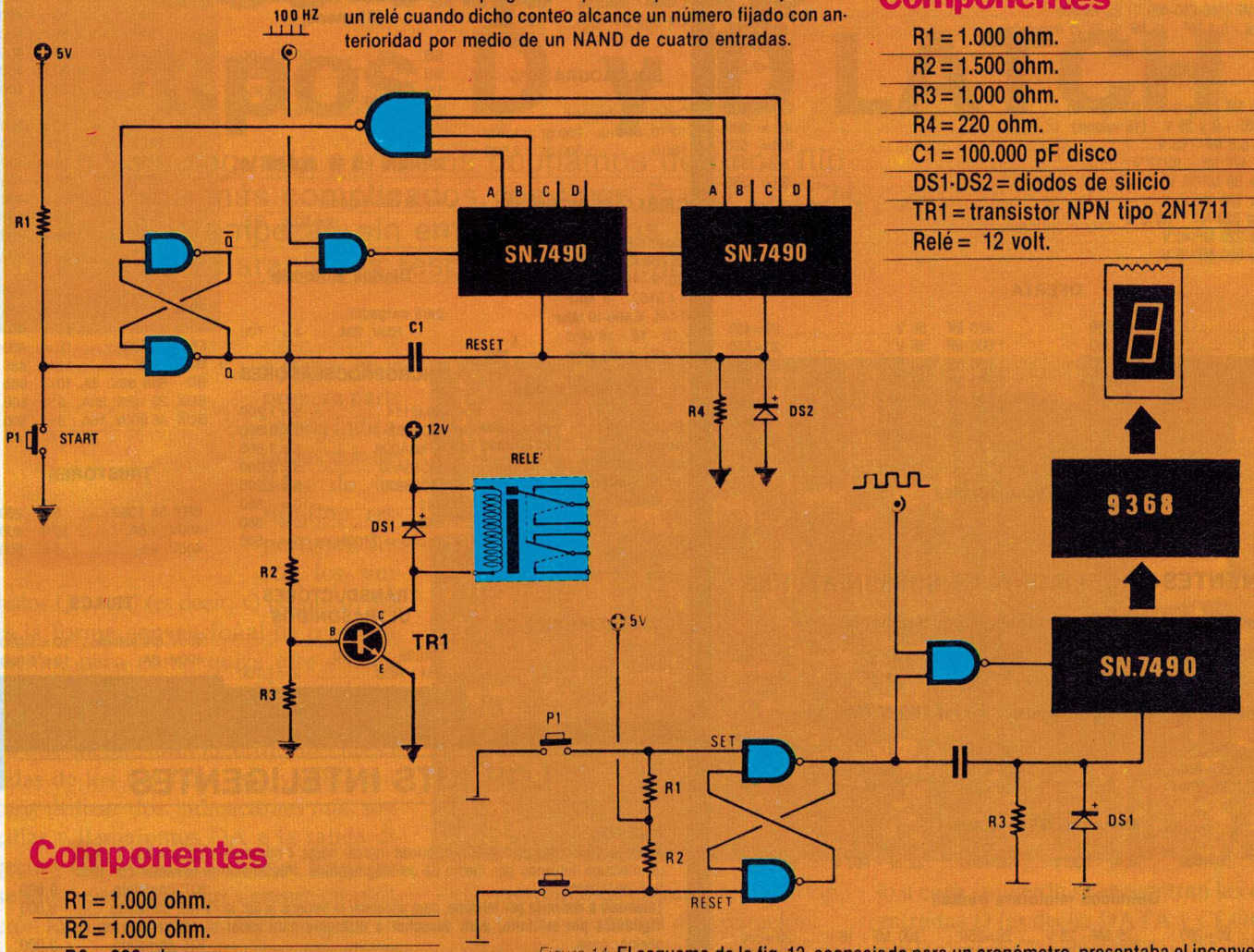


Figura 15. **Si deseamos realizar un circuito de cronómetro que pueda, según el caso, reajustar el conteo anteriormente visualizado al pulsar el start, o bien sumarlo al presente, tendremos que agregar al circuito un sencillo interruptor y conectar entre los terminales de «reset» de los SN7490 y la masa, la resistencia R4.**

Sencillo circuito programado para bloquear el conteo y excitar un relé cuando dicho conteo alcance un número fijado con anterioridad por medio de un NAND de cuatro entradas.



Componentes

R1 = 1.000 ohm.
R2 = 1.500 ohm.
R3 = 1.000 ohm.
R4 = 220 ohm.
C1 = 100.000 pF disco
DS1-DS2 = diodos de silicio
TR1 = transistor NPN tipo 2N1711
Relé = 12 volt.

Componentes

R1 = 1.000 ohm.
R2 = 1.000 ohm.
R3 = 200 ohm.
C1 = 100.000 pF disco
DS1 diodo al silicio de cualquier tipo

Figura 14. **El esquema de la fig. 12, aconsejado para un cronómetro, presentaba el inconveniente de sumar, al pasar del start al stop, los tiempos ya visualizados; si se precisa un «reset» automático que cancele pulsando el start los tiempos ya visualizados, habrá que conectar al terminal de reset del SN7490 el sencillo circuito formado por C1-R3-RS1.**

que, en cuanto haya contado 35 impulsos (por ejemplo hayan pasado por una cinta transportadora 35 objetos que podremos contar mediante una fotorresistencia), la máquina se detenga y no vuelva a ponerse en marcha hasta que no pulsemos nuevamente el start.

Para obtener esta función sólo tendremos que realizar el esquema que puede verse en la fig. 16.

También aquí encontraremos el flip-flop, que acciona el NAND de entrada y, al mismo tiempo, efectúa el reset por medio del condensador C1.

La salida Q del flip-flop está conectada a un circuito transistorizado, de forma que cuando en dicha salida se encuentra presente la condición lógica 1, el relé se excita, desexcitándose cuando el contador llega a contar 10 impulsos.

Pulsando P1 comienza el conteo y, al mismo tiempo, se excita el relé (la salida Q en condición 1). Conectando a la salida del primer y segundo divisores un NAND de cuantro entradas, de forma que éste registre el número que nos interese, cuando sobre los dos divisores aparece el número que hemos determinado (en el ejemplo de la fig. 16, el circuito ha sido preparado para el número 35) en la salida del NAND de cuatro entradas aparecerá la condición lógica 0.

Aplicando esta tensión a la entrada de reset del flip-flop, obtendremos en la salida —Q una condición lógica 1 y, en la salida Q una condición lógica 0, que desexcitará el relé por medio del circuito de transistores.

Conclusión

Consideramos que esta descripción de los flip-flop tipo S-R resulta comprensible, tal como nos habíamos propuesto, y gracias a ello, llegados a este punto, todos habremos comprendido cómo actúan y las funciones que pueden cumplir; si, inadvertidamente, hemos olvidado algo, os rogamos que nos lo hagáis saber a fin de que en los próximos artículos, en los que explicaremos las funciones de los flip-flop tipo J-K, podamos, en base a vuestros consejos, presentar aquéllos de forma aún más sencilla y técnicamente más completa, de acuerdo con vuestros deseos.

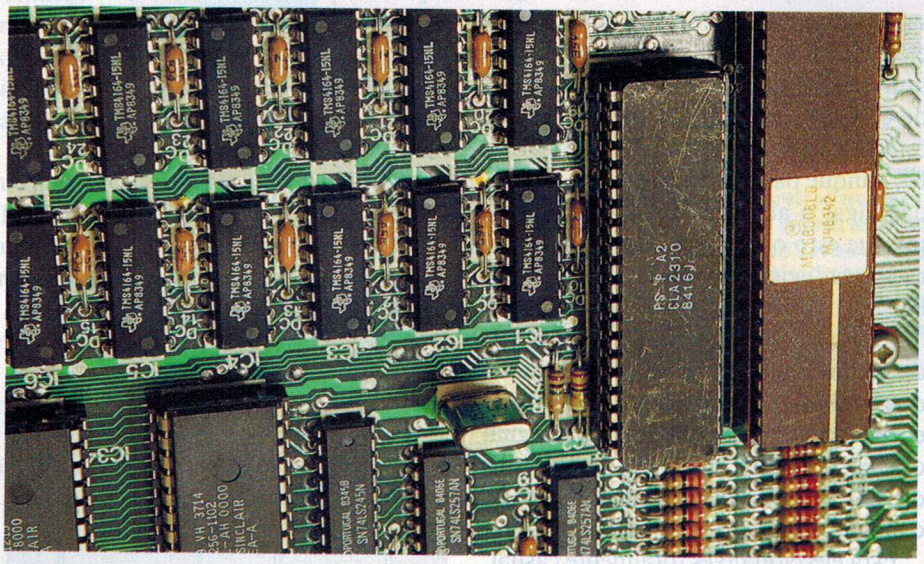
Los flip-flop tipos D y D LATCH

En esta segunda parte nos ocupamos de unos flip-flop algo más complicados, los tipos D y D LATCH. Antes de empezar, sin embargo vamos a exponer algunas aclaraciones respecto a la simbología empleada.

En efecto, en la primera parte hemos indicado las dos salidas de los flip-flop respectivamente con los símbolos Q y —Q (es decir, Q negativo) que es la forma convencional de representación, pero como quizá este sistema confunda ligeramente a algunos lectores, una vez que saben que es la forma en que encontrarán identificadas las salidas de los flip-flop, esta vez intentamos utilizar dos indicaciones más sencillas y llamaremos QA a la salida directa y QB a la salida inversa. Estas dos salidas se encontrarán siempre en posición lógica inversa, es decir, si QA está en condición 1, QB estará en condición 0, y viceversa si QA está en condición 0, y QB está en condición 0, QB estará en condición 1.

Si en ambas salidas encontrarais el mismo estado lógico, es evidente que el circuito integrado empleado es defectuoso, por lo que habrá que sustituirlo.

Otros símbolos que aparecerán con frecuencia en este artículo son:



D = terminal de entrada del flip-flop.

CLOCK = terminal de excitación.

CLEAR = terminal suplementario para reajustar a 0 la salida QA.

PRESET = terminal suplementario para reajustar a 1 la salida QA.

Los flip-flop tipo D

El flip-flop tipo D se suele representar en los manuales como un rectángulo a cuya izquierda se encuentran las dos entradas D (es decir, DATA y CLOCK y a la derecha las dos salidas QA y QB (véase fig. 1) y, en líneas generales, pueden obtenerse conectando entre sí, como puede verse en la fig. 2, tres flip-flop set-reset de puertas NAND.

El funcionamiento de este flip-flop, es bastante sencillo y puede resumirse en la forma siguiente: «La salida QA cambia de estado y, exactamente, adopta el mismo estado lógico presente en la

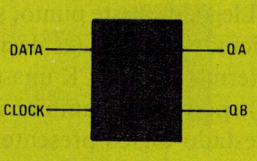


Figura 1. **Los flip-flop tipo D se representan gráficamente mediante un rectángulo con cuatro terminales. El terminal D es la entrada, el terminal CK o CLOCK sirve para el accionado, mientras que QA y QB son las dos salidas. Dichas salidas se encontrarán siempre en condiciones lógicas opuestas, es decir, si QA se encuentra en condición lógica 1, QB se encontrará en condición lógica 0 y viceversa.**

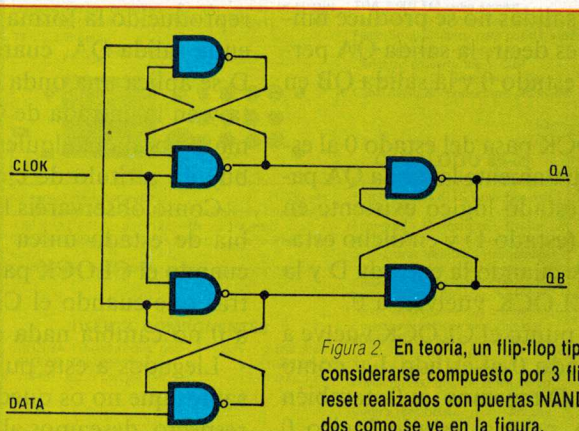


Figura 2. **En teoria, un flip-flop tipo D puede considerarse compuesto por 3 flip-flop set-reset realizados con puertas NAND, conectados como se ve en la figura.**

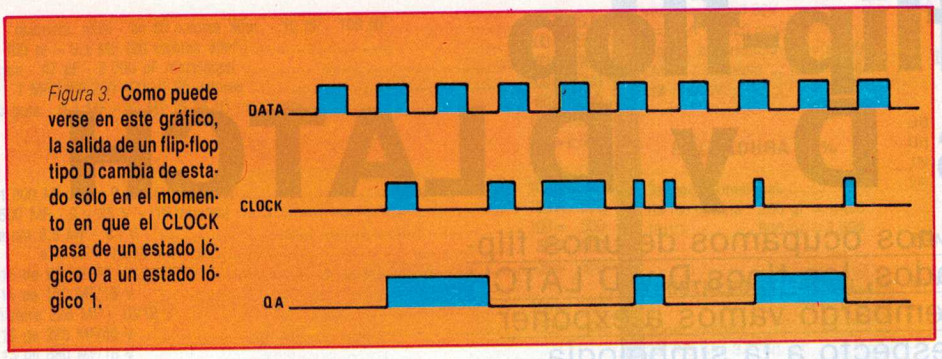


Figura 3. **Como puede verse en este gráfico, la salida de un flip-flop tipo D cambia de estado sólo en el momento en que el CLOCK pasa de un estado lógico 0 a un estado lógico 1.**

entrada D **única y exclusivamente** en el instante en que la señal de CLOCK pasa de la condición lógica 0 a la condición lógica 1; cualquier otra variación, tanto en la entrada D como en la señal de CLOCK, no provoca variaciones de estado en la salida.» Todo este párrafo, aunque parezca muy sencillo, podría dar lugar a algunas dudas y, para evitar que esto ocurra, intentaremos aclararlo traduciéndolo en la siguiente tabla:

Como podéis observar hemos elegido como condición de partida el caso en que ambas entradas (D y CLOCK) se encuentran en un estado lógico 0 al igual que la salida QA, mientras que la salida QB se encuentra, lógicamente, en condición lógica 1.

Esta elección no es totalmente casual, ya que habríamos podido escoger como comienzo de nuestra tabla cualquiera de las otras posiciones reflejadas en la misma sin que por ello cambiara la explicación.

Aclarado esto, podemos empezar a analizar línea por línea la tabla, describiendo las principales variaciones contenidas en cada una de ellas.

1. La entrada D pasa del estado lógico 0 al estado lógico 1 mientras que el CLOCK permanece en condición lógica 0: en las salidas no se produce ningún cambio, es decir, la salida QA permanece en el estado 0 y la salida QB en el estado 1.

2. El CLOCK pasa del estado 0 al estado 1: inmediatamente la salida QA pasa al mismo estado lógico existente en la entrada D (estado 1) y en dicho estado permanece cuando la entrada D y la entrada de CLOCK vuelven a 0.

3. En este punto el CLOCK vuelve a pasar del estado 0 al estado 1 y como en la entrada D tenemos un 0, también la salida QA pasa al estado lógico 0 (véase línea núm. 8 de la tabla).

4. Desde ahora hasta que no vuelvan a producirse las condiciones indicadas en la línea 3, es decir, estado lógico 1 en la entrada D y señal de CLOCK que pasa de 0 a 1, la salida QA permanecerá en 0, mientras que la salida QB permanecerá, como es evidente, en la condición lógica opuesta, es decir, en 1.

Entrada D	Entrada Clock	Salida QA	Salida QB
0	0	0	1
1	0	0	1
1	0-1	1	0
1	1	1	0
0	1	1	0
0	1-0	1	0
0	0	1	0
0	0-1	0	1
0	1	0	1
1	1	0	1
1	1-0	0	1
1	0	0	1
0	0	0	1

Toda esta explicación podrá entenderse con mayor claridad observando atentamente la fig. 3 en la que hemos reproducido la forma de onda presente en la salida QA, cuando en la entrada D se aplica una onda cuadrada perfecta y en la entrada de CLOCK una forma de onda cualquiera que hemos dibujado a título de ejemplo.

Como observaréis la salida QA cambia de estado única y exclusivamente cuando el CLOCK pasa de 0 a 1, mientras que cuando el CLOCK pasa de 1 a 0 no cambia nada en absoluto.

Llegados a este punto, aunque pensamos que no os queda duda alguna al respecto, deseamos abundar en nuestra explicación ya que, si comprendéis bien el funcionamiento de los flip-flop tipo D, os resultará mucho más fácil comprender luego el del tipo D LATCH y del tipo J-K.

A este respecto, podéis ver en la fig. 4 el equivalente de un flip-flop tipo D, realizado exclusivamente con relés.

El terminal D está conectado a la lengüeta móvil del primer relé que, al ser atraída, pasando de la posición de reposo a la de excitación, tocará en su recorrido un contacto intermedio entre las dos posiciones mencionadas. El CLOCK es, en cambio, el terminal de excitación de la bobina de este relé.

Como observaréis, hasta que no se aplica en el terminal de CLOCK una tensión positiva suficiente para excitar la bobina del relé, las salidas no pueden cambiar de estado; es decir, refiriéndonos al caso de nuestro dibujo, la salida QA permancerá conectada a masa mientras que la salida QB a la alimentación positiva. Supongamos ahora que en la entrada D se encuentre un estado lógico 1, es decir, una tensión positiva, y que también el terminal de CLOCK se conecte al +5 pulsando el botón P1.

Inmediatamente, la lengüeta móvil del relé 1 será atraída hacia la bobina y, en su recorrido, rozará el contacto central, permitiendo que durante un instante, la tensión positiva presente en la entrada D, excite la bobina del relé 2.

De esta forma, los dos contactos de este último, conectados ambos a los 5 voltios positivos, se conmutarán a la posición inferior y mientras el primero, mediante la resistencia R1, proporcionará tensión a la bobina del relé manteniéndola excitada, el segundo se encargará de modificar la condición lógica presente en las salidas de forma que sobre QA encontraremos un estado lógico 1 y en QB un estado lógico 0.

Llegados a este punto, si mantenemos exictado el relé 1 (es decir, dejamos en el terminal CLOCK una tensión positiva), podremos cambiar infinitas veces el estado lógico presente en la entrada D, sin que ello tenga la más mínima influencia en las salidas QA y QB.

Sin embargo, nuestro esquema no refleja fielmente el funcionamiento de un flip-flop tipo D a menos que formulemos una aclaración totalmente aceptable a nivel teórico; tendremos que suponer que la lengüeta móvil del relé 1 toque el contacto central sólo cuando es

atraída por la bobina, y no cuando vuelve a la posición inicial. Teniendo presente dicha suposición, aunque retiremos la tensión de exitación del relé 1 (es decir, pongamos el CLOCK en un estado lógico 0) es evidente que las salidas no cambiarán de estado, dado que el terminal D no tendrá posibilidad alguna de actuar sobre ellas.

Pero si volvemos a excitar el relé 1, admitiendo que esta vez el terminal D esté conectado a masa (es decir, se encuentre en un estado lógico 0), en cuanto la lengüeta móvil roce el contacto central, la bobina del relé 2 perderá la excitación y, en consecuencia, sus contactos se abrirán devolviendo la salida QA al estado lógico 0 y la salida QB al estado lógico 1.

Antes de concluir, tenemos que aclarar que existen en el mercado flip-flop de tipo D que, en su plan esquemático, presentan un círculo en la entrada de CLOCK (véase fig. 5).

Esta simbología significa que el flip-flop funciona en sentido inverso respecto a cuanto hasta ahora hemos explicado, es decir, en lugar de transferir la información «Data» sobre la salida QA cuando el CLOCK pasa de 0 a 1, la

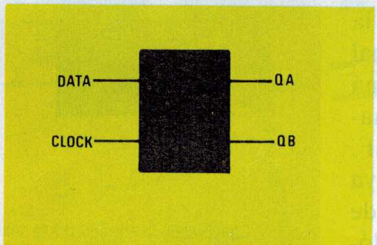


Figura 5. **Si observáis, en el terminal de CLOCK, un circulito junto al rectángulo del flip-flop, significa que dicho terminal actúa de forma contraria a los demás, es decir, en lugar de actuar cuando se pasa del estado lógico 0 a 1, lo hace cuando se pasa del estado lógico 1 a 0.**

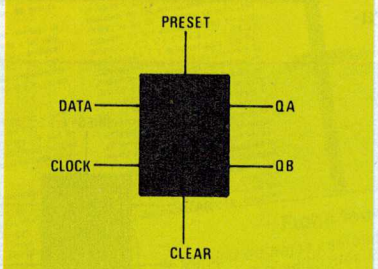


Figura 6. **Un flip-flop tipo D puede disponer, además de los cuatro terminales ya citados, de otros dos indicados, como puede verse en el dibujo, con los rótulos PRESET y CLEAR. Estos dos terminales suplementarios sólo sirven para forzar el flip-flop a empezar siempre con la salida QA en condición lógica 1 o bien en 0 (fig. 8).**

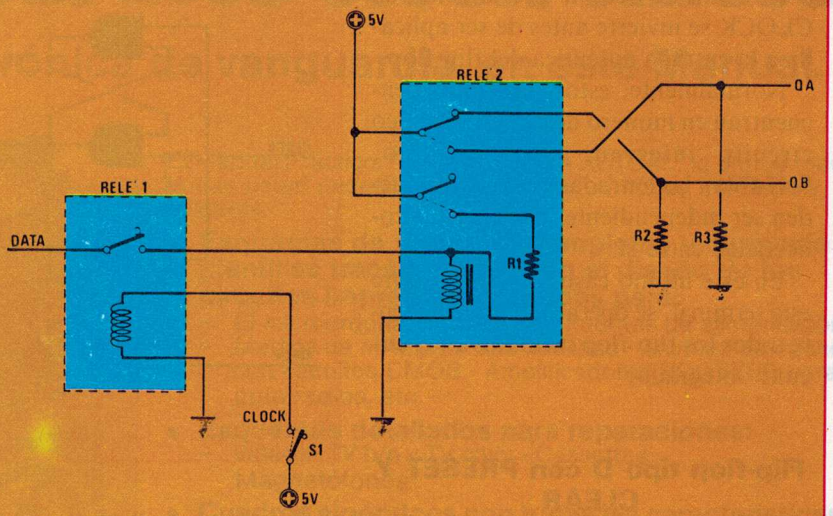


Figura 4. **Si quisiéramos realizar un flip-flop tipo D con relés, tendríamos que emplear un esquema similar al de esta figura. Aplicando una tensión al terminal D éste podrá excitar al segundo relé, única y exclusivamente cuando en el terminal del CLOCK se pulse el botón S1. Si el relé 2 es excitado por la tensión presente en el terminal D, incluso retirando la alimentación al terminal del CLOCK, dicho relé permanecerá excitado y en QA tendremos tensión positiva. Si, volviendo a pulsar S1, en el terminal D no hubiera tensión, también en la salida QA encontraríamos una condición idéntica. Naturalmente, es preciso suponer que la lengüeta móvil del relé 1 sólo toque el contacto central al ir y no al venir.**

Mailing electronica

Pedidos A: **MAILING ELECTRONICA**
Carretera de Granada, 21.
Alcaudete (Jaén).
Tel. (953) 56 02 47.

Servimos por correo a toda España.
Gastos de envío mínimo, 168 pts.
Despachamos su pedido en el día (si disponible).

MOS FET MODULOS PROFESIONALES

Con componentes profesionales, resistencias película metálica, transistores finales 25 K 135/25 J 50.
MODULO 400 WRMS/8Ω 18.963
MODULOS 75 a 150 W 6.990
(1) Relación señal —ruido— 120 dB distorsión a plena potencia < 0,5%.
(1) Con nuestras fuentes de alimentación.

KIT MODEM TELEFONICO 19.854
CITT STANDARD 300 Baudios a 1.200 seleccionable.
Comunicación Duplex y Semiduplex RS232C compatible.
KIT UNIDAD RTTY 19.925
— RS232C, compatible.
— Tonos fijos o variables.
— Sintonía visual.
— VCO controleo filter.
(NO INCLUYEN CAJA)

FUENTES DE ALIMENTACION PARA MODULOS MOSFET
Compuestas de transformadores.
Toroidales con tecnica Bifilar.
Condensadores de alta eficacia y gran capacidad.

FUENTE 1.000 W 22.600
(Para módulo de 400 W)
(FUENTE 500 W 13.250
(Para módulos de 150 W)



¡¡SUPER OFERTA!!
POLIMETRO ST360TR
Resistencias 0,1Ω a 20 MΩ
DC 0.1V. a 1.000 V.
AC 1 a 1.000 V.
DC 10 Amps.
BETA Transistores 20.000Ω/V.
4.999 pts.





PLETINA DE CASSETTE STEREO KIT (no incluye caja)
Grabadora - Reproductora - Basada en los C.I. LM 1818. Sistema de reducción de ruido GNR. Polarización (Bias) continuamente regulables. Cumple normas HI-FI DIN 45.500. MECANICA: ELECTRONICA FUENTE Y VUMETER 9.275 pts.
(Disponible en diciembre)



Kit fuente de laboratorio ..... 11.630 pts.
Salidas fijas estabilizadas cortocircuitables y simultáneas +5, +12, +15; −5, −12, −15, ... 1 Amp.
Salida regulable de 3 a 24 V., 2 Amp. C. Cortocircuito Selecc.
Kit completo incluye caja metálica sin mecanizar.

OFERTA COMPONENTES
BU208A (Thosiba) diez por ..... 2.850 pts.
2N3055 (Thosiba) diez por ..... 1.650 pts.
AD161/162 5 parejas por ..... 1.000 pts.

Kit sintetizador de voz para Vic-20 ..... 9.990 pts.
Kit ZX Spectrum RS232C Interface ..... 6.960 pts.
Kit C-64 y Vic-20 RS232C Interface ..... 3.354 pts.
TDA 7.000 FM radio semikit ..... 1.850 pts.
Generador de 28 melodías semikit ..... 3.164 pts.
Flash Stroboscópico para puesta a punto
Encendido automóvil semikit ..... 2.985 pts.
Conector cassette Vic y C-64 ..... 785 pts.
Conector 2 × 28 Spectrum t ZX81 ..... 995 pts.
Cable plano 20 conductores ordenador 1 mm 495 pts.

CATALOGO 85-86
Tamaño 32 × 21,5
En él encontrará amplia información de todos estos KITS y muchos más además de:
Altavoces - Conectores - Cables - Material de circuito impreso - Teclados - Libros técnicos - Resistencias - Condensadores - Transistores - Circuitos integrados - Datos técnicos - Esquemas de aplicación.
Todos los componentes con precios y precios especiales para cantidad.
NUESTRO CATALOGO LO PUEDE RECIBIR
Junto a pedido de material .. 252
Enviando 300 pts. en sellos de correos.
Contra reembolso ..... 385 pts.

CATALOGO GENERAL 85-86
Mailing electronica

Extranjero 3 $ USA

IVA INCLUIDO

transfiere cuando el CLOCK pasa de 1 a 0; y ello se debe a que la señal de CLOCK se invierte antes de ser aplicada a la entrada auténtica del flip-flop.

Normalmente, estos flip-flop se encuentran en número de dos en un único circuito integrado (por ejemplo, SN7474) y las entradas de CLOCK pueden ser independientes o bien estar conectadas entre sí.

En este último caso, al actuar sobre este terminal, se operan simultáneamente todos los flip-flop incluidos en el circuito integrado.

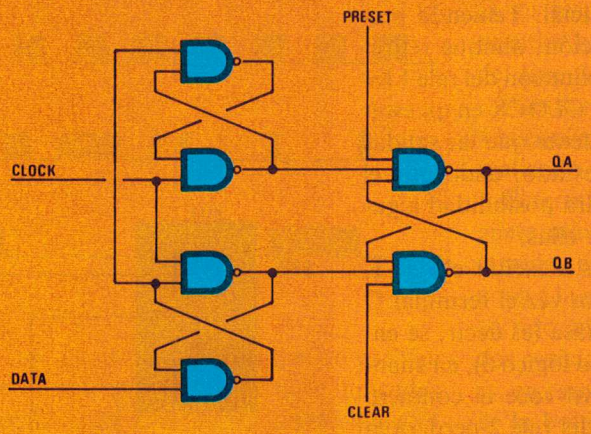


Figura 7. **El esquema eléctrico de un flip-flop tipo D con CLEAR y PRESET, puede esquematizarse como se ve en el dibujo, es decir, el último flip-flop SET/RESET estará compuesto por dos NAND de tres entradas en lugar de dos como se veía en el dibujo de la fig. 2. Si los dos terminales PRESET y CLEAR no se conectan, el flip-flop actúa como un D normal.**

Flip-flop tipo D con PRESET Y CLEAR

El flip-flop tipo D, como se observa en la fig. 6, puede disponer de dos terminales suplementarios, denominados respectivamente CLEAR Y PRESET; actuando sobre ellos se pueden forzar las salidas QA y QB de forma que, cuando se encienda el circuito, se disponga siempre de un 1 en QA o de un 1 en QB.

La forma de actuación de dichos terminales es fácil de entender, si observamos el esquema simplificado de la fig. 7, que no es más que el dibujo de la fig. 2, con la única diferencia de que los dos NAND finales son de tres entradas en lugar de dos.

Si conectamos a masa uno de estos dos terminales suplementarios, evidentemente que la salida del NAND pasará inmediatamente al estado lógico 1, independientemente de la condición lógica presente en las otras dos entradas.

Si, por el contrario, no nos interesa utilizarlos, podemos dejarlos sin conectar (y, en tal caso, pasarían automáticamente a la condición 1), o bien conectarlos a los 5 voltios positivos.

No se puede conectar al mismo tiempo a masa el terminal de CLEAR y el de PRESET porque, de cualquier forma, conectando a masa uno de los dos, el flip-flop queda bloqueado hasta que ambos no se encuentren en condición lógica 1.

Suponiendo, por ejemplo, que en el momento del encendido se quiera obtener una condición lógica 1 en la salida QA y un 0 en la salida QB, podremos aprovechar el esquema de la fig. 8 a la izquierda, es decir, conectar el terminal de PRESET al positivo mediante una resistencia de 2.200 ohmios, y a la masa, mediante un condensador de 4,7 mF.

De esta forma, hasta que no se haya cargado el condensador, la entrada de PRESET se encontrará en condición lógica 1 y, en consecuencia, tendremos un 1 en la salida QA.

A la inversa, si en la salida QA deseamos obtener un 0, deberemos recurrir al mismo sistema, pero en la entrada de CLEAR (véase fig. 8 a la derecha).

Lo importante es tener presente que durante el funcionamiento normal, estas dos entradas deben encontrarse en condición 1 ya que, de no ser así, el flip-flop queda bloqueado.

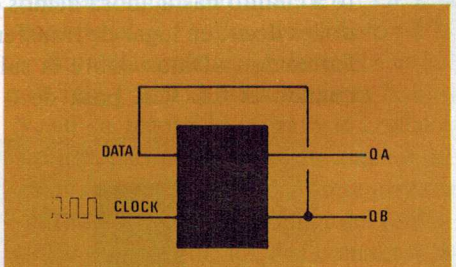
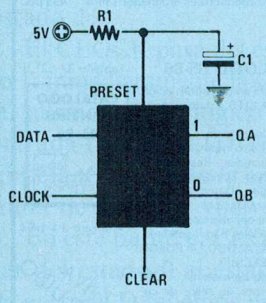


Figura 9. **Conectando la entrada D a la salida QB, y aplicando una señal de onda cuadrada en la entrada del CLOCK, se obtendrá un sencillo y rapidísimo divisor X2. Es decir, que si aplicamos en la entrada CLOCK una frecuencia de 50 MHz, en la salida QA ésta será de 25 MHz.**



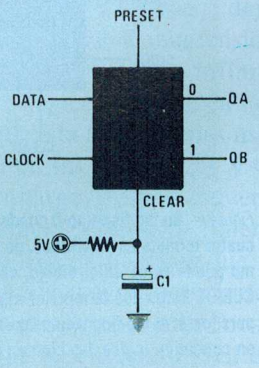


Figura 8. **Conectando el terminal del PRESET como se ve a la izquierda y alimentando el flip-flop, éste empezará siempre presentando una condición lógica 1 en la salida QA. Si, por el contrario, deseamos que al principio en QA haya una condición lógica 0, entonces será preciso aprovechar el terminal «CLEAR» como se indica a la derecha. No olvidéis que el flip-flop sólo entra en funcionamiento cuando en ambos terminales, CLEAR y PRESET, existe una condición lógica 1.**
R1 = 2.200 ohmios C1 = 4,7 mF electrolítico 16 voltios

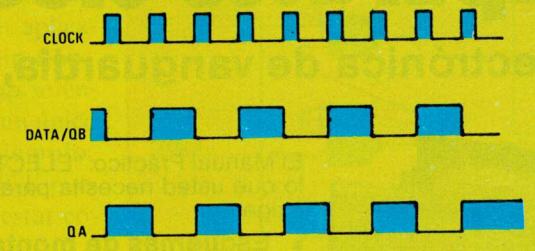


Figura 10. **Mediante este gráfico se puede constatar como, aplicando 8 impulsos en la entrada del CLOCK, obtendremos en la salida QA sólo cuatro. Puesto que los flip-flop tipo D pueden funcionar a frecuencias elevadas (50-100-200-300 MHz), se aprovecha esta capacidad para obtener en la salida frecuencias más adecuadas para accionar circuitos integrados de menor rapidez.**

Aplicaciones

El flip-flop tipo D suele emplearse, generalmente, para obtener DIVISORES X2 muy rápidos, es decir, capaces de trabajar en frecuencias muy elevadas, aprovechando el esquema que puede verse en la fig. 9 y aplicando la señal a dividir sobre el terminal de CLOCK y no sobre el terminal DATA.

De esta forma, obtendremos en la salida una frecuencia equivalente exactamente a la mitad de la aplicada en entrada, como puede verse observando el gráfico de la fig. 10.

Y si, en lugar de emplear un solo flip-flop, utilizamos dos, conectados en serie, como puede verse en la fig. 11, la frecuencia de entrada quedará dividida X4 (véase fig. 12).

Por último, si empleamos tres en serie, obtendremos en total una división X8 y no X6 como se podría suponer a simple vista: en efecto, el primer flip-flop dividirá la frecuencia de entrada X2, el segundo dividirá la frecuencia del primero nuevamente por dos (es decir, $2 \times 2 = 4$) y el tercero dividirá X2 la frecuencia del segundo, es decir, $4 \times 2 = 8$.

Para terminar, presentamos en la fig. 14 un circuito compuesto por un flip-flop tipo S-R (que ya conocemos perfectamente) y cuatro flip-flop tipo D, circuito que el lector podrá realizar fácilmente recurriendo a un circuito integrado tipo SN7402 y a dos SN7474.

El funcionamiento de este circuito es bastante sencillo.

En el instante en que se da tensión, en el punto común a la resistencia R3 y al condensador C3 se presenta un impulso negativo de breve duración que proporciona un estado lógico «0» al CLEAR de todos los flip-flop y, por consiguiente, pone todas las salidas Q en condición «0».

Simultáneamente, la red R1-C1 da un impulso positivo en la entrada de SET del flip-flop formado por los dos NOR arriba a la izquierda, por lo que la salida de tal flip-flop se situará en condición «1», así como la salida del NOR conectada a la entrada D.

Al llegar el primer pico de la señal de CLOCK, la condición lógica 1 presente en la entrada D del primer flip-flop se transfiere a la salida Q del mismo.

Este pico aplicado al derivador constituido por C2, R2, DS1, produce un impulso positivo que, aplicado a la entrada de reset del flip-flop S/R sitúa la salida en condición lógica 0, condición que igualmente encontraremos en la entrada D del primer flip-flop. Al siguiente impulso de CLOCK, la condición de 1 presente en la salida QA se transfiere a la salida QB del segundo flip-flop (atención a no confundir este QB con la indicación de salida inversa utilizada anteriormente: en efecto, en este ejemplo sólo se aprovecha la salida directa de todos los flip-flop).

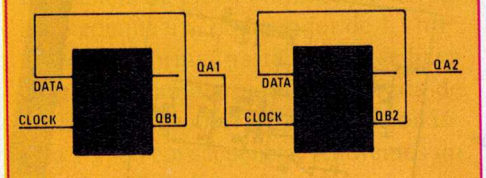


Figura 11. **Conectando dos flip-flop en serie, como se observa en la figura obtendremos un divisor X4. Por lo tanto, aplicando en la entrada 100 MHz, obtendremos 25 en la salida, es decir, una frecuencia idónea para cualquier contador TTL.**

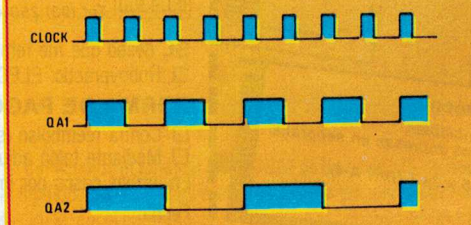


Figura 12. **Mediante este gráfico se puede observar cómo, aplicando en la entrada de CLOCK ocho impulsos, en la salida QA1 encontramos la mitad, es decir 4, y en la salida QA2 nuevamente la mitad, es decir, sólo dos impulsos en el mismo periodo de tiempo.**

Al tercer impulso, encontraremos un 1 en la salida QC y al cuarto en la salida QD. Llegados a este punto, la situación 1 vuelve a la entrada D del primer flip-flop y el ciclo vuelve a comenzar desde el principio.

No obstante será más fácil comprender el funcionamiento del circuito observando las formas de onda presentes en las cuatro salidas QA, QB, QC y QD reproducidas en la fig. 13, abajo a la derecha.

Como observaréis, en cada instante sólo una de las cuatro salidas se encuentra en condición lógica 1, mientras que todas las demás se encuentran en condición lógica 0.

Observaréis además que esta condición lógica 1 se desplaza sucesivamente del primer flip-flop al segundo, luego al tercero y, por último, al cuarto, para volver nuevamente al primero, etc.

Todo esto podrá visualizarse fácilmente conectando cuatro diodos LED a las salidas QA de los flip-flop.

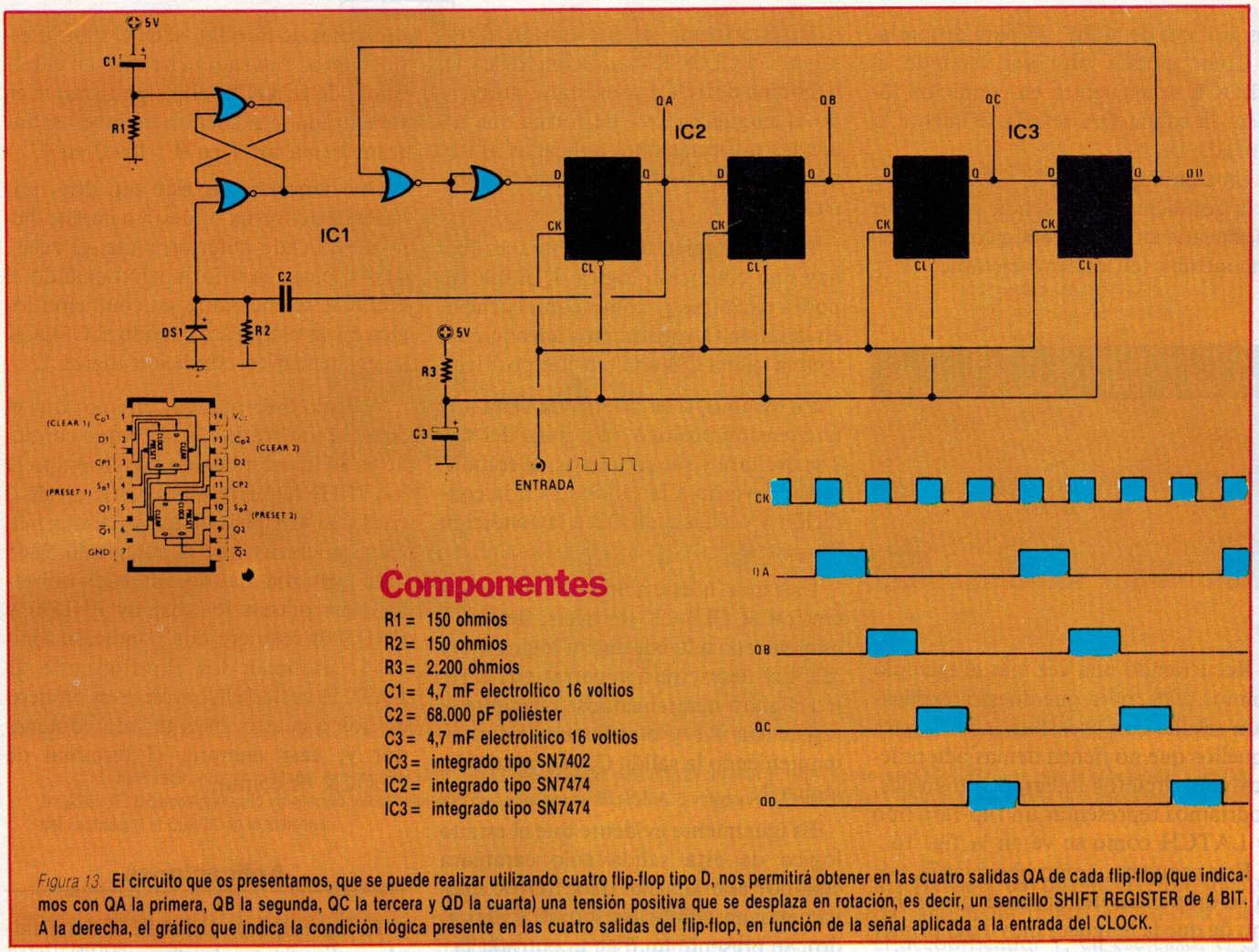
Como ya habreís comprendido, con nuestro circuito hemos realizado un shift-register de cuatro bits, con una rotación automática de la condición 1 en salida, que podría servir, por ejemplo, para fines publicitarios.

Es igualmente evidente que, si deseáramos obtener un shift-register de 8 bit en lugar de 4, sólo tendríamos que conectar otros cuatro flip-flop en cascada, tomando la señal a reenviar a la entrada de la salida Q del último flip-flop de la serie.

Naturalmente, la frecuencia de shift es igual a la frecuencia de la señal utilizada como CLOCK.

El flip-flop tipo D LATCH

Aunque el flip-flop tipo D LATCH suele representarse en los manuales con el mismo símbolo gráfico que el D, en la práctica tiene unas funciones muy distintas a las de este último, e incluso su esquema eléctrico interno (véase fig. 14), presenta notables diferencias.



Componentes

R1 = 150 ohmios
R2 = 150 ohmios
R3 = 2.200 ohmios
C1 = 4,7 mF electroltico 16 voltios
C2 = 68.000 pF poliéster
C3 = 4,7 mF electrolitico 16 voltios
IC3 = integrado tipo SN7402
IC2 = integrado tipo SN7474
IC3 = integrado tipo SN7474

Figura 13. **El circuito que os presentamos, que se puede realizar utilizando cuatro flip-flop tipo D, nos permitirá obtener en las cuatro salidas QA de cada flip-flop (que indicamos con QA la primera, QB la segunda, QC la tercera y QD la cuarta) una tensión positiva que se desplaza en rotación, es decir, un sencillo SHIFT REGISTER de 4 BIT. A la derecha, el gráfico que indica la condición lógica presente en las cuatro salidas del flip-flop, en función de la señal aplicada a la entrada del CLOCK.**

En efecto, mientras el flip-flop tipo D transfiere la información presente en el terminal «Data» a la salida QA única y exclusivamente en el instante en que la señal de CLOCK pasa de la condición 0 a la condición 1, el flip-flop tipo D LATCH se comporta en la práctica como un interruptor,que cuando el CLOCK se encuentra en posición lógica 1 se encuentra «cerrado», deja pasar por consiguiente la información, mientras que cuando el CLOCK se encuentra en condición 0, queda «abierto».

En otras palabras, con un flip-flop tipo D LATCH, cuando está presente en el terminal de CLOCK la condición lógica 1, en la salida QA encontraremos siempre el mismo estado lógico presente en la entrada «Data», es decir admitiendo, por ejemplo, que en esta entrada se presente la siguiente sucesión de estados: 0-1-0-1-0, también en la salida QA tendremos 0-1-0-1-0. En cambio, cuando la señal CLOCK pasa de 1 a 0, automáticamente la salida QA queda bloqueada en el último estado en que se encontraba, es decir, si se estaba en condición 0 permanece en 0, y si se encontraba en condición 1 permanece en 1.

La tabla que más abajo reproducimos podrá aclararnos este funcionamiento; si, aun después de consultarla, nos quedara alguna duda, bastará con observar

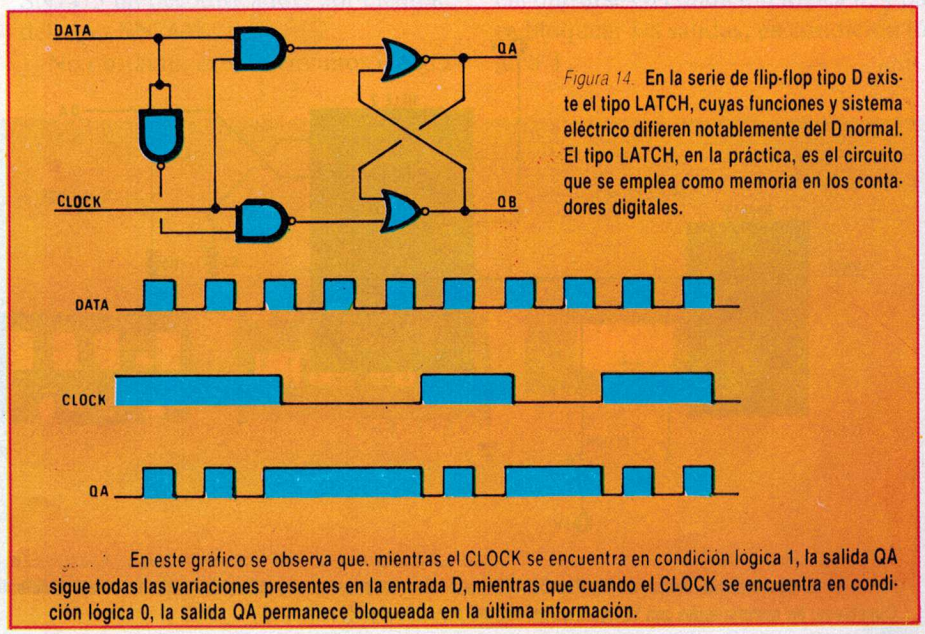


Figura 14. **En la serie de flip-flop tipo D existe el tipo LATCH, cuyas funciones y sistema eléctrico difieren notablemente del D normal. El tipo LATCH, en la práctica, es el circuito que se emplea como memoria en los contadores digitales.**

En este gráfico se observa que, mientras el CLOCK se encuentra en condición lógica 1, la salida QA sigue todas las variaciones presentes en la entrada D, mientras que cuando el CLOCK se encuentra en condición lógica 0, la salida QA permanece bloqueada en la última información.

los gráficos de la fig. 15 para disiparla.

Como podéis observar, cuando el CLOCK se encuentra en condición lógica, la salida QA refleja fielmente la entrada D.

En cambio, cuando el CLOCK pasa a la condición 0, la salida permanece bloqueada en el estado lógico en que se encontraba (en nuestro ejemplo, 0).

Entrada D	Entrada Clock	Salida QA	Salida QB
0	1	0	1
1	1	1	0
0	1	0	1
0	0	0	1
1	0	0	1
1	1	1	0

Recurriendo una vez más al ejemplo con los relés, para que nuestra explicación resulte comprensible incluso para aquéllos que no tienen demasiada práctica con circuitos integrados digitales, podríamos representar un flip-flop tipo D LATCH como se ve en la fig. 16.

Este esquema, como observaréis, sólo se diferencia del anterior por el hecho de que la lengüeta móvil del primer relé no encuentra ningún contacto durante su recorrido, si exceptuamos el de partida y el de llegada.

De esta forma, al dar tensión al terminal del CLOCK (condición lógica 1), la bobina del relé 1 se excitará, atrayendo la lengüeta móvil de forma que todas las informaciones aplicadas al terminal «Data» podrán alcanzar la bobina del relé 2.

Por consiguiente, si en este terminal hay una condición lógica 0, el relé no podrá excitarse y, como consecuencia, en la salida QA tendremos tensión nula y en la salida QB una tensión positiva.

En cambio, si en la entrada Data hay una tensión positiva, la bobina del relé 2 se excitará y sus contactos, al conmutarse, llevarán a la salida QA a la condición 1 y a la salida QB a la condición 0.

Llegados a este punto, si retiramos tensión al CLOCK (es decir, llevamos esta entrada a la condición lógica 0), el relé 1 se desexcitará mientras que el relé 1 seguirá manteniéndose mediante la resistencia R1 y el contacto inferior, manteniendo la salida QA en condición lógica 1.

Es igualmente evidente que el estado lógico de esta salida sólo cambiará cuando, con la señal de CLOCK nuevamente en condición 1 (relé 1 excitado), se presente un 0 en la entrada D.

También en los flip-flop tipo D LATCH, (como ya hemos visto en los normales de tipo D), si en el dibujo esquemático figura un circulito en el terminal de CLOCK, ello significa que en tal entrada se encuentra un inverter que transforma los 1 en 0 y los 0 en 1.

Por consiguiente, este flip-flop funcionará de forma opuesta a cuanto hemos explicado anteriormente, es decir, dejará pasar la información cuando el CLOCK se encuentra en condición lógica 0 y la bloqueará cuando el CLOCK se encuentra en condición lógica 1.

A título informativo, diremos que el circuito integrado SN7475 (que contiene en su interior cuatro flip-flop tipo D LATCH) requiere una condición de 0 en el CLOCK para bloquear la información, mientras que el integrado 9368 (una memoria màs decodificada utilizada para pilotar los display FND70 y FND500) requiere una condición lógica 1. También los flip-flop tipo D LATCH suelen encontrarse en número de dos o cuatro en el mismo contenedor y, casi siempre, el terminal de CLOCK es común.

Aplicaciones

El flip-flop tipo D LATCH tiene amplia aplicación en los frecuenciómetros y en los voltímetros digitales, donde se emplea como «memoria» para permitir la visualización del número al final de cada ciclo de conteo.

El esquema empleado en estos casos es, generalmente, el de la fig. 17, donde IC1 es un SN7448, IC2 un SN7475 e IC3 un SN7490.

Como podréis observar, tenemos un contador binario tipo SN7490 accionado por la señal cuya frecuencia queremos medir (esta señal se aplica en la entrada de CLOCK).

Las salidas A-B-C-D del contador están conectadas directamente a las entradas D1-D2-D3-D4 de los cuatro flip-flop tipo D LATCH contenidos en el interior del circuito integrado SN7475.

Estos flip-flop presentan la entrada de CLOCK común de dos en dos (uno va al contacto 4 y otro al contacto 13) y, como nos interesa accionar todas estas entradas simultáneamente, en el dibujo las hemos conectado.

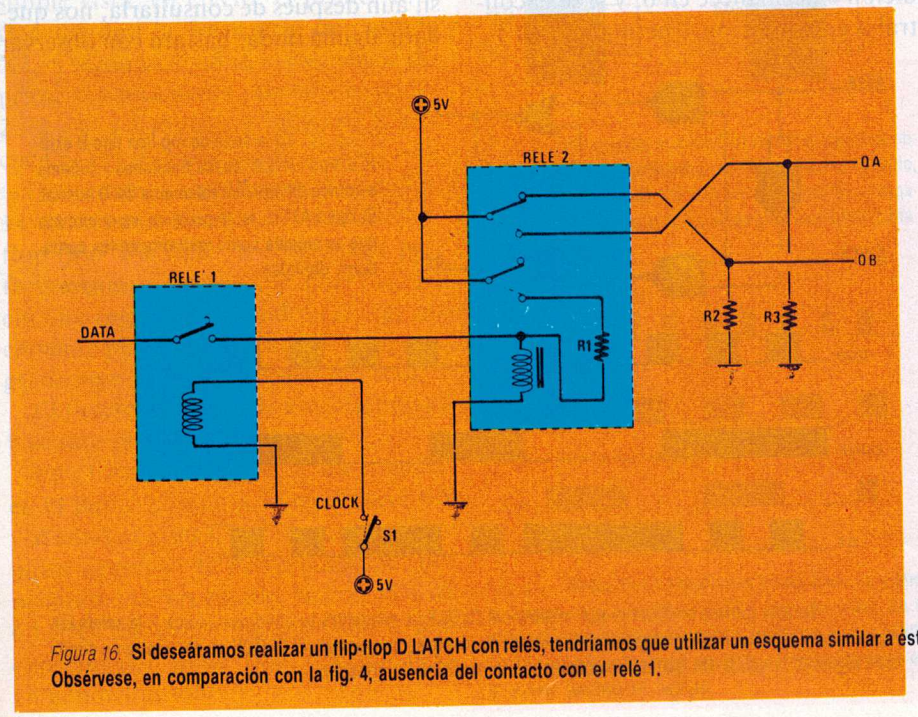


Figura 16. **Si deseáramos realizar un flip-flop D LATCH con relés, tendríamos que utilizar un esquema similar a éste. Obsérvese, en comparación con la fig. 4, ausencia del contacto con el relé 1.**

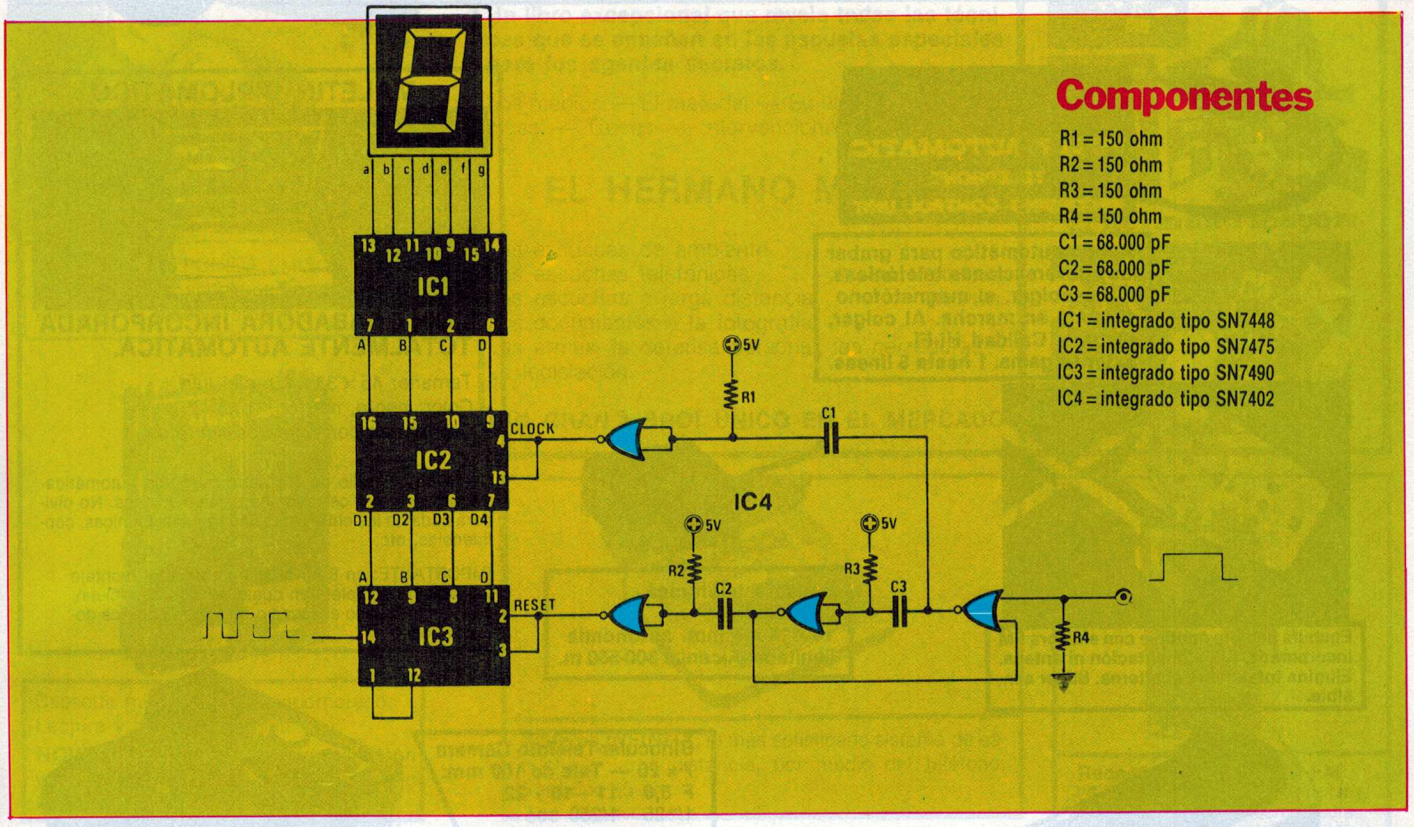


Figura 17. **Aplicando entre un contador decimal SN7940 (IC3) y un decodificador para display SN7448 (IC1) un circuito integrado SN7475 en cuyo interior incluye 4 flip-flop D LATCH (IC2) hemos realizado un sencillo frecuenciómetro de 1 cifra con su MEMORIA. El integrado C4 formado por 4 NOR de doble entrada sirve para accionar el reset del contador y el CLOCK de la memoria.**

Como CLOCK para la 7475 emplearemos la señal generada por la base de los tiempos.

Durante todo el ciclo de conteo, que puede durar por ejemplo 1 segundo, 0,1 segundos o bien 0,01 segundos dependiendo de la base de tiempos empleada, el CLOCK de la 7475 se mantiene en condición lógica 0 para conservar memorizada la última lectura.

Al final de este ciclo, el CLOCK pasa por un instante a la condición lógica, para dejar pasar la información, volviendo luego a cero, para poder memorizar la nueva lectura y reemprender el ciclo.

Lógicamente, para visualizar el número en el display tendremos que situar a continuación el circuito integrado SN7475 un decodificador, por ejemplo, del tipo SN7448.

No obstante, existen circuitos integrados (véase 9368) que incluyen en un único contenedor, tanto la memoria como el decodificador y, en ese caso, el circuito resulta notablemente más sencillo.

Pero, al utilizar un 9368, hay que tener en cuenta que funciona de forma opuesta al 7475, es decir, para dejar pasar la información, el CLOCK tiene que encontrarse en condición lógica 0, y para bloquear las salidas, en condición lógica 1.

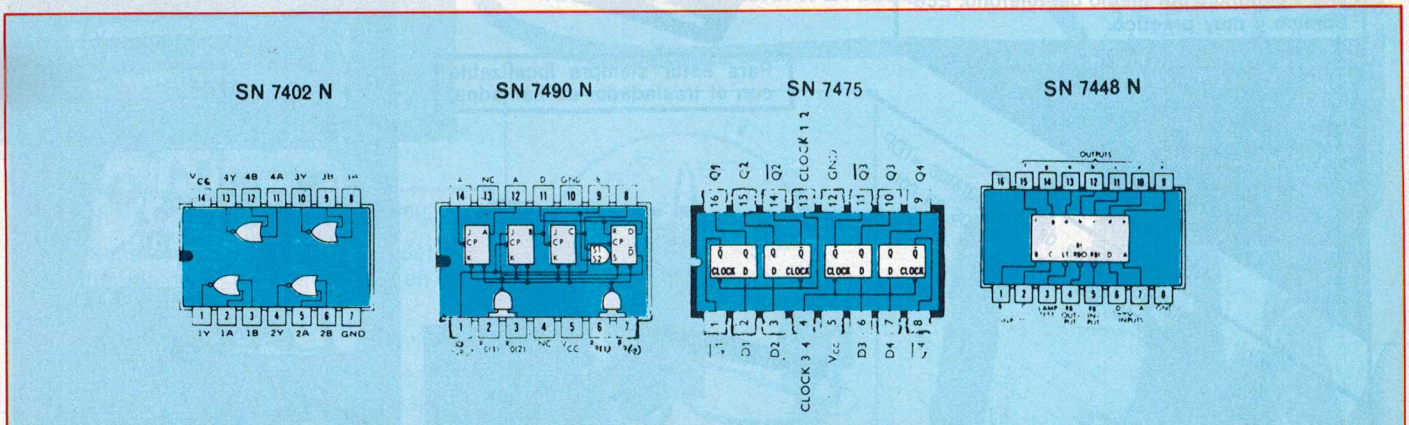


Figura 18. **En el dibujo presentamos las conexiones de los contactos correspondientes a los circuitos integrados empleados para la realización de los esquemas descritos en este artículo. A diferencia de lo que ocurre en los transistores, la numeración de los contactos se reproduce mirando el circuito desde arriba, como si ya estuviera montado en su zócalo.**

Un preamplificador para osciloscopio



Todos los fabricantes de osciloscopios prevén sondas de entrada que atenúan la señal por 10 o por 100, pero hasta ahora nadie ha pensado en la condición opuesta, es decir, en la necesidad de preamplificar señales tan débiles que resultan imposibles de visualizar ni efectuarles un trigger. El diseño que os presentamos os permitirá aumentar la amplitud vertical de cualquier señal de BF nada menos que 10 veces.

La mayoría de los aficionados a la electrónica dispone de osciloscopios de prestaciones medias, capaces de alcanzar una sensibilidad máxima vertical de unos **10 milivolt. por cuadrícula**, es decir, una sensibilidad excesiva para visualizar una señal tomada de la salida de un preamplificador, pero decididamente insuficiente para observar la señal de salida de la cabeza de una grabadora u otros generadores que no logran alcanzar amplitudes superiores a 10 milivot.

Aunque los 10 milivolt. nos permitan cubrir en la pantalla del osciloscopio una cuadrícula en vertical, y 5 milivolt. media cuadrícula, otra cosa sería si lográsemos observar esa señal con una amplitud de 10 ó 5 cuadrículas. Por tanto, si vuesto osciloscopio carece de sensibilidad, este diseño os permitirá ampliarla 10 veces. Hay que señalar que éste es un accesorio externo, por consiguiente no tendréis que manipular vuestro osciloscopio.

Esquema eléctrico

Antes de pasar a la descripción del esquema eléctrico, aclaramos que este accesorio sirve exclusivamente para Baja Frecuencia. Para ser más precisos, la ganancia en CC (continua) es de **10 veces** y constante desde una frecuencia mínima de **O Hz** hasta los **100.000 Hz**. Superando este límite y hasta los 200.000 Hz, la ganancia es de **7 veces** solamente.

Pasando de CC a AC (mediante el interruptor S1), la ganancia resultará constante e igual a **10 veces** desde un mínimo de **20 Hz** hasta un máximo de **100.000 Hz**. Bajando a unos 15-16 Hz la ganancia ya no será de 10 veces, sino de **7 veces**, y lo mismo ocurre si se superan los 100.000 Hz.

Añadiremos también que la impedancia de entrada de este preamplificador es de 1 megaohm, mientras que la impedancia de salida es muy baja (unos 100 ohm), de modo que se pueda adaptar mejor a cualquier entrada de osciloscopio.

Dicho esto, ahora podemos pasar a la figura 1 en la que reproducimos el esquema eléctrico de nuestro preamplificador.

El integrado que empleamos para esta función es un TL.071, utilizado como un clásico amplificador de baja cifra de ruido con entrada NO inversora.

Considerando la sencillez del circuito, nos limitaremos a decir que el conmutador S1 sirve para predisponer el preamplificador en CC (interruptor cortocircuitando C1), o bien en AC.

El trimmer R6, que se encuentra apli-

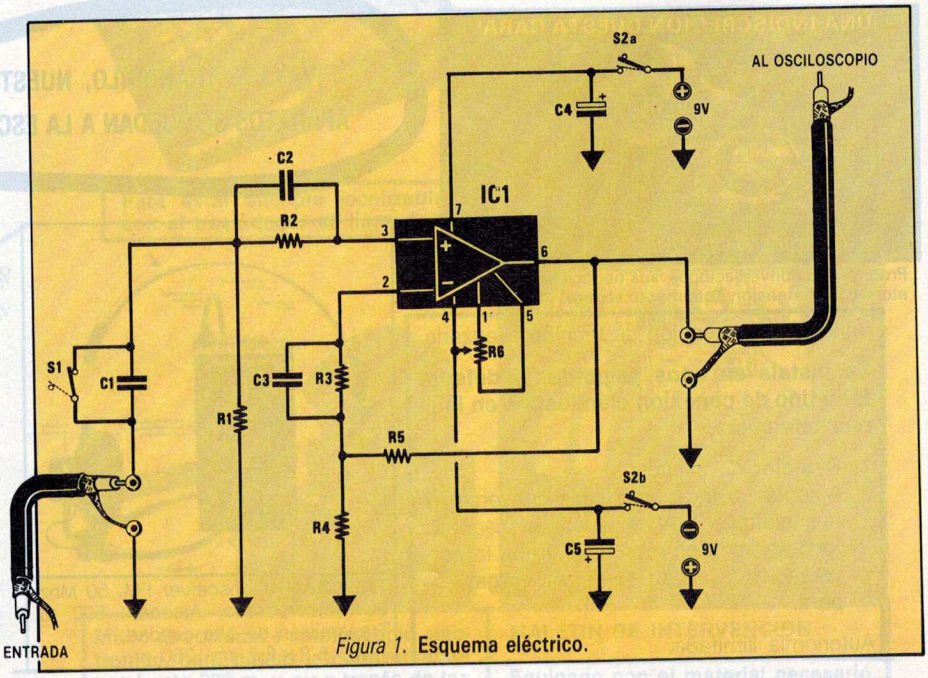
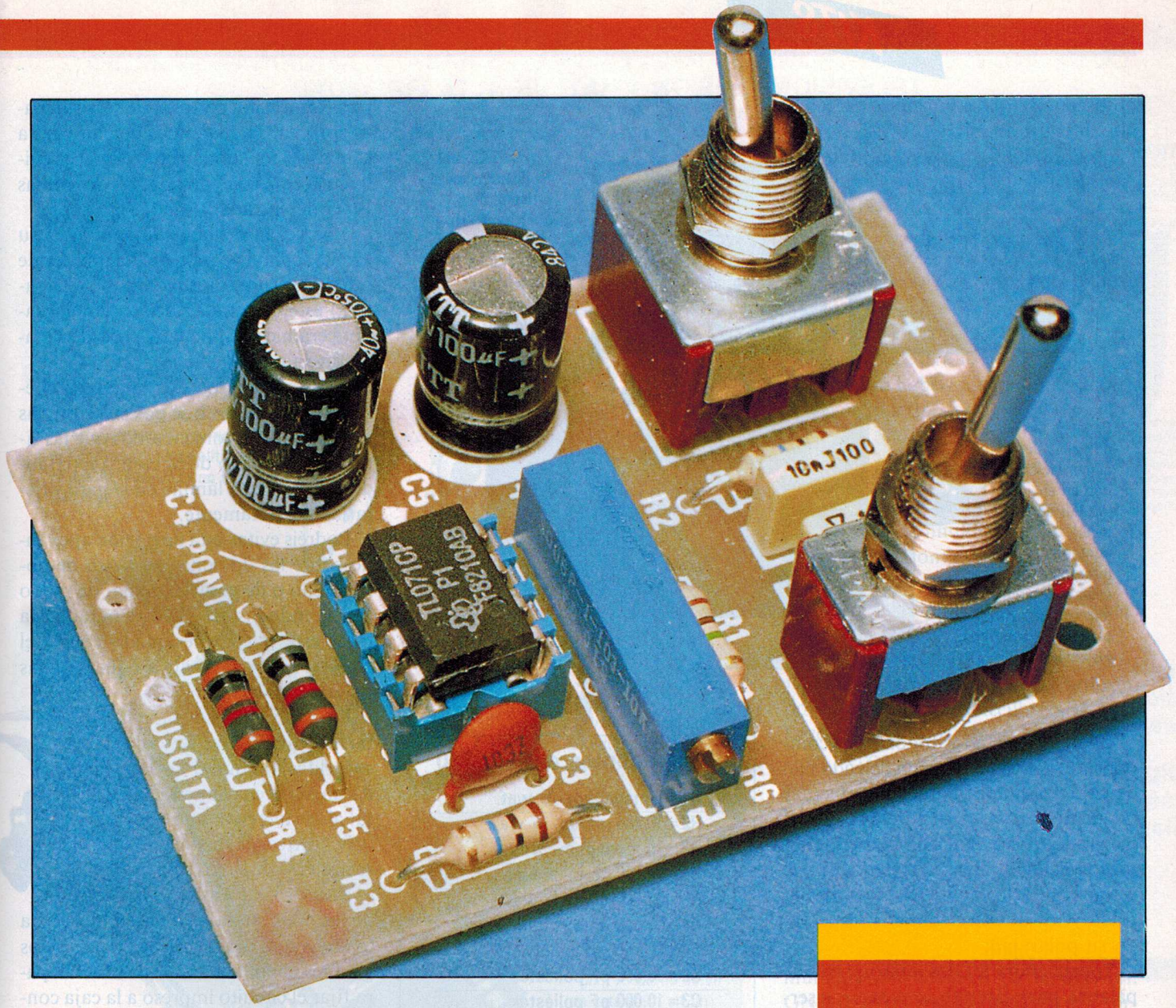


Figura 1. **Esquema eléctrico.**



Un circuito integrado TLO71 es la base para aumentar las prestaciones del osciloscopio de escasa sensibilidad.

cado entre las pastillas 1-5 de este integrado, nos sirve para regular el **offset**, esto es, para hacer de modo que en salida, en ausencia de señal de entrada, haya una tensión igual a 0 volt. respecto a la masa, y no ligeramente más positiva o negativa.

Para obtener una ganancia constante de **10 veces** hemos tenido que utilizar para **R5** una resistencia de estrato metálico con alta estabilidad térmica de **90.900 ohm y lo mismo decimos de R4**, cuyo valor es en cambio de sólo **10.100 ohm**.

Para tomar en salida una señal CC que refleje perfectamente las características de la señal aplicada en entrada (es decir, la traza en la pantalla del osciloscopio, deberá bajar por debajo de la línea de 0 volt. tomada como referencia, si la tensión es NEGATIVA, y subir por encima de dicha línea si la tensión resulta POSITIVA), es absolutamente necesario alimentar el preamplificador con una tensión dual, condición que obtenemos utilizando DOS pilas de 9 volt., que tendrá una prolongada autonomía debido a que el consumo es irrisorio, no superando los 2 miliamperios.

Realización práctica

Las dimensiones del circuito impreso LX.730 son realmente reducidas (5,5 × 3,5 cm) y ello os permitirá colocarlo fácilmente en el interior de una pequeña caja metálica, necesaria para blindarlo totalmente.

En la figura 5 puede verse el esquema práctico de montaje, de gran utilidad para determinar la posición de los distintos componentes.

Podréis iniciar el montaje insertando en primer lugar el zócalo para el integrado, a continuación el trimmer de precisión multivueltas y por último todas las resistencias.

Respecto a las dos resistencias de precisión, si no disponéis de nuestras tablas de Códigos de Color, os recordamos que las franjas de color grabadas en el cuerpo de estos componentes tendrán la siguiente disposición:

90.000 ohm = Blanco, Negro, Blanco, Rojo, Verde
10.100 ohm = Marrón, Negro, Marrón, Rojo, Verde.

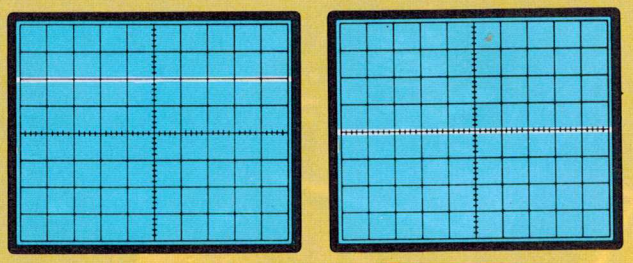


Figura 2. Como explicamos en el artículo, si en posición CC la traza no queda centrada en pantalla (ver dibujo de la izquierda), habrá que ajustar el trimmer R6.

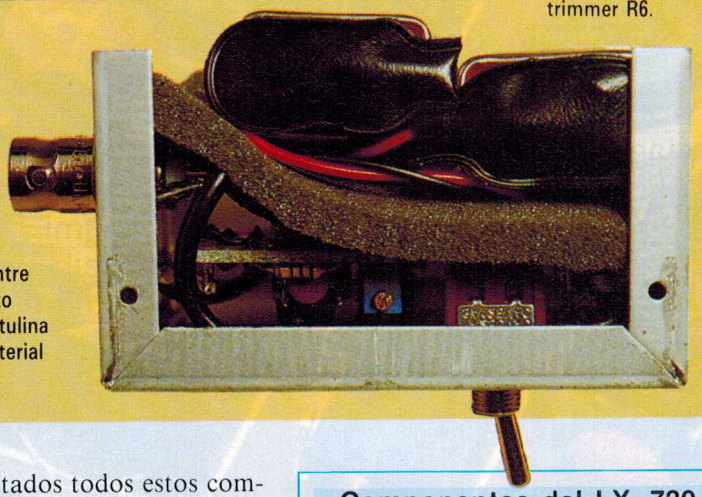


Figura 3. Las dos pilas de alimentación irán en el interior de la caja contenedora, interponiendo entre éstas y el circuito impreso una cartulina o algún otro material aislante.

Una vez montados todos estos componentes, sirviéndose de un delgado hilo de cobre desnudo, habrá que efectuar el puente situado detrás del zócalo del integrado. A continuación podréis montar todos los condensadores, esto es, el cerámico C3, los dos de poliéster de entrada y los dos electrolíticos respetando su polaridad.

Tomad ahora los dos interruptores de palanca para circuito impreso e insertadlos en la posición indicada, comprobando antes de soldarlos que están totalmente apoyados sobre el plano del circuito impreso.

Para terminar sólo tendréis que insertar en los correspondientes orificios unos terminales cortos, que servirán para conectar la dos tomas de pila y para soldarles, cuando introduzcáis el circuito en la caja contenedora, las dos tomas BNC de entrada y salida.

Una vez insertado el integrado en su zócalo, comprobando que la muesca de referencia (punto situado junto a la patilla) esté orientada hacia el condensador cerámico C3, podréis proceder a taladrar la caja metálica.

Antes de efectuar los taladros deberéis determinar en qué posición irán las dos pilas. Os recomendamos que las situéis en el fondo de la caja, preparando una pequeña lámina en U para sujetarlas perfectamente.

Podréis evitar esta operación apoyando sobre las dos pilas un trozo de poliestireno o de goma-espuma, de modo que cuando insertéis la otra mitad de la caja, éste quede presionado contra el circuito impreso y evite así que las pilas puedan moverse.

En cualquier caso tendréis que optar por una de las dos soluciones sugeridas, ya que si las pilas quedaran libres en el interior de la caja, al ser metálica su carcasa, podrían provocar fácilmente un cortocircuito en el circuito impreso.



Resuelto el problema de fijación de las pilas, en la otra mitad de la caja tendréis que practicar los dos orificios para los conmutadores, que servirán para fijar el circuito impreso a la caja contenedora.

Antes de efectuar el taladrado de la caja, preparad en cartulina una plantilla de la tapa para apoyarla luego en ésta y señalar con un lápiz el centro de los dos orificios.

Aunque el diámetro de los dos orificios sea de 6 mm, será conveniente efectuar primero un orificio de guía con una broca de 2-3 mm y proceder luego con la broca de 6 mm.

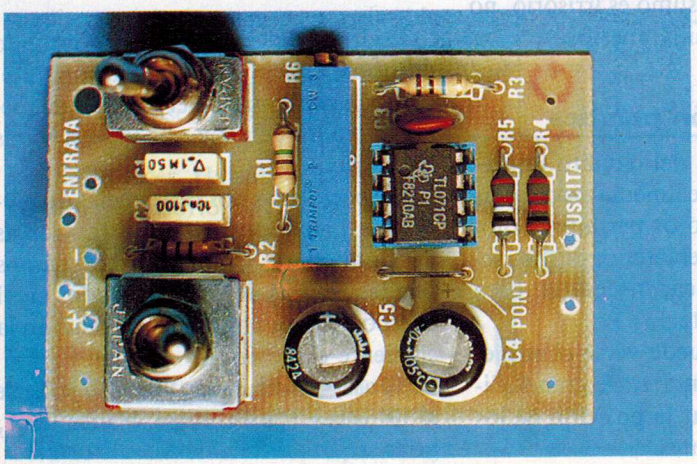
Una vez introducido el circuito impreso dentro de la caja contenedora, podréis determinar dónde practicar los dos orificios para los conectores BNC.

Cuando insertéis el circuito impreso dentro del contenedor metálico, no olvidéis que en el circuito impreso hay terminales de masa y que si no los conectáis al metal de la caja, en el osciloscopio aparecerá sólo «ruido».

Por resultar imposible encontrar arandelas para aplicar bajo los BNC, os

Componentes del LX. 730

R1	1 megaohm. ¼ wat.
R2	10 megaohm. ¼ wat.
R3	10 megaohm. ¼ wat.
R4	10.100 ohm. ¼ wat.
R5	90.900 ohm. ¼ wat.
R6	10.000 ohm. trimmer
C1	100.000 pF poliéster
C2	10.000 pF poliéster
C3	10.000 pF poliéster
C4	100 mF electrolítico 16 volt.
C5	100 mF electrolítico 16 volt.
IC1	TL.071
S1	interruptor
S2a-S2b	doble interruptor



Fotografía del preamplificador con todos los componentes insertados dispuestos para ensamblar en su caja.

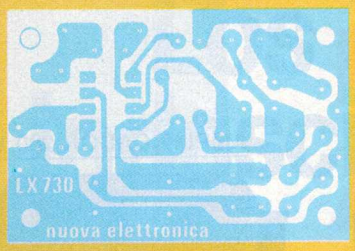


Figura 4. Dibujo del circuito impreso a tamaño natural.

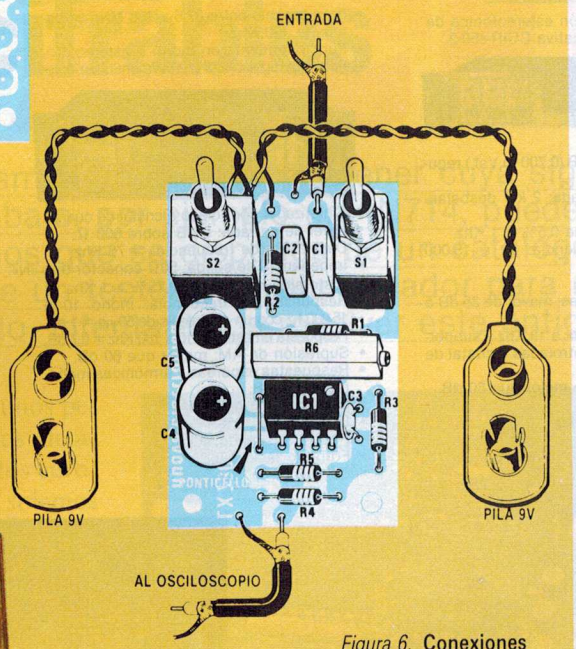


Figura 5. Esquema práctico del preamplificador para osciloscopios. No olvidéis insertar entre el integrado IC1 y el condesador electrolítico C4, el puente indicado con la flechita.



Figura 6. Conexiones del integrado TL.071 vistas desde arriba.

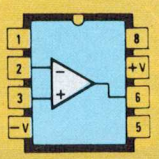


Figura 7. Como se ve en esta foto, en un lado de la caja metálica aplicaremos los dos conectores BNC, fijando el circuito impreso en su interior mediante los pernos de los dos interruptores S1 y S2.

En caso de dificultad

Dada la simplicidad del circuito, tan sólo podemos insistir en los comentarios que se han hecho anteriormente en la revista sobre la necesidad de asegurarse que: las pilas o baterías utilizadas suministrasn una tensión correcta. Comprobadas las tensiones de las patillas 7 y 4 del circuito integrado con respecto a masa, si la señal aplicada a la patilla 3 no se presenta convenientemente amplificada en la salida, patilla 6 del circuito integrado, en primer lugar se debe verificar la ausencia de cortocircuitos en el montaje y que los componentes se han insertado en su correspondiente ubicación. Si todo es correcto, sólo cabe la sustitución del circuito integrado.
Es muy importante comprobar que tanto el cable coaxial de entrada de señal, como el de salida no se encuentren en cortocircuito debido a pequeños hilos de la malla que no se han separado adecuadamente.

recomendamos que sujetéis bajo las tuercas de cada BNC un trozo de hilo de cobre desnudo de 0,5-0,8 mm, soldando luego el extremo de este hilo en el terminal de masa del circuito impreso, tanto en el lado de la entrada como en el de salida. Finalizado el montaje, el circuito estará ya listo para funcionar, en efecto, funcionará de inmediato. Obviamente, si la medida en AC será perfecta, no sucederá lo mismo en CC, ya que aún no habéis ajustado el trimmer multivueltas R6.

Ajuste Offset

Para efectuar este ajuste tendréis que desplazar el conmutador S1 a la posición CC y a continuación cortocircuitar la entrada para evitar que sea amplificada involuntariamente alguna señal espúrea.
Conectad ahora la salida de este amplificador a vuestro osciloscopio, utilizando lógicamente un cablecillo coaxial que lleve en los dos extremos dos BNC machos. A continuación proceded de la siguiente manera:

- 1. Desplazad el mando de la amplificación vertical de vuestro osciloscopio a la máxima sensibilidad admitida, por ejemplo 10 milivolt. por cuadrícula.

- 2. Desplazad el mando o el conmutador AC-GND-CC a la posición GND (esto es, entrada osciloscopio cortocircuitada a masa) y regulad el mando del desplazamiento en vertical de la traza, de modo que ésta resulte perfectamente centrada.

- 3. Desplazad el mando AC-GND-CC de GND a CC y, al hacerlo así, la traza se desplazará o totalmente hacia arriba o totalmente hacia abajo (ver fig. 2).

- 4. Girad lentamente el trimmer R6 hasta llevar de nuevo la traza al centro de la pantalla del osciloscopio (ver fig. 2). Obtenida esta condición, habréis ajustado el **offset** del preamplificador y ahora las medidas en CC resultarán también perfectas.

Acoplando a vuestro osciloscopio este eficaz preamplificador, podréis comprobar las ventajas de obtener en pantalla una señal de amplitud superior a la media cuadrícula que hoy obtenéis por falta de sensibilidad. ■